



# Серверная системная плата Intel<sup>®</sup> SE7501HG2

*Технические спецификации системных  
плат*



Версия 1,2

Июнь 2004 г.

Подразделение корпоративных платформ и служб

## Описание

Дата	Номер редакции	Изменения
25 октября 2002	0.5 (проект)	Первая редакция.
7 ноября 2002	0,6 (проект)	Изменения в производственной версии Fab-2
15 ноября 2002	0.7	Дополнительные примечания к производственной версии Fab-2, а также техническая поддержка процессоров, изменения сигналов
18 января 2003	1.0	Последняя версия
9 июня 2003	1.1	Изменение положения идентификационного индикатора рядом с разъемом VGA (HE рядом с динамиком)
3 июня 2004	1.2	Отказ от ответственности убран со страницы 3

## Отказ от ответственности

ИНФОРМАЦИЯ, ПРИВЕДЕННАЯ В ЭТОМ ДОКУМЕНТЕ, СВЯЗАНА С СООТВЕТСТВУЮЩЕЙ ПРОДУКЦИЕЙ INTEL®. ЭТОТ ДОКУМЕНТ НИКОИМ ОБРАЗОМ, В ТОМ ЧИСЛЕ ПРОЦЕССУАЛЬНЫМ ПОРЯДКОМ ИЛИ ИНЫМ СПОСОБОМ, НЕ ПРЕДОСТАВЛЯЕТ ПРЯМЫХ ИЛИ КОСВЕННЫХ ПРАВ НА ИСПОЛЬЗОВАНИЕ ИНТЕЛЛЕКТУАЛЬНОЙ СОБСТВЕННОСТИ. КОРПОРАЦИЯ INTEL НЕ ПРИНИМАЕТ НА СЕБЯ НИКАКОЙ ОТВЕТСТВЕННОСТИ, СВЕРХ ОГОВОРЕННОЙ В УСТАНОВЛЕННЫХ INTEL УСЛОВИЯХ ПРОДАЖИ ПРОДУКЦИИ ДАННОГО ТИПА. INTEL НЕ ПРИНИМАЕТ НА СЕБЯ НИКАКОЙ ОТВЕТСТВЕННОСТИ И ОБЯЗАТЕЛЬСТВ, ВЫРАЖЕННЫХ ЯВНО ИЛИ ПОДРАЗУМЕВАЕМЫХ, СВЯЗАННЫХ С ПРОДАЖЕЙ И ИСПОЛЬЗОВАНИЕМ ЕЕ ПРОДУКЦИИ, ВКЛЮЧАЯ ГАРАНТИЙНЫЕ ОБЯЗАТЕЛЬСТВА И ОТВЕТСТВЕННОСТЬ, ОТНОСЯЩИЕСЯ К АДЕКВАТНОСТИ ПРОДУКЦИИ ДЛЯ КОНКРЕТНЫХ ПРИМЕНЕНИЙ, ГАРАНТИИ ПРИБЫЛИ, СОБЛЮДЕНИЮ ПАТЕНТНОГО ПРАВА, АВТОРСКОГО ПРАВА И ПРОЧИХ ПРАВ НА ИНТЕЛЛЕКТУАЛЬНУЮ СОБСТВЕННОСТЬ. ДАННАЯ ПРОДУКЦИЯ INTEL НЕ ПРЕДНАЗНАЧЕНА ДЛЯ ИСПОЛЬЗОВАНИЯ В ОБЛАСТИ МЕДИЦИНЫ ИЛИ СПАСЕНИЯ ЖИЗНИ, А ТАКЖЕ В СИСТЕМАХ ЖИЗНЕОБЕСПЕЧЕНИЯ. КОРПОРАЦИЯ INTEL ОСТАВЛЯЕТ ЗА СОБОЙ ПРАВО ВНОСИТЬ ИЗМЕНЕНИЯ В СПЕЦИФИКАЦИИ ПРОДУКЦИИ И СООТВЕТСТВУЮЩУЮ ДОКУМЕНТАЦИЮ В ЛЮБОЕ ВРЕМЯ БЕЗ УВЕДОМЛЕНИЯ.

Разработчики не должны полагаться на отсутствие пометок “reserved” или “undefined” на каких-либо характеристиках или инструкциях. Intel оставляет за собой право вносить такие пометки в будущем и не несет никакой ответственности за конфликты или несовместимости, возникающие из-за них.

Серверная плата Intel® SE7501HG2 может иметь выявленные конструкционные дефекты или ошибки, известные как список выявленных недостатков (errata). Эти дефекты могут влиять на характеристики продукции и быть причиной их несоответствия опубликованным спецификациям. Сведения о выявленных погрешностях и отклонениях предоставляются по требованию.

Настоящий документ и описываемое в нем программное обеспечение поставляется только в рамках программы лицензирования и может использоваться или копироваться только в соответствии с условиями лицензии. Информация, содержащаяся в настоящем пособии, предназначена для использования исключительно в информационных целях, может быть изменена без предварительного предупреждения, и не должна рассматриваться как обязательство корпорации Intel. Корпорация Intel не несет никакой ответственности за любые неточности или ошибки, которые могут содержаться в настоящем документе или в любом программном обеспечении, поставляемом в комплекте с настоящим документом.

Данный документ или его часть нельзя воспроизводить, хранить в поисковых системах или передавать в любой форме и любыми способами (электронными, механическими, путем копирования, записи или иными) без предварительного письменного разрешения корпорации Intel, за исключением случаев, предусмотренных лицензионным соглашением.

Intel, Pentium, Itanium и Xeon являются товарными знаками или зарегистрированными товарными знаками корпорации Intel и ее подразделений в США и других странах.

Примечание: Этот перевод документа с английского языка предоставляется исключительно для удобства. В случае любого несоответствия между переводом и оригинальным текстом документа на английском языке, приоритет имеет документ на английском языке. Копию оригинального документа на английском языке можно загрузить на аналогичном англоязычном Web-сайте.

\* Другие наименования и товарные знаки являются собственностью своих законных владельцев.

Корпорация Intel, 2004 ©

# Содержание

1.	Введение .....	10
1.1	Аудитория .....	10
2.	Обзор серверной платы SE7501HG2 .....	11
2.1	Набор характеристик Intel® SE7501HG2 .....	11
3.	Функциональная архитектура .....	14
3.1	Процессор и подсистема памяти .....	14
3.1.1	Поддержка процессоров .....	14
3.1.2	Подсистема памяти .....	16
3.2	Набор микросхем Intel® E7501 .....	19
3.2.1	Описание архитектуры памяти с контроллером-концентратором MCH .....	20
3.2.2	Контроллер-концентратор памяти MCH .....	21
3.2.3	Мост ввода/вывода P64H2 .....	22
3.2.4	Контроллер-концентратор ввода/вывода ICH3-S (южный мост) .....	22
3.3	Суперконтроллер ввода/вывода .....	25
3.3.1	GPIO .....	25
3.3.2	Последовательный порт .....	25
3.3.3	Параллельный порт .....	25
3.3.4	Контроллер флоппи-дискового .....	25
3.3.5	Клавиатура и мышь .....	26
3.3.6	Управление пробуждением .....	26
3.3.7	Флэш-память BIOS .....	26
4.	Конфигурация и инициализация .....	27
4.1	Область памяти .....	27
4.1.1	Область совместимости DOS .....	27
4.1.2	Расширенная область памяти .....	30
4.1.3	Теневая память .....	31
4.1.4	Режим управления системой .....	32
4.2	Карта адресов ввода/вывода .....	32
4.3	Доступ к конфигурационной области .....	32
4.3.1	Регистр CONFIG_ADDRESS .....	33
4.4	Инициализация аппаратных средств .....	34
5.	Генерация и распределение синхронизирующих импульсов .....	35
6.	Подсистема ввода/вывода PCI .....	37
6.1	Подсистема PCI .....	37
6.1.1	Подсистема PCI P32-A: 32 бит, 33 МГц .....	37
6.1.2	Подсистема PCI-X P64-B: 64-бит, 100/66-МГц .....	38
6.1.3	Подсистема PCI-X P64-C: 64 бит, 133/100/66 МГц .....	39
6.2	Ultra 320 SCSI .....	40
6.3	Интегрированная поддержка RAID .....	41
6.4	Видеоконтроллер .....	42
6.4.1	Видеорежимы .....	42
6.4.2	Интерфейс видеопамяти .....	43
6.4.3	Интерфейс хост-шины .....	43
6.5	Сетевые адаптеры (NIC) .....	45
6.5.1	Разъем встроенного сетевого адаптера и индикаторы состояния .....	46
6.6	Маршрутизация прерываний .....	46
6.6.1	Маршрутизация стандартных прерываний .....	46
7.	Управление сервером .....	49
7.1	Обзор ПО Intel® Server Management v5.5 (ISM) .....	50
7.2	Технология управления платформой .....	51

7.3	Контроллер управления основной платой Sahalee .....	52
7.3.1	Отказоустойчивая загрузка .....	59
7.4	Управление перезагрузкой системы.....	60
7.4.1	Перезагрузка при выключении питания.....	60
7.4.2	Аппаратная перезагрузка .....	61
7.4.3	Программная перезагрузка .....	61
7.5	Интеллектуальные шины управления платформой (IPMB) .....	61
7.6	Интеллектуальная шина управления корпусом (ICMB).....	62
7.7	Сообщения об ошибках.....	62
7.7.1	Источники и типы ошибок.....	62
7.7.2	Ошибки шины PCI.....	63
7.7.3	Ошибки шины процессора Intel® Xeon™ .....	63
7.7.4	Ошибки шины памяти .....	63
7.7.5	Идентификационный индикатор .....	63
7.7.6	Индикатор состояния системы.....	63
7.7.7	Коды хода POST .....	64
7.7.8	Коды ошибок и сообщения POST .....	68
7.7.9	Звуковые сигналы об ошибках во время тестирования системы при включении 70	
7.7.10	Звуковые сигналы восстановления BIOS .....	70
7.7.11	Звуковые сигналы ошибки загрузочного блока .....	71
7.8	Температурные датчики.....	72
8.	Реализация интерфейса ACPI в серверной плате SE7501HG2 .....	73
8.1	Интерфейс ACPI .....	73
8.1.1	Кнопки передней панели .....	73
8.1.2	Источники пробуждения системы (ACPI и стандартные).....	75
9.	Разъемы системной платы SE7501HG2 .....	76
9.1	Главный разъем питания .....	76
9.2	Разъем модуля памяти .....	77
9.3	Разъем процессора .....	77
9.4	Коннекторы системного управления .....	81
9.4.1	Коннектор ICMB .....	81
9.4.2	Коннектор OEM IPMB.....	81
9.4.3	Коннектор SCSI IPMB .....	81
9.5	Разъем PCI .....	81
9.6	Разъемы передней панели .....	86
9.6.1	Разъем VGA .....	87
9.6.2	Разъемы SCSI.....	87
9.6.3	Разъемы сетевых адаптеров .....	88
9.6.4	Разъемы ATA .....	89
9.6.5	Разъем USB .....	89
9.6.6	Разъем флоппи-дисковода.....	90
9.6.7	Разъемы последовательных портов.....	90
9.6.8	Параллельный порт.....	91
9.6.9	Разъем для подключения клавиатуры и мыши .....	92
9.7	Различные коннекторы.....	92
9.7.1	Коннекторы вентиляторов .....	92
10.	Конфигурационные переключатели .....	94
10.1	Переключатели восстановления и обновления системы .....	94
11.	Информация о питании системы.....	96
11.1	Абсолютные максимальные ограничения.....	96
11.2	Энергетические параметры серверной платы Intel® SE7501HG2.....	96
11.3	Спецификации блока питания .....	96

11.3.1	Синхронизация питания .....	97
11.3.2	Спецификации синхронизации восстановления напряжения .....	100
12.	Нормативная информация и сведения по интеграции.....	102
12.1	Соответствие продукции нормам и правилам .....	102
12.1.1	Соответствие продукции нормам безопасности .....	102
12.1.2	Соответствие продукции нормам электромагнитной совместимости.....	102
12.1.3	Соответствие продукции нормам и правилам маркировки .....	102
12.2	Замечания по электромагнитной совместимости .....	103
12.2.1	Европа (декларация соответствия ЕС).....	103
12.2.2	Министерство связи Австралии (ACA) (декларация соответствия C-Tick).....	103
12.2.3	Декларация соответствия требованиям министерства экономического развития Новой Зеландии .....	103
12.2.4	BSMI (Тайвань).....	103
12.3	Замена резервной батареи.....	103
13.	Механические спецификации .....	105

## Список рисунков

Рисунок 1. Блок-схема серверной системной плате SE7501HG2 .....	13
Рисунок 2. Блок—схема подсистем памяти.....	17
Рисунок 3. Маркировка банков памяти .....	19
Рисунок 4. Область адресов памяти процессора Intel® Xeon™ .....	27
Рисунок 5. Область совместимости DOS .....	28
Рисунок 6. Карта расширенной памяти.....	30
Рисунок 7. Регистр CONFIG_ADDRESS .....	33
Рисунок 8. Распределение синхронизирующих импульсов серверной платы Intel® SE7501HG2 .....	36
Рисунок 9. Интерфейс видеоконтроллера шины PCI .....	43
Рисунок 10. Интерфейс сетевого адаптера шины PCI.....	45
Рисунок 11. Схема маршрутизации прерываний серверной платы Intel® SE7501HG2.....	48
Рисунок 12. Блок-схема контроллера контроллер BMC SAHALEE системной платы Intel® SE7501HG2.....	49
Рисунок 13. Конфигурационные переключатели в серверной системной плате SE7501HG2 (J1H1) .....	94
Рисунок 14. Конфигурационные переключатели контроллера BMC в серверной плате SE7501HG2 (J1J1) .....	95
Рисунок 15. Синхронизация выходного напряжения.....	98
Рисунок 16. Время включения/выключения .....	100
Рисунок 17. Сборочный чертеж серверной системной платы Intel SE7501HG2.....	105

## Список таблиц

Таблица 1. Таблица поддержки процессора Intel® Xeon™ для серверной платы SE7501HG2.....	14
Таблица 2. Маркировка банков памяти.....	18
Таблица 3. Адреса I <sup>2</sup> C для платы памяти.....	19
Таблица 4. Поддерживаемые модули DDR.....	21
Таблица 5. Таблица: Использование ICH-3 GPIO .....	24
Таблица 6. Таблица использования GPIO суперконтроллером ввода/вывода.....	25
Таблица 7. Идентификаторы устройств PCI .....	34
Таблица 8. Характеристики сегментов шины PCI.....	37
Таблица 9. Идентификационные номера конфигурации P32-A .....	38
Таблица 10. Арбитражные подключения сегмента P32-A .....	38
Таблица 11. Идентификационные номера конфигурации P64-B .....	39
Таблица 12. Арбитражные соединения P64-B .....	39
Таблица 13. Идентификационные номера конфигурации P64-C .....	40
Таблица 14. Арбитражные подключения P64-C.....	40
Таблица 15. Видеорежимы .....	42
Таблица 16. Интерфейс видеопамати.....	43
Таблица 17. Индикатор состояния сетевого адаптера.....	46
Таблица 18. Карта прерываний.....	46
Таблица 19. Описание контактов SATA6G BMS .....	53
Таблица 20. Определение ввода ADM1026 .....	58
Таблица 21. Схема адресов шины I <sup>2</sup> C для серверной платы Intel® SE7501HG2.....	62
Таблица 22. Коды хода тестирования системы при включении .....	63
Таблица 23. Коды хода тестирования системы при включении .....	65
Таблица 24. Таблица POST-кодов.....	65
Таблица 25. Стандартные коды ошибок и сообщения об ошибках POST .....	68
Таблица 26. Расширенные коды ошибок и сообщения об ошибках POST .....	69
Таблица 27. Звуковые сигналы восстановления BIOS.....	71
Таблица 28. Звуковые сигналы ошибки загрузочного блока .....	71
Таблица 29. Звуковые сигналы ошибки загрузочного блока (3 гудка) .....	72
Таблица 30. Датчики температуры.....	72
Таблица 31. Поддерживаемые события пробуждения .....	75
Таблица 32. Схема контактов разъема питания (J9C1).....	76
Таблица 33. Схема контактов сигнального разъема питания (J9B1).....	76
Таблица 34. Схема контактов разъема питания 12 В (J4E1).....	76
Таблица 35. Разъемы DIMM (J9D1, J8D3, J8D2, J8D1, J7D2, J7D1).....	77
Таблица 36. Схема контактов разъема процессора Socket 604 (J6H1, J8H1).....	78
Таблица 37. Схема контактов коннектора ICMB (J1A1).....	81
Таблица 38. Схема контактов коннектора IPMB (J4K6).....	81
Таблица 39. Схема контактов коннектора IPMB (J4J2, J4K1) .....	81
Таблица 40. Характеристики разъема PCI.....	81
Таблица 41. Характеристики разъема PCI-X 1, 64 бит 3,3 В (J4D1).....	82
Таблица 42. Характеристики разъема PCI-X 2, 64 бит 3,3 В ZCR(J3D2).....	83
Таблица 43. Характеристики разъема PCI-X 3, 64 бит 3,3 В (J3D1).....	84
Таблица 44. Характеристики разъемов PCI-X 4,5 и 6, 32 бит 5 В (J2C2, J2C1, J1C4).....	85
Таблица 45. Схема контактов 34-контактного коннектора передней панели (J1J2) .....	86
Таблица 46. Схема контактов разъема VGA (J7A1).....	87
Таблица 47. Схема контактов 68-контактного разъема SCSI (J1D1, J1F1).....	87
Таблица 48. Схема контактов блока из двух разъемов RJ45 в сетевом адаптере (J5A2).....	88
Таблица 49. Схема контактов 40-контактных разъемов ATA-100 (J1J4, J2J2).....	89
Таблица 50. Система контактов USB питания (J9A2).....	89
Таблица 51. Схема контактов коннектора для подключения дополнительного порта USB (J4J1) .....	90
Таблица 52. Схема контактов стандартного 34-контактного разъема для подключения флорпи-дисков (J4J3) .....	90
Таблица 53. Схема контактов заднего последовательного порта DB9 (Serial A) (J8A1).....	91

ТАБЛИЦА 54. СХЕМА КОНТАКТОВ 9-КОНТАКТНОГО КОННЕКТОРА ДЛЯ ПОДКЛЮЧЕНИЯ ПОСЛЕДОВАТЕЛЬНОГО ПОРТА (SERIAL B) (J1B1).....	91
ТАБЛИЦА 55. СХЕМА КОНТАКТОВ ПАРАЛЛЕЛЬНОГО ПОРТА DB-25 (J7A2).....	91
ТАБЛИЦА 56. СХЕМА КОНТАКТОВ РАЗЪЕМОВ PS/2 ДЛЯ КЛАВИАТУРЫ И МЫШИ (J9A1).....	92
ТАБЛИЦА 57. СХЕМА КОНТАКТОВ ТРЕХКОНТАКТНЫХ КОННЕКТОРОВ ДЛЯ ВЕНТИЛЯТОРОВ (J5A1, J4A1, J4K4, J4K2, J2K4, J2K1, J7F1, J5F1) .....	93
ТАБЛИЦА 58. СХЕМА КОНТАКТОВ ОПЦИОНАЛЬНЫХ ДВУХКОНТАКТНЫХ КОННЕКТОРОВ ДЛЯ ВЕНТИЛЯТОРОВ С ФУНКЦИЕЙ ГОРЯЧЕЙ ЗАМЕНЫ (J5B1, J4B1, J4K5, J4K3, J2K5, J2K2) .....	93
ТАБЛИЦА 59. ВАРИАНТЫ УСТАНОВКИ КОНФИГУРАЦИОННЫХ ПЕРЕМЫЧЕК.....	94
ТАБЛИЦА 60. ВАРИАНТЫ УСТАНОВКИ КОНФИГУРАЦИОННЫХ ПЕРЕМЫЧЕК ВМС.....	95
ТАБЛИЦА 61. АБСОЛЮТНЫЕ МАКСИМАЛЬНЫЕ ОГРАНИЧЕНИЯ .....	96
ТАБЛИЦА 62. ЭНЕРГЕТИЧЕСКИЕ ПАРАМЕТРЫ СЕРВЕРНОЙ ПЛАТЫ INTEL® SE7501HG2.....	96
ТАБЛИЦА 63. СПЕЦИФИКАЦИЯ СТАТИЧЕСКОГО НАПРЯЖЕНИЯ БЛОКА ПИТАНИЯ СЕРВЕРНОЙ ПЛАТЫ INTEL® SE7501HG2.....	97
ТАБЛИЦА 64. СПЕЦИФИКАЦИЯ ДИНАМИЧЕСКОГО НАПРЯЖЕНИЯ БЛОКА ПИТАНИЯ СЕРВЕРНОЙ ПЛАТЫ INTEL® SE7501HG2.....	97
ТАБЛИЦА 65. ПАРАМЕТРЫ СИНХРОНИЗАЦИИ НАПРЯЖЕНИЯ.....	98
ТАБЛИЦА 66. СИНХРОНИЗАЦИЯ ВКЛЮЧЕНИЯ/ВЫКЛЮЧЕНИЯ ПИТАНИЯ .....	98
ТАБЛИЦА 67. ТРЕБОВАНИЯ К ПЕРЕХОДНОЙ НАГРУЗКЕ .....	101
ТАБЛИЦА 68. СПЕЦИФИКАЦИИ РАЗЪЕМОВ СЕРВЕРНОЙ СИСТЕМНОЙ ПЛАТЫ.....	106

# 1. Введение

---

Техническая спецификация серверной системной платы Кроме того, в ней содержатся подробные описания функциональных подсистем системной платы.

Настоящий документ делится на следующие главы:

Глава 2: Обзор серверной платы SE7501HG2

Глава 3: Функциональная архитектура

Глава 4: Конфигурация и инициализация

Глава 5: Генерация и распределение синхронизирующих импульсов

Глава 6: Подсистема ввода/вывода PCI

Глава 7: Управление сервером

Глава 8: Реализация интерфейса ACPI в серверной плате SE7501HG2

Глава 9: Разъемы системной платы SE7501HG2

Глава 10: Конфигурационные переключки

Глава 11: Информация о питании системы

Глава 12: Нормативная информация и сведения по интеграции

Глава 13: Механические спецификации

## 1.1 Аудитория

Данный документ предназначен для технических специалистов, желающих ознакомиться с техническим описанием серверных системных плат SE7501HG2. Для понимания содержания данного документа требуется практический опыт работы с персональными компьютерами, знания взаимодействия устройств, архитектуры серверов Intel®, и архитектуры локальных шин PCI и PCI-X.

## 2. Обзор серверной платы SE7501HG2

---

Серверная системная плата SE7501HG2 представляет собой монолитную печатную плату с набором функций, предназначенный для общецелевого рынка серверов. Архитектура платформы основана на наборе микросхем Intel® E7501. Платформа поддерживает один или два процессора Intel® Xeon™ и до 12 ГБ памяти.

### 2.1 Набор характеристик Intel® SE7501HG2

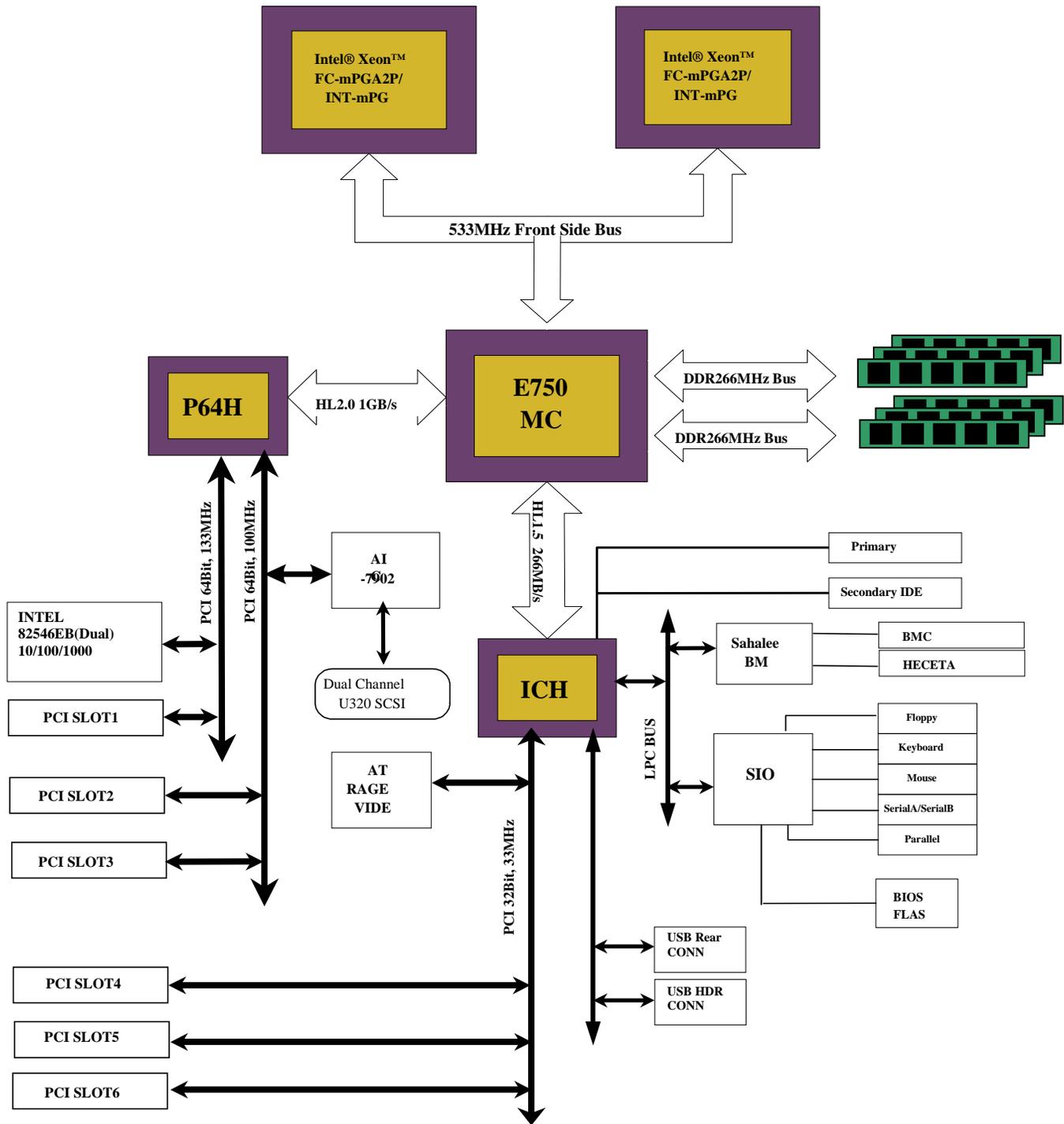
Серверная системная плата SE7501HG2 поддерживает следующий набор функций:

- Два процессора Intel® Xeon™ в корпусе FC-PGA2P для установки в разъем Socket 604
- Системная шина с обратной совместимостью до 533 МГц
- Набор микросхем Intel® E7501
  - Контроллер-концентратор памяти E7501
  - Контроллер-концентратор P64H2 PCI/PCI-X 64-бит PCI/PCI-X2
  - ICH3-S I/O Controller Hub
- Поддержка шести DDR266-совместимых модулей памяти DIMM DDR с буферизацией с кодом коррекции ошибок, обеспечивающих память емкостью до 12 ГБ.
- Три отдельных и независимых шины PCI:
  - Сегмент А: 32-разрядные полноразмерные карты PCI с частотой 33 МГц, напряжением 5 В, (P32-A), с одним встроенным устройством:
    - § Три слота: Слот 32-бит/33 МГц PCI (PCI слот 4, слот 5 и слот 6)
    - § Графический контроллер 2D/3D: Видеоконтроллер ATI Rage\* XL с SDRAM объемом 8 МБ
  - Сегмент В: 64-разрядные полноразмерные карты PCI (P64-B) с частотой 100 МГц, напряжением 3,3 В, поддерживающие следующую конфигурацию:
    - § Два разъема 64-разрядные, с частотой 100 МГц разъемы PCI-X<sup>1</sup> (разъем PCI-X 2 и 3)
    - § Двухканальный контроллер SCSI Ultra-320 Adaptec\* AIC-7902
    - § Поддержка двухканального контроллера Dual-channel Adaptec\* HostRAID
    - § Поддержка нуль-канального модульного RAID-решения. Также известна как модульный M-ROMB (разъем 2)
  - Сегмент С: 64-разрядные полноразмерные карты PCI (P64-B) с частотой 133 МГц, напряжением 3,3 В, поддерживающие следующую конфигурацию:
    - § Один слот: PCI-X 64 бит/133 МГц (разъемы PCI-X 1)
    - § Двухканальный гигабитный сетевой контроллер Intel® 82546EB
- Сегмент шины LPC (малое число выводов) с двумя встроенными устройствами:
  - Контролер управления основной платой (ВМС), обеспечивающий мониторинг, оповещение о сбоях, и записи журнала критической информации системы, полученной от встроенных на системную серверную плату датчиков.
- Главная микросхема ввода / вывода, обеспечивающая ввод / вывод, полностью совместимый с ПК (дискета, последовательный и параллельный порты, клавиатура, мышь)
  - Устройство Flash ROM для BIOS: Флэш-память Intel® 28F320C3 размером 32 Мбит

- Три внешних порта USB на задней части платы с дополнительным коннектором для ввода / вывода на переднюю панель одного дополнительного порта USB.
- Два последовательных порта: Один последовательный порт на задней стороне платы и один внутренний коннектор для подключения дополнительного порта (Serial B).
- Два разъема IDE, поддерживающие до четырех ATA-100-совместимых устройств
- Шесть многоскоростных вентиляторов корпуса с функцией горячей замены и два однокоростных вентилятора процессора
- Несколько управляющих коннекторов предоставляют встроенное подключение к системе управления сервером.
- Форм-фактор платы, совместимый с SSI-EEB3.0; размер платы 12 x 13 дюймов
- SSI-совместимые разъемы с поддержкой интерфейса SSI поддерживают подключение 34-контактного кабеля передней панели, флоппи-дисковод, ATA-100 и кабелей питания.

На рисунке ниже представлены функциональные блоки серверной системной платы и сменные модули, которые она поддерживает.

Рисунок 1. Блок-схема серверной системной плате SE7501HG2



## 3. Функциональная архитектура

В данном разделе приводится подробное описание функциональных возможностей, распределенных между блоками архитектуры серверной системной платы Intel® SE7501HG2.

### 3.1 Процессор и подсистема памяти

Набор микросхем Intel® E7501 обеспечивает интерфейс системной шины процессора с выделением 36-бит на адреса и 64-бит на данные, работающей на частоте 533МГц в сигнальной среде AGTL+. Компонент MCH набора микросхем включает интегрированный контроллер памяти, 8-битный интерфейс концентратора и три 16-битных интерфейса концентратора.

Интерфейс концентратора обеспечивает подключение двух шин PCI-X (64-бит, 133-МГц), совместимых со спецификацией 1.0, через P64H2. Серверная плата SE7501HG2 поддерживает установку до 12 ГБ памяти с кодом коррекции ошибок и буферизацией в виде шести DDR266-совместимых модулей DIMM с кодом коррекции ошибок. Код коррекции ошибок узла контроллеров памяти поддерживает обнаружение и исправление одноразрядных ошибок, и обнаружение многоразрядных ошибок, а также поддерживает технологию Intel® SDDC при использовании модулей DIMM x4.

#### 3.1.1 Поддержка процессоров

Серверная плата SE7501HG2 поддерживает один или два процессора Intel® Xeon™ в корпусе FCPGA2P для установки в разъем Socket 604. Серверная системная плата поддерживает использование процессоров Intel® Xeon™ с объемом кэш-памяти второго уровня 512 КБ. При использовании в системе двух процессоров, оба процессора должны иметь одинаковую версию, базовое напряжение питания и тактовую частоту ядра/системной шины. При установке только одного процессора его следует установить с разъем CPU-1 (расположен ближе к краю платы); второй разъем должен оставаться пустым. Вспомогательные схемы серверной системной платы включают следующие компоненты:

- Поддержка конфигурации с двумя разъемами для корпуса процессора FC-mPGA2P (604- контактный, 533МГц) или корпуса процессора INT3-mPGA (603-контактный, 400МГц) (в двухпроцессорных конфигурациях должны быть установлены одинаковые процессоры)

Таблица 1. Таблица поддержки процессора Intel® Xeon™ для серверной платы SE7501HG2

Семейство процессоров	Тип корпуса	Частота системной шины	Тактовая частота	Объем кэш-памяти	Поддержка
Intel® Xeon™	INT3-mPGA	400 МГц	1,8 ГГц	512 КБ	Да
Intel® Xeon	INT3-mPGA	400 МГц	2,0 ГГц	512 КБ	Да
Intel® Xeon	INT3-mPGA	400 МГц	2,2 ГГц	512 КБ	Да
Intel® Xeon	INT3-mPGA	400 МГц	2,4 ГГц	512 КБ	Да
Intel® Xeon	INT3-mPGA	400 МГц	2,6 ГГц	512 КБ	Да
Intel® Xeon	INT3-mPGA	400 МГц	2,8 ГГц	512 КБ	Да
Intel® Xeon	INT3-mPGA	400 МГц	3,0 ГГц	512 КБ	Да
Intel® Xeon	FC-mPGA2P	533 МГц	1,8 ГГц	512 КБ	Да
Intel® Xeon	FC-mPGA2P	533 МГц	2,0 ГГц	512 КБ	Да

Intel® Xeon	FC-mPGA2P	533 МГц	2,2 ГГц	512 КБ	Да
Intel® Xeon	FC-mPGA2P	533 МГц	2,4 ГГц	512 КБ	Да
Intel® Xeon	FC-mPGA2P	533 МГц	2,6 ГГц	512 КБ	Да
Intel® Xeon	FC-mPGA2P	533 МГц	2,8 ГГц	512 КБ	Да
Intel® Xeon	FC-mPGA2P	533 МГц	3,06 ГГц	512 КБ	Да

**Примечания:**

- 1 В серверной плате SE7501HG2 автоматически подается окончательное напряжение на второй разъем процессора (CPU #2), если в системе используется только один процессор. При использовании одного процессора его следует устанавливать в основной разъем, расположенный ближе к краю системной платы (CPU #1). Расположение разъемов смотрите на рисунке 17 данного документа.
- 2 Конструкция серверной платы SE7501HG2 обеспечивает подачу тока 75 А на каждый процессор. Процессоры с более высокими требованиями к току не поддерживаются.

Помимо вышеописанных схем, подсистема процессора включает в себя:

- Логику определения присутствия модуля процессора.
- Реестры и датчики для мониторинга сервера
- Логику изменения конфигурации
- Шина APIC

**3.1.1.1 Стабистор процессора**

В основной плате SE7501HG2 установлен один интегрированный модуль стабилизации напряжения, предназначенный для поддержки двух процессоров. Он совместим со спецификацией VRM 9.1 и обеспечивает максимальную силу тока 150 Ампер, что соответствует требованиям двух поддерживаемых в настоящее время процессоров, а также процессоров, параметры которых по току не превышают 150 Ампер.

Аппаратное обеспечение платы и BMC считывают биты VID (идентификация напряжения) для каждого процессора прежде чем включить модуль стабилизатора напряжения. VID двух процессоров не идентичны, BMC не включит модуль стабилизатора напряжения и система выдаст звуковой сигнал.

**3.1.1.2 Логика изменения конфигурации**

BIOS определяет стейпинг процессора, объем кэш-памяти и т. п. через инструкцию CPUID. Все процессоры в системе должны работать с одной и той же тактовой частотой и иметь одинаковый объем кэш-памяти. Смешивание продукции различных семейств не поддерживается.

Информация о процессоре считывается при каждом включении системы.

**Примечание:** Возможность установки скорости процессоров производственной серии вручную (в BIOS или с помощью перемычек) отсутствует.

**3.1.1.3 Обнаружение присутствия модуля процессора**

На основной плате имеется логическая система обнаружения присутствия и идентификации

установленных процессоров. PMC задействует эту систему и не подает питание постоянного тока на системную плату, если VID обоих процессоров не совпадают (в конфигурации с двумя процессорами).

#### 3.1.1.4 Прерывания и APIC

Генерация прерываний и оповещение процессоров осуществляется APIC в ICH3-S и P64H2 с помощью сообщения системной шины.

#### 3.1.1.5 Реестры и датчики управления сервером

Контроллер управления основной платой управляет реестрами и датчиками, связанными с работой процессора/подсистемы памяти.

### 3.1.2 Подсистема памяти

Серверная плата SE7501HG2 поддерживает до 6 разъемов DIMM с максимальной емкостью памяти 12 ГБ. Модули DIMM организованы по принципу x72 с восемью контрольными битами ECC. Тактовая частота интерфейса шины памяти составляет 266 МГц. Контроллер памяти поддерживает зачистку памяти, коррекцию одноразрядных ошибок и обнаружение многоразрядных ошибок, а также технологию коррекции Intel® Single Device Data Correction с модулями DIMM x4. Память может быть реализована в виде односторонних (один ряд) или двусторонних (два ряда) модулей DIMM.

**Примечание:** Корпорация Intel не проводит тестирование, не рекомендует и не поддерживает использование смешанных типов модулей памяти в одной и той же серверной системе. При использовании в одной серверной системе модулей памяти смешанного типа возможны проблемы с функциональностью. Intel рекомендует использовать модули памяти идентичного объема, типа, вида банков и наложения и производителя в каждой серверной системе. Intel не предоставляет техническую поддержку для проблем, связанных с использованием модулей памяти смешанного типа.

На рисунке ниже изображена блок-схема подсистемы памяти серверной системной платы Intel SE7501HG2.

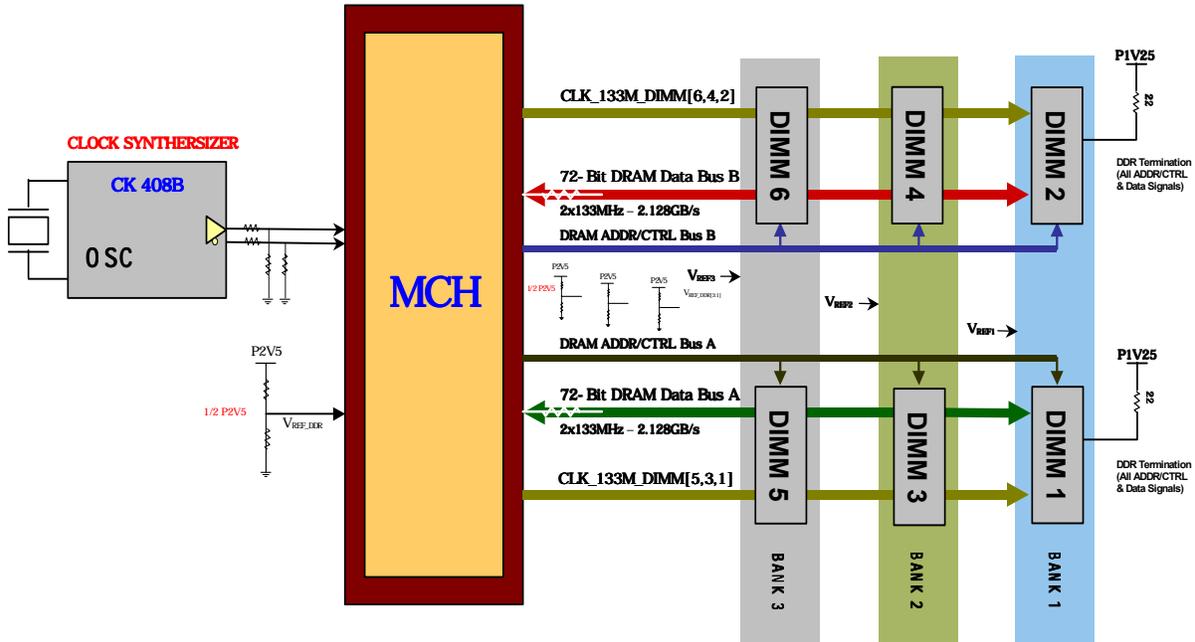


Рисунок 2. Блок—схема подсистем памяти

### 3.1.2.1 Поддержка модулей DIMM

Серверная плата SE7501HG2 поддерживает DDR266-совместимые модули памяти DIMM с кодом коррекции ошибок и буферизацией и DDR 266- совместимые модули памяти DIMM типа DDR с кодом коррекции ошибок, работающие с частотой 266 МГц. Серверная плата SE7501HG2 поддерживает только модули DIMM, протестированные и утвержденные для использования корпорацией Intel или признанной компанией – тестировщиком памяти. Вскоре можно будет ознакомиться со списком протестированных модулей памяти. Учтите, что хотя конструкция системной платы обеспечивает механическую поддержку всех модулей DIMM, корпорация Intel гарантирует работоспособность только полностью прошедших тестирование модулей DIMM. Минимальный поддерживаемый объем памяти составляет 128 МБ. Следовательно, конфигурация минимального объема памяти составляет 2 x 128 МБ или 256 МБ. Максимальный объем поддерживаемой памяти DIMM составляет 2 Гб DDR266 модулей DIMM с буферизацией с кодом коррекции ошибок на базе 512-мегабитной технологии.

- Поддерживаются только зарегистрированные DDR266-совместимые модули DIMM с кодом коррекции ошибок (ECC)
- Код коррекции ошибок (ECC) обеспечивает исправление одноразрядных ошибок и обнаружение многоразрядных ошибок.
- Серверная системная плата SE7501HG2 поддерживает технологию коррекции ошибок Intel® Single Device Data Correction с модулями DIMM x4.
- Максимальный поддерживаемый объем памяти - 12 Гб
- Минимальный объем памяти составляет 256 МБ.

### 3.1.2.2 Конфигурация модулей памяти

Между контроллером-концентратором памяти и модулями памяти DIMM имеется 144-битный интерфейс. В связи с этим для обеспечения работы системы требуется установка в банке памяти двух модулей DIMM. Для загрузки системы необходима установка модуля по крайней

мере в один банк памяти. Если в дополнительных банках памяти установлено менее двух модулей DIMM, память данного банка (банков) является недоступной для системы.

Имеется три банка памяти модулей DIMM, обозначенные цифрами 1, 2, и 3. Банк 1 содержит DIMM расположение разъемов DIMM 1A и 1B; Банк 2 - 2A и 2B; Банк 3 - 3A и 3B. Идентификаторы разъемов DIMM напечатаны трафаретной печатью на основной плате рядом с разъемами. Разъемы каждого определенного банка располагаются рядом друг с другом.

Целостность сигнала и охлаждение основной платы оптимизируются, если банки устанавливаются по порядку. Следовательно, Банк 1 должен быть заполнен прежде, чем будут заполнены Банк 2. и 3.

- DIMM и конфигурации памяти должны соответствовать следующим требованиям:
- Зарегистрированные DDR266-совместимые модули DIMM с кодом коррекции ошибок (ECC)
- Организация DIMM: x72 ECC
- Количество контактов: 184
- Емкость модулей DIMM: Модули DIMM 128 МБ, 256 МБ, 512 МБ, 1 ГБ, 2ГБ
- Serial PD: JEDEC 2.0
- Напряжение: 2,5 В (VDD/VDDQ)
- Для обеспечения пути данных шириной x144 в банке должно быть установлено два модуля DIMM

**Таблица 2. Маркировка банков памяти**

Модули памяти DIMM	Банк	Ряд
J9D1 (DIMM 1A), J8D3 (DIMM 1B)	1	0, 1
J8D2 (DIMM 2A), J8D1 (DIMM 2B)	2	2, 3
J7D2 (DIMM 3A), J7D1 (DIMM 3B)	3	4, 5

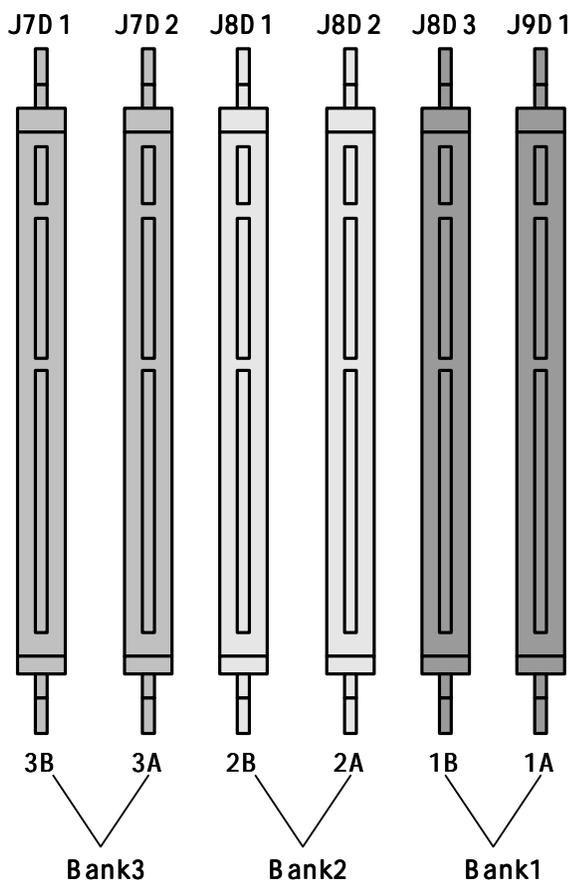


Рисунок 3. Маркировка банков памяти

### Шина I<sup>2</sup>C

Шина I<sup>2</sup>C соединяет контроллер BMC ICH3-S, контроллер MCH, P64H2 и шесть разъемов DIMM. Шина I<sup>2</sup>C используется BIOS для получения информации DIMM, требуемой для программирования регистров памяти контроллера-концентратора MCH, необходимых для загрузки системы. Адреса I<sup>2</sup>C для всех разъемов DIMM приведены в таблице ниже.

Таблица 3. Адреса I<sup>2</sup>C для платы памяти

Устройство	Адрес
DIMM 1A	0xA4
DIMM 1B	0xAC
DIMM 2A	0xA2
DIMM 2B	0xAA
DIMM 3A	0xA0
DIMM 3B	0xA8

## 3.2 Набор микросхем Intel® E7501

Серверная системная плата Intel® SE7501HG2 построена на базе набора микросхем Intel® E7501. Набор микросхем включает в себя интегрированный мост ввода-вывода, контроллер

памяти и гибкую подсистему ввода/вывода (PCI-X). Этот набор микросхем предназначен для многопроцессорных систем и стандартных высокопроизводительных серверов. Набор микросхем Intel® E7501 состоит из трех компонентов:

- **МСН: Контроллер-концентратор памяти (северный мост).** МСН North Bridge принимает запросы от системной шины и на их основе предоставляет доступ к памяти или одной из шин PCI. МСН осуществляет мониторинг системной шины, проверяя адреса каждого запроса. Доступ может предоставляться путем постановки запроса в очередь для последующей отправки в подсистему памяти или путем постановки запроса в очередь для последующей отправки на одну из шин PCI. МСН также принимает запросы от P64H2 и ICH3-S. МСН отвечает за контролирование передачи данных в память и из памяти.
- **P64H2: P64H2: Мост ввода-вывода для PCI-X 64-бит 2.0.** P64H2 обеспечивает интерфейс для PCI-X 1.0-совместимых шин (64 бит, 133 МГц). P64H2 является арбитром и местом назначения обеих шин PCI-X.
- **ICH3-S: Северный мост** Контроллер ICH3-S имеет несколько компонентов. Он обеспечивает интерфейс для одной PCI 2.2-совместимой шины PCI (32-бит, 33-МГц). ICH3-S может выступать в качестве арбитра и места назначения этой шины PCI. ICH3-S также отвечает за многие функции управления питанием, со встроенными контрольными регистрами ACPI. ICH3-S также имеет ряд контактов GPIO и шину LPC для поддержки низкоскоростного унаследованного ввода / вывода.

Микросхемы МСН, P64H2 и ICH3-S обеспечивают связь между процессором и системами ввода/вывода. МСН отвечает за принятие запросов системной шины и отправление доступа ввода/вывода на одну из шин PCI или на унаследованные устройства ввода/вывода. Если цикл направляется на один из 64-битных сегментов PCI, МСН передает запрос P64H2 через отдельный интерфейс HI 2.0 (hub interface - интерфейс концентратора). Если цикл направляется на ICH3-S, он выводится на 8-битной шине узла контроллеров памяти HI 1.5. P64H2 транслирует операцию шины HI 2.0 в 64-битную PCI 2.2-совместимую сигнальную среду с частотой между 133 МГц и 33 МГц.

Если этот цикл перенаправляется ICH3-S, вывод цикла идет через 8-битную шину МСН HI 1.5.

Все устройства ввода-вывода серверной системной платы SE7501HG2, включая PCI- и PC-совместимые, направляют запросы в МСН, а оттуда они идут в шины PCI P64H2 или ICH3-S.

- ICH3-S предоставляет шину PCI 32-бит/33-МГц, далее именуемую P32-A.
- P64H2 предоставляет две независимые шины (64-бит), далее именуемые P64-B и P64-C.. P64-C представляет собой шину PCI-X с двухканальным гигабитным сетевым контроллером; P64-B представляет собой шину PCI-X с интегрированным контроллером SCSI.

Такая структура позволяет всем трем шинам PCI функционировать независимо друг от друга, что повышает быстродействие системы

### 3.2.1 Описание архитектуры памяти с контроллером-концентратором МСН

Узел контроллеров памяти поддерживает 144-битную подсистему памяти, которая может поддерживать до 12 ГБ памяти DDR266 на серверной плате SE7501HG2 с использованием модуля DIMM объемом 2 ГБ. В этой конфигурации узел МСН поддерживает шесть DDR266-совместимых модулей памяти DIMM с буферизацией и максимальным объемом памяти 12 ГБ.

Тактовая частота интерфейса шины памяти составляет 266 МГц. Он использует пятнадцать адресных линий (BA [1:0] и MA [12:0]) и поддерживает плотность DRAM 64 МБ, 128 МБ, 256 МБ, 512 МБ. Интерфейс DDR DIMM поддерживает зачистку памяти, коррекцию одноразрядных ошибок и обнаружение многоразрядных ошибок, а также технологию коррекции Intel® Single Device Data Correction с модулями DIMM x4.

### 3.2.1.1 Конфигурации DDR

Интерфейс DDR поддерживает до 12 ГБ основной памяти в виде стандартных односторонних и двусторонних модулей DIMM. Могут использоваться любые стандартные модули памяти DDR. В таблице ниже перечислены поддерживаемые модули DDR DIMM.

Таблица 4. Поддерживаемые модули DDR

Объем DIMM	Организация DIMM	Плотность SDRAM	Организация SDRAM	# Устройства SDRAM / Ряды/ Банки	# бит адреса Ряды/ Банки/ Столбцы
128МБ	16М x 72	64Mbit	16М x 4	18/1/4	12/2/10
128МБ	16М x 72	64Mbit	8М x 8	18/2/4	12/2/9
128МБ	16М x 72	128Mbit	16М x 8	9/1/4	12/2/10
256 МБ	32М x 72	64Mbit	16М x 4	36/2/4	12/2/10
256 МБ	32М x 72	128Mbit	32М x 4	18/1/4	12/2/11
256 МБ	32М x 72	128Mbit	16М x 8	18/2/4	12/2/10
256 МБ	32М x 72	256Mbit	32М x 8	9/1/4	13/2/10
512МБ	64М x 72	128Mbit	32М x 4	36/2/4	12/2/11
512МБ	64М x 72	256Mbit	64М x 4	18/1/4	13/2/11
512МБ	64М x 72	256Mbit	32М x 8	18/2/4	13/2/10
512МБ	64М x 72	512Mbit	64М x 8	9/1/4	13/2/11
1GB	128М x 72	256Mbit	64М x 4	36/2/4	13/2/11
1GB	128М x 72	512Mbit	64М x 8	18/2/4	13/2/11
1GB	128М x 72	512Mbit	128М x 4	18/1/4	13/2/12
2 ГБ	256М x 72	512Mbit	128М x 4	36/2/4	13/2/12

### 3.2.2 Контроллер-концентратор памяти MCH

Контроллер-концентратор памяти E7501 MCH North Bridge (MCH) представляет собой устройство FC-BGA с 1005 сферическими контактами, использующее надежные компоненты предыдущих поколений. Кроме того, MCH включает в себя интерфейс концентратора (HI). HI обеспечивает прямую связь между MCH и P64H2. MCH также повышает скорость основного интерфейса памяти и максимальную конфигурацию памяти с помощью 144-битного интерфейса памяти.

В контроллер-концентратор памяти MCH интегрированы три основные функции:

- Интегрированная высокопроизводительная система памяти
- Шина HI 2.0 обеспечивает высокую производительность потока обмена данными между хост-шиной и подсистемой ввода/вывода
- Шина HI 1.5, обеспечивающая связь с ICH3-S (South Bridge).

В число других функций MCH входят:

- Полная поддержка кода коррекции ошибок шины памяти

- Полная поддержка технологии Intel® Single Device Data Correction (SDDC) на интерфейсе памяти с модулями DIMM x4
- Очередь глубиной 12 позиций
- Полная поддержка зарегистрированных модулей памяти DDR266 DIMM с кодом коррекции ошибок
- Поддержка памяти DDR объемом 12 ГБ
- Зачистка памяти

### 3.2.3 Мост ввода/вывода P64H2

P64H2 представляет собой устройство FC-BGA с 567 сферическими контактами, являющееся интегрированным мостом ввода/вывода, обеспечивающим высокую скорость потока обмена данными между HI 2.0 и 64-битной подсистемой ввода/вывода. Эта подсистема поддерживает два равноправных 64-битных сегмента PCI-X. . Так как она имеет два интерфейса PCI, P64H2 может обеспечить большие и эффективные конфигурации ввода / вывода. P64H2 функционирует как мост между HI 2.0 и двумя 64-битными сегментами ввода/вывода PCI-X. Интерфейс HI 2.0 поддерживает скорость передачи данных 1 ГБ/с.

**Примечание:** Режим (PCI или PCI-X) и скорость шины двух сегментов, управляемых P64H2, устанавливаются BIOS. Реальный режим работы шины/скорость шины будут определяться наименее производительной картой этой шины. Реальные режим и скорость работы шины зависят от наименее производительной карты, установленной на этой шине.

#### 3.2.3.1 Сегмент P64H2 шины PCI (мост ввода / вывода PCI-X) Сегмент В подсистемы ввода / вывода

Сегмент P64H2 В поддерживает следующие встроенные устройства и разъемы:

- Два 64-битных разъема частотой 100 МГц для карт расширения PCI-X (3,3 В, разъемы PCI-X 2 и 3
- Один двухканальный контроллер SCSI U320 Adaptec\* 7902
- Разъем PCI 2 поддерживает нуль-канальное модульное RAID-решения (ZCR) или M-ROMB, что позволяет «скрывать» от системы встроенный контроллер SCSI и использовать его процессором RAID на карте расширения.
- Полноразмерная карта расширения PCI

#### 3.2.3.2 Сегмент P64H2 шины PCI (мост ввода / вывода PCI-X) Сегмент С подсистемы ввода / вывода

Сегмент P64 С поддерживает следующие разъемы:

- Один 64-битный разъем частотой 103366 МГц для карт расширения PCI-X (3,3 В, разъем PCI-X 1)
- Один двухканальный гигабитный сетевой адаптер Intel® 82546EB.
- Полноразмерная карта расширения PCI

### 3.2.4 Контроллер-концентратор ввода/вывода ICH3-S (южный мост)

Южный мост ICH3-S представляет собой многофункциональное устройство PCI, размещенное в 421-контактном корпусе BGA, обеспечивая мост PCI к LPC, интерфейс PCI IDE, контроллер

PCI USB, и контроллер управления питанием. Каждая функция ICH3-S имеет свой собственный набор регистров конфигурации. После настройки все реестры отображаются в системе, как независимые контроллеры аппаратного обеспечения, использующие один и тот же интерфейс шины PCI.

Основная роль ICH3-S в основной плате SE7501HG2 заключается в создании шлюза для всех PC-совместимых устройств и функций ввода/вывода. Системная плата SE7501HG2 использует следующие характеристики ICH3-S:

- Интерфейс шины PCI
- Интерфейс шины LPC
- Интерфейс IDE с поддержкой Ultra DMA 100
- Интерфейс Universal Serial Bus (USB)
- PC-совместимый таймер/таймер и контроллеры DMA
- APIC и контроллер прерываний 8259
- Управление питанием
- Общецелевое устройство ввода/вывода
- Системные часы реального времени

Ниже приведено описание использования каждой имеющейся функции серверной платы SE7501HG2.

#### **3.2.4.1 Подсистема ввода/вывода PCI P32-A**

ICH3-S поддерживает 32-битную подсистему PCI для унаследованных устройств и выступает в качестве центрального ресурса для данного интерфейса PCI.

P32-A поддерживает следующие встроенные устройства:

- Видеоконтроллер ATI\* Rage\* XL с графическим ускорителем 3D/2D
- Три 32-битных разъема PCI 33 МГц (5 В, разъемы PCI 4, 5 и 6)

#### **3.2.4.2 Интерфейс PCI Bus Master IDE**

ICH3-S выступает в качестве IDE-контроллера Ultra DMA/100 на базе PCI, поддерживающего программируемую передачу сигналов ввода/вывода и передачу в качестве хозяина шины IDE (bus master). ICH3-S поддерживает два канала IDE, на каждом из которых может быть установлено по два жестких диска (диски 0 и 1), подключенные к двум 40-контактным (2x20) разъемам IDE. Интерфейс IDE серверной системной платы SE7501HG2 поддерживает передачу данных в синхронном режиме Ultra DMA/100 по каждому каналу.

#### **3.2.4.3 Интерфейс USB**

Узел контроллеров ввода/вывода ICH3-S содержит три контроллера USB 1.1 и до шести портов USB. Контроллер USB отвечает за обмен данными между основной памятью и разъемами USB. Все шесть портов функционируют одинаково и имеют одинаковую ширину полосы пропускания.

Серверная плата SE7501HG2 поддерживает три внешних порта USB на панели ATX серверной платы для подключения устройств ввода-вывода. Четвертый и пятый порты USB являются дополнительными; доступ к ним предоставляется с помощью специального кабеля (не связанного с продукцией) через 9-контактный внутренний коннектор, расположенный на

внешних портах USB на передней или задней стороне данного корпуса.

### 3.2.4.4 Обработка ISA-совместимых прерываний

ICH3-S включает функциональность двух устройств 82C59 PIC для обработки ISA-совместимых прерываний.

### 3.2.4.5 APIC

В ICH3-S интегрирован IO APIC, используемый для распределения 24 прерываний.

### 3.2.4.6 Контакты ввода/вывода общего назначения (GPIO)

ICH3-S имеет ряд контактов GPIO. Многие из этих контактов имеют альтернативные функции, и поэтому все функции одновременно использовать нельзя. В данной таблице перечислены контакты GPI и GPO, используемые на системной плате SE7501HG2, а также приведено краткое описание их функций.

**Таблица 5. Таблица: Использование ICH-3 GPIO**

Контакт	Сигнал	Описание
D4	P64H_RASERR_L	Ошибка, надежности, доступности, возможности обслуживания
B6	ICH3_RST_VIDEO_L	Отключить видеоконтроллер
B3	ICH3_RST_SCSI_L	Отключить контроллер SCSI
Y3	ICH3_RST_NIC1_L	Отключить сетевой адаптер #1
Y2	SIO_PME_L	PME# из SIO
V2	IDE_CBL_DET_P	Определение кабеля проводника первичной шины IDE 80
V4	BMC_IRQ_SMI_L	
F21	ZZ_MFG_MODE	Определение режима производства для тестирования
G19	ZZ_PASSWORD_CLR_L	Password Clear
E22	ZZ_BIOS_RCVR_L	Включить загрузку с восстановлением
E21	ZZ_BB_ID0	Идентификатор основной платы ID 0 - используется для определения версии платы
H21	ZZ_BB_ID1	Идентификатор основной платы ID 1 - используется для определения версии платы
G23	ZZ_BB_ID2	Идентификатор основной платы ID 2 - используется для определения версии платы
G21	ZZ_ICH3_FRB3_TIMER_HALT_L	Остановка вывода таймера ICH3 FRB3
D23	ZZ_CMOS_CLR_L	CMOS
E23	IDE_CBL_DET_S	Определение кабеля проводника вторичной шины IDE 80

### 3.2.4.7 Управление питанием

В ICH3-S имеется встроенный контроллер управления питанием, используемый серверной системной платой SE7501HG2 для реализации ACPI-совместимых функций управления питанием. Серверная системная плата SE7501HG2 поддерживает состояния сна S0, S1, S4 и S5.

### 3.2.4.8 Часы реального времени

В серверной системной плате SE7501HG2 используется функция часов реального времени, обеспечиваемая ICH3-S.

### 3.3 Суперконтроллер ввода/вывода

Суперконтроллер ввода/вывода National Semiconductor\* PC87417 содержит систему RTC и все необходимые схемы для управления двумя последовательными портами, одним параллельным портом, одним дисководом и PS/2-совместимыми клавиатурой и мышью. Серверная системная плата SE7501HG2 поддерживает следующие функции:

- GPIO
- Два последовательных порта
- Параллельный порт
- Флоппи
- PS/2-совместимые клавиатура и мышь
- Управление событием пробуждения

#### 3.3.1 GPIO

В суперконтроллере ввода/вывода National Semiconductor\* PC87417 имеется большое количество контактов ввода/вывода общего назначения, используемых серверной системной платой SE7501HG2. В таблице ниже указываются контакты, названия сигналов, используемые в схеме и краткое описание каждого контакта.

**Таблица 6. Таблица использования GPIO суперконтроллером ввода/вывода**

Контакт	Сигнал	Описание
49	ROMB_PRESENT_L	Встроенный разъем ROMB
35	BMC_SLP_BTN_L	Кнопка режима сна BMC
38	SIO_PME_L	PME# к ICH3
124	SIO_EMP_INUSE	Включение порта EMP
20	PA_PCIXCAP	Совместимость с PCI-X
21	PB_PCIXCAP	Совместимость с PCI-X
50	PA_PME_L	Сигнал PME# с канала P64H2-A
51	FP_PWR_LED_L	Индикатор питания на передней панели
52	PB_PME_L	PME# от P64H2 P64-B
53	BMC_SCI_L	Сигнал SCI

#### 3.3.2 Последовательный порт

Серверная плата SE7501HG2 поддерживает два последовательных порта; один разъем DB9 (J8A1) расположен на задней панели ввода / вывода для поддержки параллельного порта A; 9-контактный внутренний коннектор (J1B1) поддерживает параллельный порт B. Смотрите раздел 9.6.7 для получения информации по схемам контактов.

#### 3.3.3 Параллельный порт

В серверной системной плате SE7501HG2 имеется один параллельный порт с разъемом DB-25 (J7A2), расположенный на задней панели ввода/вывода ATX. В разделе 9.6.8 приведена схема контактов этого разъема.

#### 3.3.4 Контроллер флоппи-дисковода

Контроллер флоппи-дисковода (FDC) в Super I/O функционально совместим с контроллерами

флорпи-дисководов в DP8473 и N844077. Все функции контроллера флорпи-дисководов интегрированы в SIO и включают разделитель аналоговых данных и FIFO 16 байт. Серверная системная плата SE7501HG2 имеет SSI-совместимый 36-контактный интерфейс для контроллера флорпи-дисководов (J4J3).

### **3.3.5 Клавиатура и мышь**

Для подключения клавиатуры и мыши используются два внешних порта PS/2, расположенные в одном блоке. (J9A1) Верхний порт помечен как порт для мыши, а нижний - как порт для клавиатуры, хотя эти два порта являются взаимозаменяемыми.

### **3.3.6 Управление пробуждением**

Суперконтроллер ввода/вывода содержит функциональные возможности, позволяющие различным событиям контролировать включение и выключение системы.

### **3.3.7 Флэш-память BIOS**

В серверной системной плате SE7501HG2 используется компонент флэш-памяти Intel® 3-Volt Advanced+ Boot Block 28F320C3 28F320C3 представляет собой высокопроизводительный компонент памяти емкостью 32 Мбит, предоставляющий 2048К x 16 для BIOS и пространство для долговременного хранения. Устройство флэш-памяти подключено к шине X-bus через SIO.

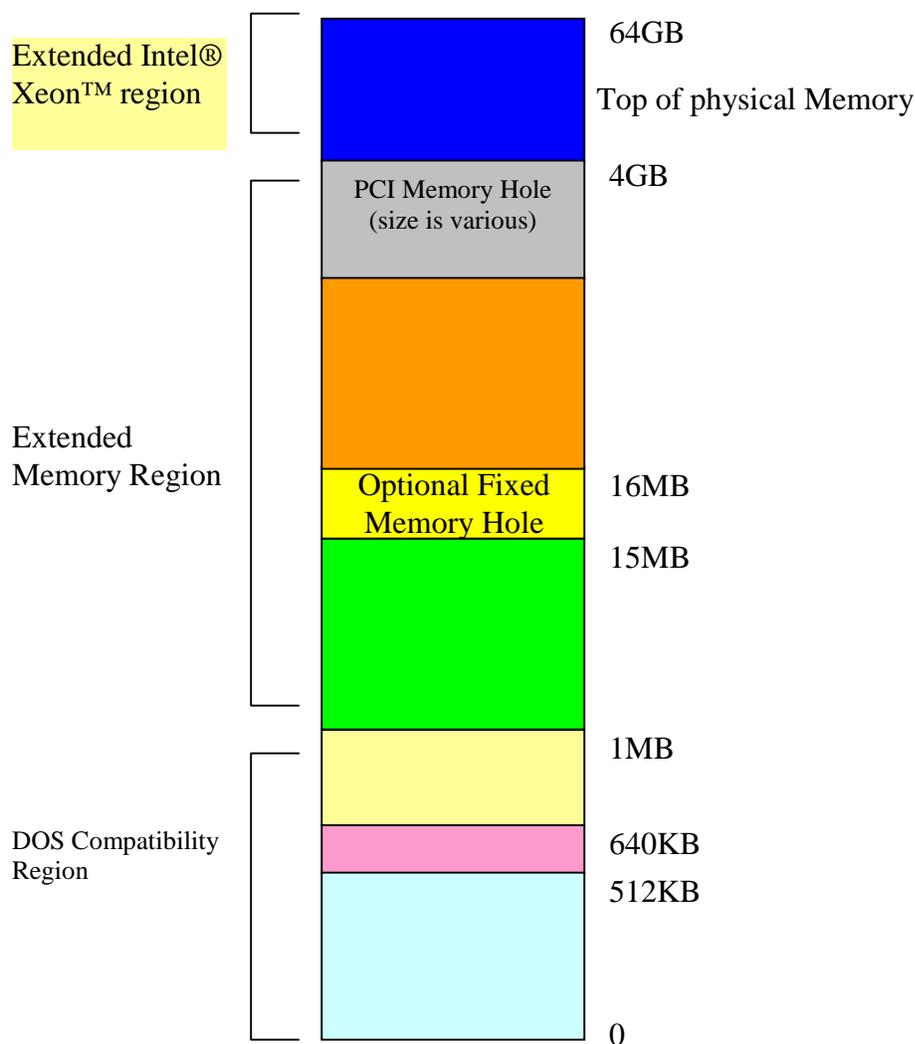
## 4. Конфигурация и инициализация

В данной главе описывается начальная среда программирования, включающая в себя карты памяти и ввода/вывода, методы и процедуры программирования реестров ASIC и варианты аппаратной конфигурации.

### 4.1 Область памяти

На самом высоком уровне адресное пространство процессора Intel® Xeon™ разделено на три области, как показано на рисунке ниже. В каждой области содержатся подобласти, описываемые в следующих разделах. Областям и подобластям могут независимо присваиваться атрибуты с использованием реестров SE7501HG2.

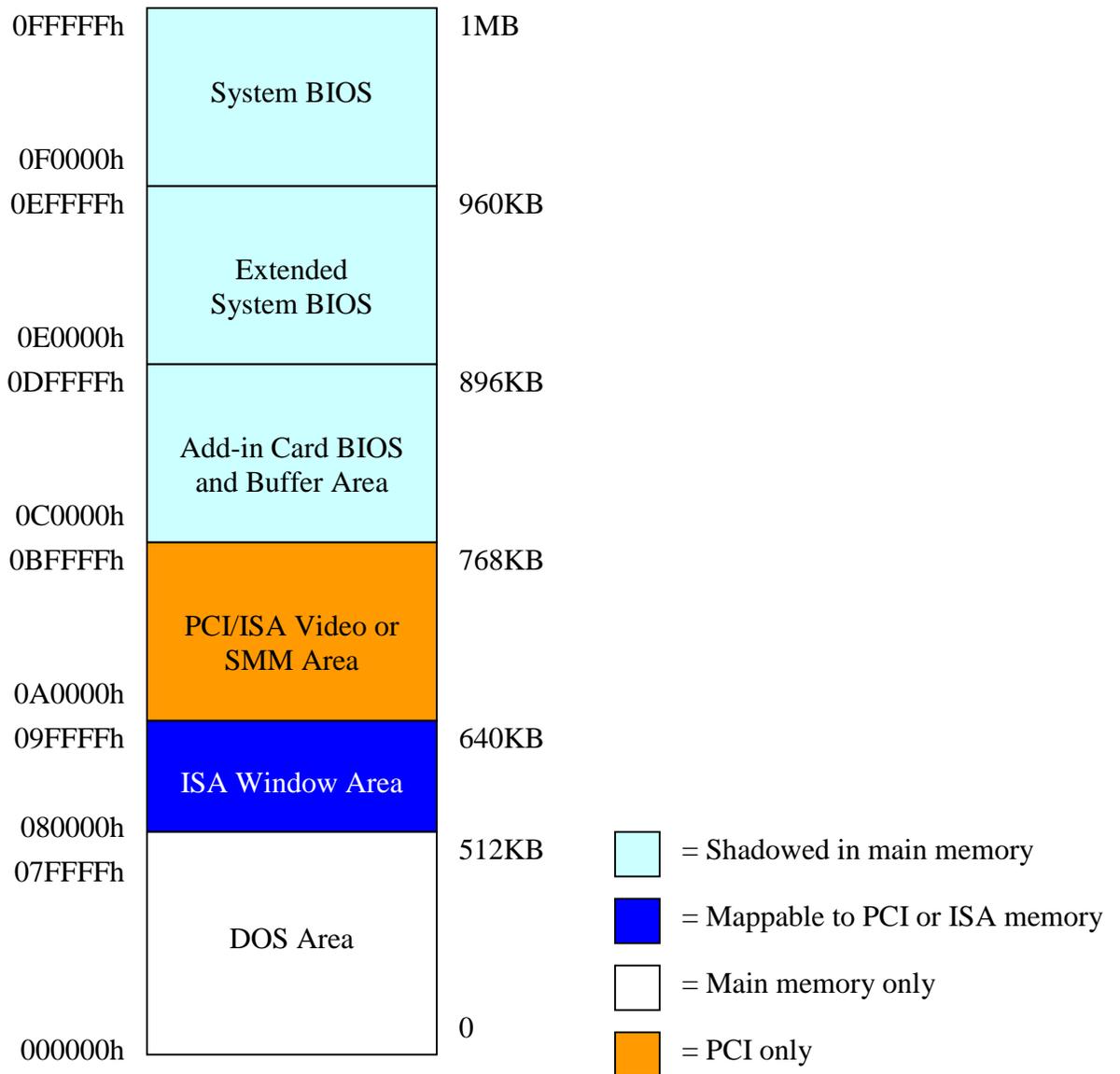
Рисунок 4. Область адресов памяти процессора Intel® Xeon™



#### 4.1.1 Область совместимости DOS

Область памяти ниже 1 МБ была определена для более ранних компьютеров и сохраняется из соображений совместимости. Эта область разделена на подобласти, как показано на рисунке ниже.

Рисунок 5. Область совместимости DOS



#### 4.1.1.1 Область DOS

Область DOS включает в себя 512 КБ в адресном диапазоне 0 - 07FFFFh. Данная область является фиксированной, и все доступы к ней передаются основной памяти.

#### 4.1.1.2 Память ISA Window

Память ISA Window включает в себя 128 КБ в адресном диапазоне от 080000h до 09FFFFh. Эта область может быть распределена для шины PCI или основной памяти.

#### 4.1.1.3 Видеопамять или память SMM

Эта область памяти объемом 128 КБ включает в себя диапазон адресов между 0A0000h и 0BFFFFh. Обычно эта область назначена для контроллера VGA на шине PCI. Эта область также используется по умолчанию для SMM.

#### 4.1.1.4 BIOS карты расширения и буферная область

Область объемом 128 КБ в адресном диапазоне от 0C0000h до 0DFFFFh делится на восемь сегментов по 16 КБ, предназначенных для памяти ISA, каждый из которых имеет программируемые атрибуты. Эти сегменты используются в качестве буферной области карт расширения. Область объемом 32 КБ между 0C0000h и 0C7FFFh традиционно используется для хранения BIOS видеоадаптера.

#### 4.1.1.5 Расширенная область BIOS

Эта область объемом 64 КБ в диапазоне между 0E0000h и 0EFFFFh делится на 4 блока по 16 КБ, и может быть распределена с программируемыми атрибутами для основной памяти или шины PCI. Обычно эта область используется для ОЗУ или ПЗУ. Эта область также может использоваться для расширения области SMM.

#### 4.1.1.6 BIOS

Эта область объемом 64 КБ в диапазоне между 0F0000h и 0FFFFFFh является единым блоком. По умолчанию чтение/запись для этой области отключены, и доступ к ней передается шине PCI. Благодаря манипуляции атрибутов чтения/записи, эта область может быть включена в тень основную. Эта область также может использоваться для расширения области SMM.

#### 4.1.2 Расширенная область памяти

Расширенная память серверной системной платы SE7501HG2 представляет собой все адресное пространство выше 1 МБ. Область расширенной памяти включает в себя 4ГБ адресного пространства с адресами от 0100000h до FFFFFFFFh, как показано на рисунке ниже.

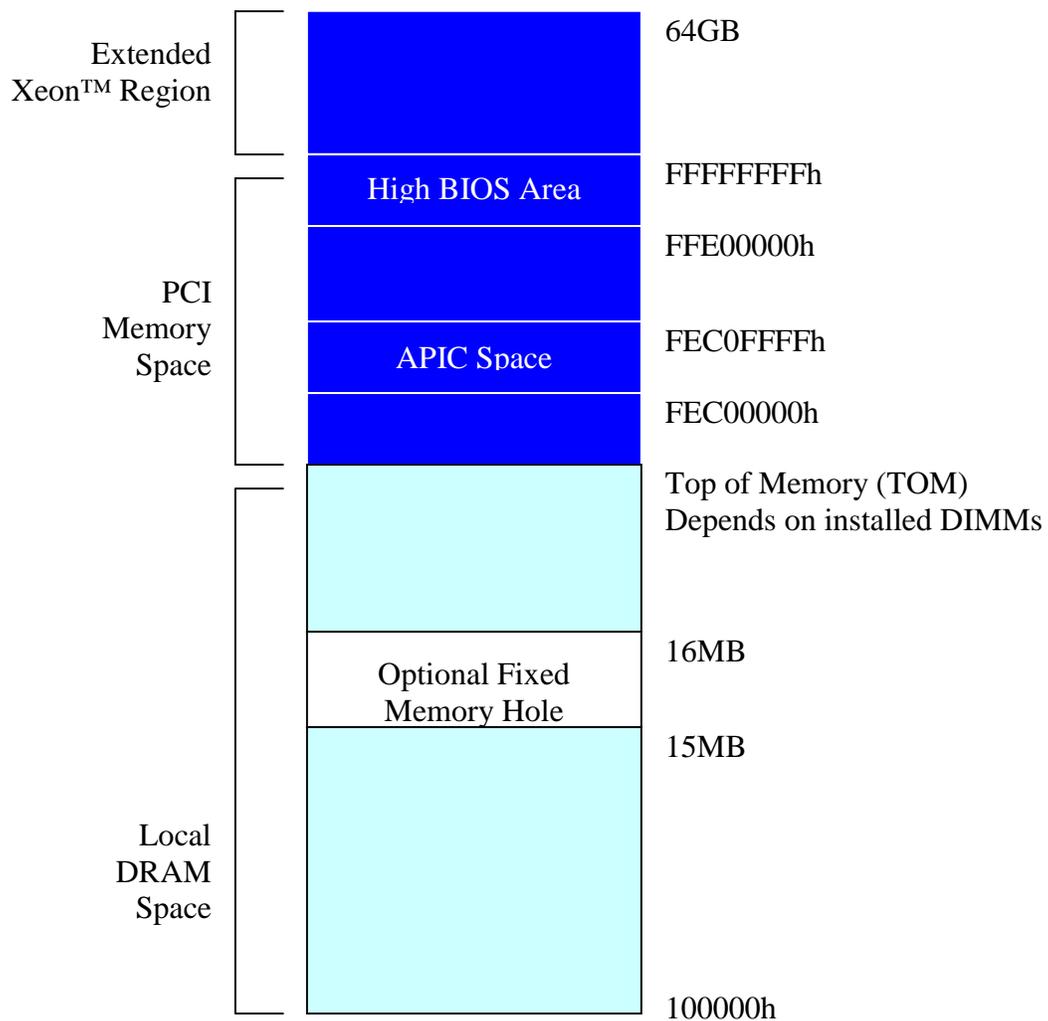


Рисунок 6. Карта расширенной памяти

#### 4.1.2.1 Основная память

Вся установленная память выше 1 МБ относится к локальной основной памяти до верхней границы физической памяти 12 ГБ. Область памяти между 1 МБ и 15 МБ рассматривается как стандартная область расширенной памяти ISA. Первый мегабайт памяти после 15 МБ может быть распределен в область памяти, выделенную для шины PCI.

Остальная часть этого пространства вплоть до 12 ГБ, всегда распределена в основную память, если в системе не используется расширенная память SMRAM, ограничивающая верхний предел до 256 МБ.

#### 4.1.2.2 Область памяти PCI

Адреса памяти ниже 4 ГБ распределяются для шины PCI. Эта область делится на три раздела: верхняя область BIOS, конфигурационная область APIC, и память PCI общего назначения. Память PCI общего назначения обычно используется для отображения адресов ввода/вывода устройств PCI. Адресное пространство каждого устройства устанавливается конфигурационными регистрами PCI.

#### 4.1.2.3 Верхняя область BIOS

Верхние 2 МБ расширенной памяти зарезервированы для системной BIOS, расширенной BIOS устройств PCI, и A20 BIOS. Процессор Intel® Xeon™ начинает исполнение из верхней области BIOS после перезагрузки.

#### 4.1.2.4 Конфигурационная область APIC

Блок 64 КБ, расположенный на 20 МБ ниже 4 ГБ (от 0FEC00000 до 0FEC0FFFFh) зарезервирован для конфигурационной области APIC.

Адреса ввода/вывода APIC определяются путем вычитания 013FFFF0h из вектора сброса. Первый адрес ввода/вывода APIC расположен в ячейке FEC00000h. Каждый адрес ввода/вывода APIC располагается в ячейке FEC0c000h, где x - адрес ввода/вывода APIC (от 0 до F).

#### 4.1.2.5 Расширенная область памяти процессора Intel® Xeon™ (выше 4 ГБ)

Системы на базе процессоров Intel® Xeon™ поддерживают до 64 ГБ памяти с распределением адресов. Для использования адресных диапазонов BIOS используют механизм расширенной адресации.

#### 4.1.3 Теневая память

Любой блок памяти, который может получить атрибут «только чтение» или «только запись», может быть распределен в теневую память. Это предназначено для того, чтобы код ПЗУ более быстро выполнялся в ОЗУ. ПЗУ получает атрибут «только чтение» при копировании, а соответствующий адрес ОЗУ получает атрибут «только запись». После копирования ОЗУ получает атрибут «только чтение», а ПЗУ получает атрибут «только запись» (превращается в теневую область). Маршрутизация транзакций шины процессора производится соответствующим образом. Транзакции, исходящие от шины PCI или устройств ISA и направленные в блок теневой памяти, не отображаются на шине процессора.

#### 4.1.4 Режим управления системой

Контроллер-концентратор памяти Intel® E7501 поддерживает работу в режиме управления системой (SMM) в стандартном (совместимом) режиме. ОЗУ системного управления (SMRAM) предоставляет пространство для хранения кода и данных SMI\_L, и делается видимым для процессора только в качестве записи SMM или при других условиях, которые могут быть настроены с помощью регистров Intel® E7501 PCI. Совместимая память SMRAM располагается в области первого мегабайта основной памяти в адресном диапазоне между 000A0000h и 000B0000h. Кэширование этой области невозможно.

### 4.2 Карта адресов ввода/вывода

Серверная системная плата SE7501HG2 позволяет отображать адреса ввода/вывода на шине процессора или соответствующих мостах в системе с несколькими постами. Другие устройства PCI, включая ICH3-S, имеют встроенные функции, поддерживающие PC-совместимые устройства и функции ввода/вывода, отображаемые в определенных адресах области ввода/вывода. В серверных системных платах SE7501HG2, ICH3-S создает мост к функциям ISA через шину LPC.

### 4.3 Доступ к конфигурационной области

Все устройства PCI содержат конфигурационную область PCI, доступ к которой осуществляется посредством механизма #1, определяемого в спецификации локальной шины PCI.

В системах с двумя процессорами доступ к конфигурационной области PCI может осуществляться только процессором, обозначенным как BSP. Необходимо принять меры предосторожности, чтобы конфигурирование системы производилось только одним процессором.

Для доступа к реестрам конфигурационной области в наборе микросхем Intel используются два реестра ввода/вывода DWORD:

- CONFIG\_ADDRESS (I/O address 0CF8h)
- CONFIG\_DATA (I/O address 0CFCh)

При записи в реестр CONFIG\_ADDRESS 32-битной величины, служащей для выбора номер шины, устройства на шине и конфигурационного реестра устройства, последующая запись в реестр CONFIG\_DATA или считывание из него включает обмен данными с выбранным реестром конфигурации. При доступе к CONFIG\_DATA используются байты включения, определяющие, ведется доступ к конфигурационному реестру, или нет. Только полные операции записи и чтения DWORD в реестр CONFIG\_ADDRESS распознаются как доступ набора микросхем Intel к реестрам конфигурации. Все другие операции ввода/вывода для реестра CONFIG\_ADDRESS считаются нормальными транзакциями ввода/вывода.

### 4.3.1 Регистр CONFIG\_ADDRESS

Ширина регистра CONFIG\_ADDRESS составляет 32 бит. В нем содержится информация, отображенная на рисунке ниже. Биты [23::16] служат для выбора шины в системе. Биты [15::11] служат для выбора устройства на шине. Биты [10::8] служат для выбора функции многофункционального устройства. Биты [6::2] служат для выбора регистра конфигурационной области выбранного устройства или функции шины.

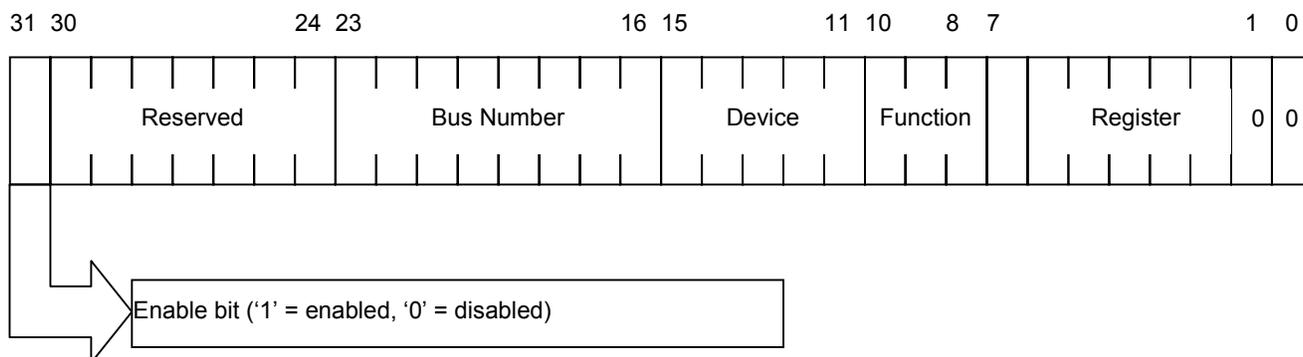


Рисунок 7. Регистр CONFIG\_ADDRESS

#### 4.3.1.1 Номер шины

Протокол конфигурационной области PCI требует, чтобы всем шинам PCI в системе был присвоен номер шины. Номера шины должны присваиваться в восходящем порядке с соблюдением иерархии. На каждом мосту PCI имеются регистры, содержащие номер шины PCI и номер подчиненной шины PCI, загружаемые Post коды. Номер подчиненной шины PCI является номером последней шины PCI в иерархии моста. Номер шины PCI и номер подчиненной шины PCI на последнем иерархическом мосту совпадает.

#### 4.3.1.2 Номер устройства и схема IDSEL

Для каждого устройства моста PCI имеется запись IDSEL, связанная с одним битом сигналов адресов/данных шины PCI AD [31::11]. Каждый бит AD с записью IDSEL служит для выбора устройства PCI. Мост реагирует на уникальный идентификатор устройства PCI, который вместе с номером шины служит для назначения IDSEL конкретным устройствам при конфигурировании. В таблице ниже приводится соответствие между значениями IDSEL и номерами устройств шины PCI. Нижние 5 бит номера устройства используются в битах CONFIG\_ADDRESS [15::11].

Таблица 7. Идентификаторы устройств PCI

Описание устройства	Номер шины (сегмент)	Номер устройства (в шестнадцатеричной системе)
Северный мост (MCH)	0	00
ICH3 P2P мост	0	1E
ICH3 USB	0	1D
ICH3 IDE	0	1F
Графическое решение	1	0C
P64H2 P2P мост А	2	1F
P64H2 P2P мост В	2	1D
Двухканальный гигабитный сетевой адаптер	4 (P64-C)	05
Разъем 1 PCI-X 64 / 133	4 (P64-C)	02
Разъем 2 PCI-X 64 / 100	3 (P64-B)	01
Разъем 3 PCI-X 64 / 100	3 (P64-B)	02
Slot 4 PCI 32/33	1 (P64-A)	0A
Slot 5 PCI 32/33	1 (P32-A)	09
Slot 6 PCI 32/33	1 (P32-A)	08
SCSI	3 (P64-B)	04

#### 4.4 Инициализация аппаратных средств

Система на базе процессора Intel® Xeon™ и контроллера-концентратора памяти Intel® E7501 инициализируется следующим образом.

- При подаче питания, после получения сигнала RST\_PWRGD\_PS от блока питания, BMC подает сигнал перезагрузки с использованием сигнала RST\_P6\_PWRGOOD. Узел контроллеров ввода/вывода ICH3-S подтверждает сигнал RST\_PCIRST\_L узлу контроллеров памяти, P64H2 и другим устройствам PCI. Далее узел контроллеров памяти подтверждает сигнал RST\_CPURST\_L для перезагрузки процессора (процессоров).
- Узел MCH инициализируется, и его внутренним реестрам присваиваются значения по умолчанию. Перед отключением сигнала RST\_CPURST\_L узел MCH подтверждает сигнал BREQ0\_L. Процессор (процессоры) системы определяют, устройствами какой системной шины они являются (то есть являются они Устройством 0 или Устройством 1, соответственно), в зависимости от того, подтверждается ли сигнал BREQ0\_L или BREQ1\_L. Таким образом определяется порядок и приоритет арбитража шины.
- После того как процессор (процессоры) системы определили, какой процессор является загрузочным процессором (BSP), процессор, не являющийся загрузочным, становится прикладным процессором и переходит в холостой режим, ожидая прерывание (SIP1).
- Загрузочный процессор в первую очередь производит поиск первой команды от вектора сброса.
- Производится обновление реестра набора микросхем Intel® E7501 в соответствии с конфигурацией памяти. Определяется размер модуля DIMM и модуль инициализируется.
- Производится инициализация и подготовка к загрузке всех подсистем ввода / вывода ISA и PCI.

## 5. Генерация и распределение синхронизирующих импульсов

---

Все шины основной платы SE7501HG2 работают, используя синхронизирующие импульсы. Цепь генерации и передачи синхронизирующих импульсов, расположенная на основной плате, по мере необходимости генерирует частоту синхронизирующих импульсов и уровни напряжения, включая:

- 133 МГц на логических уровнях 3,3 В. Для процессоров, контроллера-концентратора памяти и порта ITP.
- 66 МГц на логических уровнях 3,3 В: Для синхронизирующих импульсов MCH, ICH3-S и P64H2
- 33 МГц на логических уровнях 3,3 В: Для ICH3-S, BMC, видео, суперконтроллера ввода/вывода и разъемов PCI32/33
- 48 МГц на логических уровнях 3,3 В: ICH3-S и SIO
- 14 МГц на логических уровнях 3,3 В: ICH3-S, суперконтроллер ввода/вывода и видеоконтроллер

Источниками синхронизирующих импульсов основной платы SE7501HG2 являются:

- Генератор синхронизирующих импульсов 133/100 МГц для разъемов PCI-X, SCSI и двухканальных гигабитных сетевых адаптеров Intel® 82546EB
- Генератор синхронизирующих импульсов частотой 133 МГц для процессоров, MCH, модулей памяти DIMM и ITP
- Генератор синхронизирующих импульсов частотой 66 МГц для MCH, ICH и P64H2
- Генератор синхронизирующих импульсов частотой 48 МГц для ICH и SIO
- Генератор синхронизирующих импульсов частотой 33 МГц для ICH, BMC, видеоконтроллера, SIO, разъемов PCI32/33
- Генератор синхронизирующих импульсов частотой 14 МГц для ICH и видеоконтроллера

Дополнительная информация по генерированию тактовых импульсов процессора содержится в *Спецификации генератора/передатчика SK408B*.

Также в основной плате SE7501HG2 имеются генераторы асинхронных импульсов:

- Генератор асинхронных импульсов частотой 80 МГц для встроенного контроллера SCSI
- Генератор асинхронных импульсов частотой 25 МГц для встроенных сетевых адаптеров
- Генератор асинхронных импульсов частотой 32,768 КГц для часов реального времени
- Генератор асинхронных импульсов частотой 40 МГц для BMC

На рисунке ниже приведена схема генерации и распределения синхронизирующих импульсов для серверной системной платы SE7501HG2.

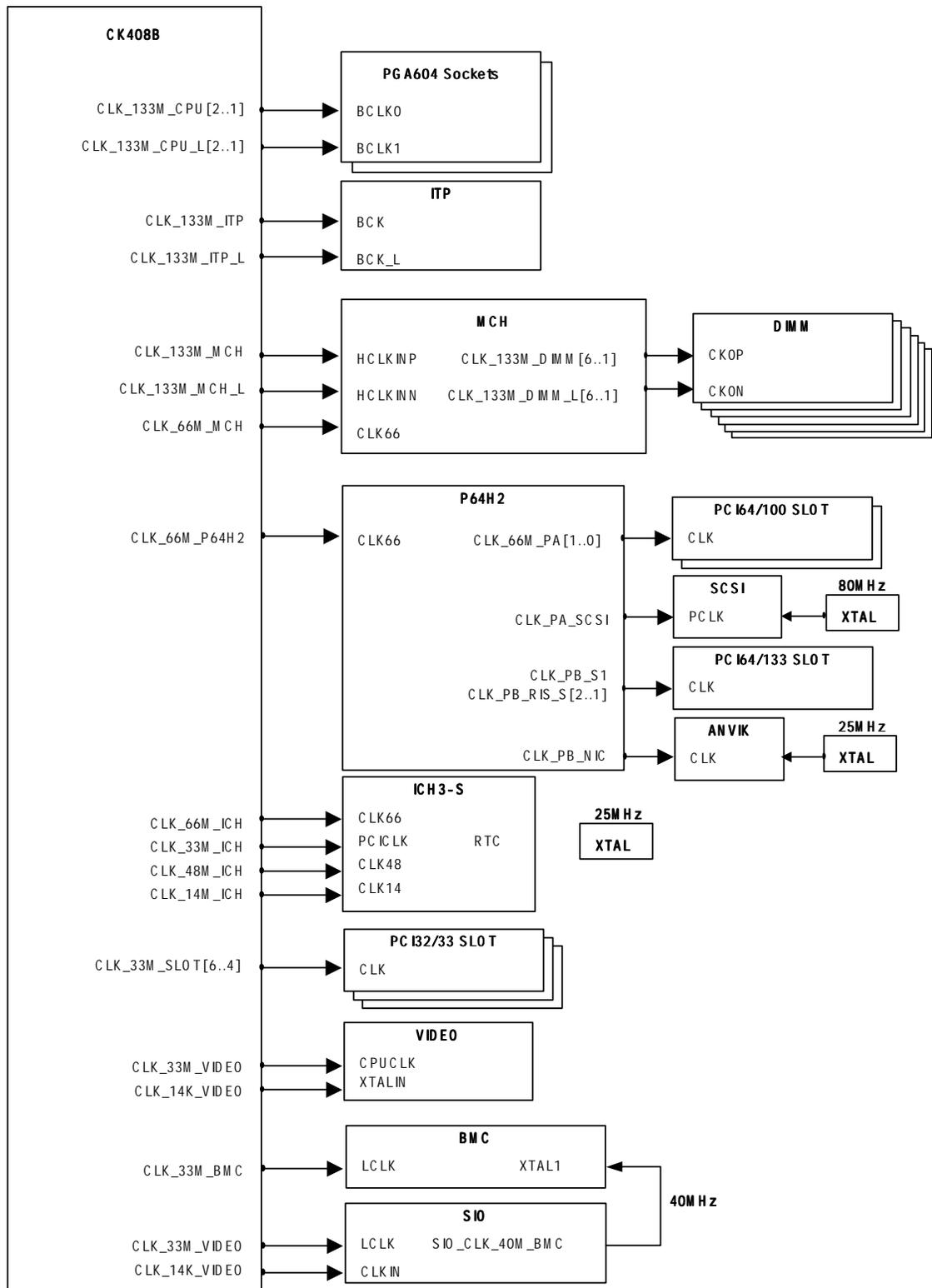


Рисунок 8. Распределение синхронизирующих импульсов серверной платы Intel® SE7501HG2

## 6. Подсистема ввода/вывода PCI

### 6.1 Подсистема PCI

Основной шиной ввода/вывода серверной системной платы SE7501HG2 является шина PCI, состоящая из трех независимых сегментов PCI. Шины PCI соответствуют *Спецификации локальной шины PCI 2.2* и *Спецификации PCI-X 1.0*. Сегмент шины P32-A управляется ICH, а два 64-битных сегмента, P64-B и P64-C, управляются P64H2. В таблице ниже перечислены характеристики трех сегментов шины PCI.

Таблица 8. Характеристики сегментов шины PCI

Сегмент шины PCI	Напряжение	Ширина	Частота	Тип	Разъемы для плат ввода/вывода PCI
P32-A	5 В	32 бит	33 МГц	Равноправная шина	Поддерживает установку полноразмерных карт, шина 5 В
P64-B	3,3 В	64 бит	100/66 МГц	Равноправная шина	Поддерживает установку полноразмерных карт, шина 3,3 В
P64-C	3,3 В	64 бит	133/100/66 МГц	Равноправная шина	Поддерживает установку полноразмерных карт, шина 3,3 В

#### 6.1.1 Подсистема PCI P32-A: 32 бит, 33 МГц

ICH контролирует все операции ввода/вывода шины PCI (32-бит, 33-МГц) серверной системной платы SE7501HG2. Сегмент PCI (32-бит, 33-МГц), создаваемый ICH, называется сегментом P32-A. Сегмент P32-A поддерживает следующие встроенные устройства и разъемы:

- Графический ускоритель 2D/3D: Видеоконтроллер ATI RAGE XL
- Три разъема PCI 32 бит/33 МГц (разъемы PCI 4, 5 и 6)

Всем встроенным устройствам присваивается GPIO, позволяющий отключать эти устройства. Сегмент PCI поддерживает установку полноразмерных карт PCI и карт PCI половинной длины.

##### 6.1.1.1 Идентификаторы устройств (IDSEL)

Каждое устройство моста PCI имеет сигнал IDSEL, подключенный к одному биту AD [31:16], служащий для выбора микросхемы в сегментах PCI при конфигурации. Этот сигнал определяет уникальный идентификатор устройства PCI, который будет использоваться при настройке конфигурации. В таблице ниже показывается, к какому биту прикрепляется каждый сигнал IDSEL в устройствах сегмента P32-A, и приводится описание соответствующего устройства.

Таблица 9. Идентификационные номера конфигурации P32-A

Значение IDSEL	Устройство
24	PCI32/33 разъем 4
25	PCI32/33 разъем 5
26	PCI32/33 разъем 6
28	Видео контроллер ATI Rage* XL

### 6.1.1.2 Арбитраж шины P32-A

Шина P32-A поддерживает пять устройств PCI с функцией захвата шины (ATI RAGE XL, ICH3-S, три разъема PCI 32-бит). Все эти устройства должны запрашивать разрешение на доступ к шине PCI, используя ресурсы ICH3-S. Арбитражные строки REQx\* и GNTx\* интерфейса моста PCI (ICH3-S) являются особыми случаями, являясь внутренними по отношению к мосту. В таблице ниже описываются арбитражные соединения.

Таблица 10. Арбитражные подключения сегмента P32-A

Сигналы основной платы	Устройство
PCI_REQ_L3/PCI_GNT_L3	PCI32/33 разъем 4
PCI_REQ_L2/PCI_GNT_L2	PCI32/33 разъем 5
PCI_REQ_L1/PCI_GNT_L1	PCI32/33 разъем 5
PCI_REQ_L0/PCI_GNT_L0	Видео контроллер ATI Rage* XL

### 6.1.2 Подсистема PCI-X P64-B: 64-бит, 100/66-МГц

Сегмент PCI-X (64 бит, 66-100 МГц) управляется через P64H2. В сегменте P64-B располагаются следующие встроенные устройства и разъемы:

- Двухканальный контроллер UltraU320 SCSI Adaptec\* AIC7902
- Два разъема PCI-X 64 бит/100 МГц (разъемы PCI-X 2 и 3)

**Примечание:** Разъем 2: Поддержка ZCR (нуль-канального RAID-контроллера)

Сегмент PCI поддерживает установку полноразмерных карт PCI и карт PCI половинной длины.

### 6.1.2.1 Идентификаторы устройств (IDSEL)

Каждое устройство моста PCI имеет сигнал IDSEL, подключенный к одному биту AD [31:16], служащий для выбора микросхемы в сегментах PCI при конфигурации. Этот сигнал определяет уникальный идентификатор устройства PCI, который будет использоваться при настройке конфигурации. В таблице ниже показывается, к какому биту прикрепляется каждый сигнал IDSEL в устройствах сегмента P64-B, и приводится описание соответствующего устройства.

**Таблица 11. Идентификационные номера конфигурации P64-B**

Значение IDSEL	Устройство
20	Встроенный контроллер SCSI
17	PCI-X Slot2
18	PCI-X Slot3

### 6.1.2.2 Арбитраж шины P64-B

Шина P64-B поддерживает четыре устройства PCI с функцией захвата шины (AIC7902, P64H2 и два 64-битных разъема PCI). Все эти устройства должны запрашивать разрешение на доступ к шине PCI, используя ресурсы P64H2. Арбитражные строки REQx\* и GNTx\* интерфейса моста PCI (P64H2) являются особыми случаями, являясь внутренними по отношению к мосту. В таблице ниже описываются арбитражные соединения.

**Таблица 12. Арбитражные соединения P64-B**

Сигналы основной платы	Устройство
PA_REQ_L0/PA_GNT_L0	Встроенный контроллер SCSI
PA_REQ_L2/PA_GNT_L2	PCI-X Slot2
PA_REQ_L1/PA_GNT_L1	PCI-X Slot3

### 6.1.2.3 Разъем 2 с поддержкой нуль-канальных RAID-контроллеров (ZCR)

Серверная плата SE7501HG2 поддерживает нуль-канальные RAID-контроллеры Intel® SRCZCR и Adaptec\* ASR-2010S. Эти нуль-канальные RAID-контроллеры могут устанавливаться только в разъем 2 сегмента P64-B.

Карты расширения ZCR используют встроенный контроллер SCSI и собственные ресурсы для создания полной подсистемы RAID на системной плате. Основная плата поддерживает спецификацию RAID I/O Steering (RAIDIOS) 1.0.

При установке любой из поддерживаемых карт RAID-контроллеров прерывания SCSI пересылаются на RAID-контроллера, а не на контроллер прерываний PCI. Кроме того, IDSEL контроллера SCSI не связывается с контроллером, и поэтому он не будет реагировать как встроенное устройство. host-based I/O device) успешно скрывается от системы.

**Примечание:** Карты ZCR и RAIDIOS могут устанавливаться только в разъем PCI 2.

### 6.1.3 Подсистема PCI-X P64-C: 64 бит, 133/100/66 МГц

Сегмент PCI-X (64 бит, 66/100/133 МГц) управляется через P64H2. В сегменте PCI P64-C

располагаются следующие встроенные устройства и разъемы:

- Один разъем PCI-X 64 бит/133 МГц (разъемы PCI-X 1)
- Двухканальный гигабитный сетевой контроллер Intel® 82546EB

### 6.1.3.1 Идентификаторы устройств (IDSEL)

Каждое устройство моста PCI имеет сигнал IDSEL, подключенный к одному биту AD [31:16], служащий для выбора микросхемы в сегментах PCI при конфигурации. Этот сигнал определяет уникальный идентификатор устройства PCI, который будет использоваться при настройке конфигурации. В таблице ниже показывается, к какому биту прикрепляется каждый сигнал IDSEL в устройствах сегмента P64H2, и приводится описание соответствующего устройства.

**Таблица 13. Идентификационные номера конфигурации P64-C**

Значение IDSEL	Устройство
21	Двухканальный гигабитный сетевой адаптер Intel® 82546EB
18	PCI-X Slot1

### 6.1.3.2 Арбитраж шины P64-C

Шина P64-C поддерживает три устройства PCI с функцией захвата шины (P64H, двухканальный гигабитный сетевой адаптер 82546EB и разъем PCI-X). Все эти устройства должны запрашивать разрешение на доступ к шине PCI, используя ресурсы P64H2. Арбитражные строки REQx\* и GNTx\* интерфейса моста PCI являются особыми случаями, являясь внутренними по отношению к мосту. В таблице ниже описываются арбитражные соединения.

**Таблица 14. Арбитражные подключения P64-C**

Сигналы основной платы	Устройство
PA_REQ_L4/P64_S_GNT4	Двухканальный гигабитный сетевой адаптер 82546EB
PA_REQ_L1/P64_S_GNT1	PCI-X Slot1

## 6.2 Ultra 320 SCSI

Серверная плата SE7501HG2 обеспечивает работу двухканальной шины SCSI с помощью контроллера Adaptec\* AIC-7902 SCSI с поддержкой режима Ultra 320 SCSI. Контроллер AIC-7902 содержит один многофункциональный контроллер SCSI с интерфейсом PCI-X (64 бит, 133 МГц) в 388-контактном корпусе BGA.

Контроллер использует интерфейс LVD SCSI, поддерживая скорости передачи данных 80 МБ/с (Ultra 2), 160 МБ/с (Ultra 160) или 320 МБ/с (Ultra 320). Контроллер имеет собственный набор конфигурационных регистров PCI и регистров ввода/вывода PCI. Серверная системная плата SE7501HG2 поддерживает отключение встроенного контроллера SCSI с помощью программы BIOS Setup.

Серверная плата SE7501HG2 включает активное оконечное напряжение, сбрасываемый плавкий предохранитель и предохранительный диод на канале SCSI. Конструкция системной платы не позволяет отключить встроенное оконечное напряжение с помощью BIOS при обнаружении кабеля SCSI. На канале SCSI располагается два 68-контактных разъема.

## 6.3 Интегрированная поддержка RAID

В серверной плате SE7501HG2 используется встроенный RAID-контроллер Adaptec\* и программа RAIDSelect, обеспечивающие удобную и надежную поддержку массивов RAID начального уровня для устройств SCSI, использующих встроенный контроллер 7902.

Программа Adaptec RAIDSelect представляет собой конфигурационную программу на базе BIOS, входящую в комплект встроенного RAID-контроллера и используемую для управления массивами RAID. Чтобы войти в эту программу, необходимо нажать <CTRL-A> во время процедуры POST. Программа Adaptec RAIDSelect необходима для создания, удаления или просмотра состояния массивов HostRAID в системах SE7501HG2. Данный раздел предназначен для того, чтобы познакомить пользователя с возможностями встроенного RAID-контроллера. Подробное описание функций и использования встроенного RAID-контроллера можно найти в Руководстве пользователя встроенного RAID-контроллера Adaptec.

Встроенный RAID-контроллер имеет следующие характеристики:

- Поддержка загрузочных массивов
- Поддержка нескольких RAID-массивов на одном канале
- Поддержка горячей замены жестких дисков
- Поддержка автоматического восстановления (при выделении резервного жесткого диска)
- Поддержка автоматической проверки
- Поддержка всех основных периферийных устройств SCSI
- Поддержка Ultra320
- Полнофункциональная программа на уровне BIOS для настройки конфигурации и управления RAID-массивом
- Графическое программное обеспечение для управления RAID-контроллером

Встроенный RAID-контроллер поддерживает следующие конфигурации RAID со следующими ограничениями:

- **RAID-0:** (чередование) Один массив RAID 0 с 3 или 4 жесткими дисками или два массива RAID 0 по два жестких диска в каждом. Не менее 2 жестких дисков, не более 4 жестких дисков. Возможно создать два тома RAID-0 на каждом канале с 4 жесткими дисками на канале.
- **RAID-1:** (зеркальный набор) Два массива RAID 1 с резервным жестким диском в каждом массиве. Не менее 2 жестких дисков, не более 4 жестких дисков с 1 резервным диском на каждый массив. Массивы RAID-1 могут состоять только из двух жестких дисков и одного резервного диска, на каждом канале может располагаться два массива.
- **RAID-10:** Не поставляется с текущей версией программы. (Данная опция может отображаться, но является недоступной для изменения.)
- **РЕЗЕРВНЫЙ ЖЕСТКИЙ ДИСК:** Не более одного резервного жесткого диска на каждый массив RAID-1. Не более двух резервных жестких дисков на канал.
- **МАССИВЫ НА НЕСКОЛЬКИХ КАНАЛАХ:** Размещение массивов RAID или резервных жестких дисков на нескольких каналах не поддерживается.

**Примечание:** Главным каналом является канал SCSI 'B'. Чтобы встроенный RAID-контроллер распознавался при загрузке системы, на этом канале должна быть включена поддержка встроенного RAID-контроллера. На канале A также может поддерживаться технология RAID, однако при загрузке встроенный RAID-контроллер не будет распознаваться, если его поддержка не включена на канале 'B'. Для создания массива требуется не менее двух жестких дисков. Если выбранный жесткий диск уже входит в массив RAID, его нельзя включить в другой массив.

## 6.4 Видеоконтроллер

Серверная плата SE7501HG2 содержит графический ускоритель ATI RAGE XL PCI с 8 МБ видеопамяти SDRAM и вспомогательной цепью для встроенной подсистемы SVGA. Микросхема ATI Rage XL включает видеоконтроллер SVGA, генератор синхронизирующих сигналов, 2D- и 3D- механизм и RAMDAC в 272-контактном корпусе PBGA. В одной микросхеме 2Mx32 SDRAM содержится 8 МБ видеопамяти.

Подсистема SVGA поддерживает большое количество режимов с разрешением до 1600 x 1200 в режиме 8/16/24/32 бит на пиксель в режиме 2D и до 1024 x 768 в режиме 8/16/24/32 бит на пиксель в режиме 3D. Также поддерживаются мониторы с электронно-лучевой трубкой и жидкокристаллические мониторы с частотой кадров до 100 Гц.

Серверная плата SE7501HG2 имеет стандартный 15-контактный разъем VGA и поддерживает отключение встроенной видеосистемы через меню программы BIOS Setup или при установке дополнительной видеокарты в любой из разъемов PCI.

### 6.4.1 Видеорежимы

Микросхема Rage XL поддерживает все стандартные режимы IBM VGA. В таблице ниже перечислены режимы 2D/3D, поддерживающие как мониторы с электронно-лучевой трубкой, так и жидкокристаллические мониторы, а также разрешения экрана, частота кадров и глубина цвета.

Таблица 15. Видеорежимы

		Поддержка двухмерного видеорежима серверной платой Intel® SE7501HG2			
		8 бит на пиксель	16 бит на пиксель	24 бит на пиксель	32 бит на пиксель
640x480	60, 72, 75, 90, 100	Поддерживается	Поддерживается	Поддерживается	Поддерживается
800x600	60, 70, 75, 90, 100	Поддерживается	Поддерживается	Поддерживается	Поддерживается
1024x768	60, 72, 75, 90, 100	Поддерживается	Поддерживается	Поддерживается	Поддерживается
1280x1024	43, 60	Поддерживается	Поддерживается	Поддерживается	Поддерживается
1280x1024	70, 72	Поддерживается	–	Поддерживается	Поддерживается
1600x1200	60, 66	Поддерживается	Поддерживается	Поддерживается	Поддерживается
1600x1200	76, 85	Поддерживается	Поддерживается	Поддерживается	–
Режим 3D	Частота кадров (Гц)	Поддержка видеорежима 3D серверной системной платы SE7501HG2 с включенным Z-буфером			
640x480	60,72,75,90,100	Поддерживается	Поддерживается	Поддерживается	Поддерживается
800x600	60,70,75,90,100	Поддерживается	Поддерживается	Поддерживается	Поддерживается
1024x768	60,72,75,90,100	Поддерживается	Поддерживается	Поддерживается	Поддерживается
1280x1024	43,60,70,72	Поддерживается	Поддерживается	–	–
1600x1200	60,66,76,85	Поддерживается	–	–	–
Режим 3D	Частота кадров (Гц)	Поддержка видеорежима 3D серверной системной платы SE7501HG2 с отключенным Z-буфером			
640x480	60,72,75,90,100	Поддерживается	Поддерживается	Поддерживается	Поддерживается
800x600	60,70,75,90,100	Поддерживается	Поддерживается	Поддерживается	Поддерживается
1024x768	60,72,75,90,100	Поддерживается	Поддерживается	Поддерживается	Поддерживается
1280x1024	43,60,70,72	Поддерживается	Поддерживается	Поддерживается	–
1600x1200	60,66,76,85	Поддерживается	Поддерживается	–	–

### 6.4.2 Интерфейс видеопамати

Подсистема контроллера памяти Rage XL обрабатывает запросы интерфейса DMI, графического контроллера VGA, графического сопроцессора, контроллера изображения, блока установки видео-коэффициентов и аппаратного курсора. Запросы обрабатываются так, чтобы обеспечить целостность данных и максимальную производительность процессора/графического сопроцессора.

Серверная системная плата SE7501HG2 поддерживает 8 МБ видеопамати SDRAM (512Кх32 битх4 банка). Сигналы интерфейса видеопамати перечислены в таблице ниже:

Таблица 16. Интерфейс видеопамати

Сигнал	Ввод/вывод	Описание
CAS#	O	Выбор адреса столбца
CKE	O	Включить синхронизацию памати
CS#[1..0]	O	Выбор микросхемы памати
DQM[7..0]	O	Маска байта данных памати
DSF	O	Включение специальной функции памати
HCLK	O	Генератор синхронизирующих импульсов памати
[11..0]	O	Шина адресов памати
MD[31..0]	I/O	Шина данных памати
RAS#	O	Выбор строки адресов
WE#	O	Запись разрешена

### 6.4.3 Интерфейс хост-шины

ATI RAGE XL поддерживает шину PCI с частотой 33 МГц. На схеме ниже перечислены сигналы интерфейса PCI:

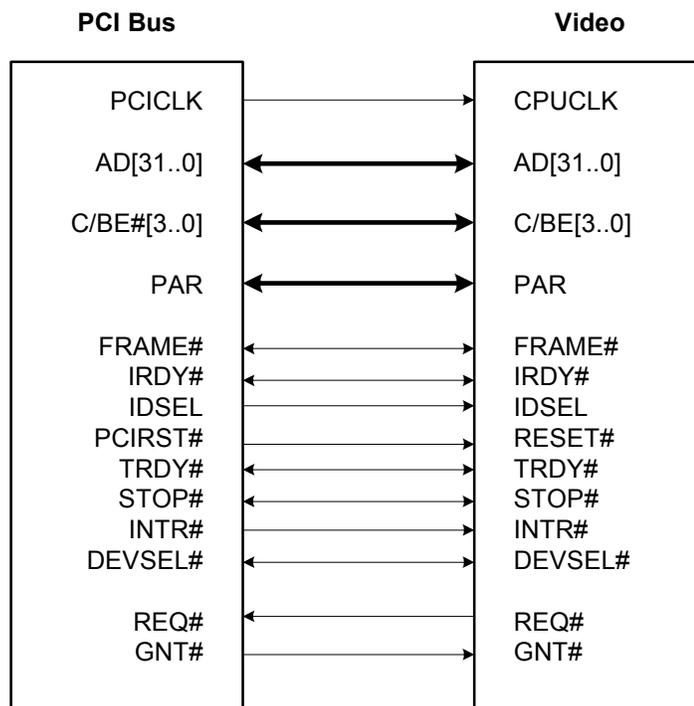


Рисунок 9. Интерфейс видеоконтроллера шины PCI



## 6.5 Сетевые адаптеры (NIC)

Серверная плата SE7501HG2 поддерживает двухканальный сетевой адаптер 10Base-T / 100Base-TX / 1000Base-TX на базе сетевого контроллера Intel® 82546EB. 82546EB представляет собой высокоинтегрированный гигабитный сетевой контроллер PCI в корпусе 364 PBGA. Архитектура 82546EB основана на дополненных и улучшенных архитектурах 82543, 82543 и 82544. Сетевой контроллер 82546EB использует функцию MAC и интегрированный протокол физического уровня своих процессоров, а также добавляет функции управления SMBus и интегрированный контроллер ASF на уровне MAC. В контроллере 82546EB эта архитектура реализована в интегрированном двухканальном решении, включающем два отдельных интерфейса уровня MAC/PHY. Серверная плата SE7501HG2 поддерживает отключение сетевого адаптера с помощью программы BIOS setup.

82546EB поддерживает следующие функции:

- Интерфейс Glueless 32-бит PCI, CardBus с возможностью захвата шины (Direct Drive of Bus), совместимый со *Спецификацией локальной шины PCI, редакция 2.2 и PCI-X 1.0a*.
- Интегрированный протокол физического уровня, совместимый со стандартами IEEE 802.3ab 10Base-T, 100Base-TX и 1000Base-TX
- Поддержка автоматического установления соединения IEEE 802.3ab
- Полнодуплексная работа в режимах 10 Мбит/с, 100 Мбит/с и 1000 Мбит/с
- Интегрированная поддержка UNDI ROM.
- Поддержка MDI/MDI-X и HWI.
- Устройство с низкими требованиями к мощности, +3,3 В

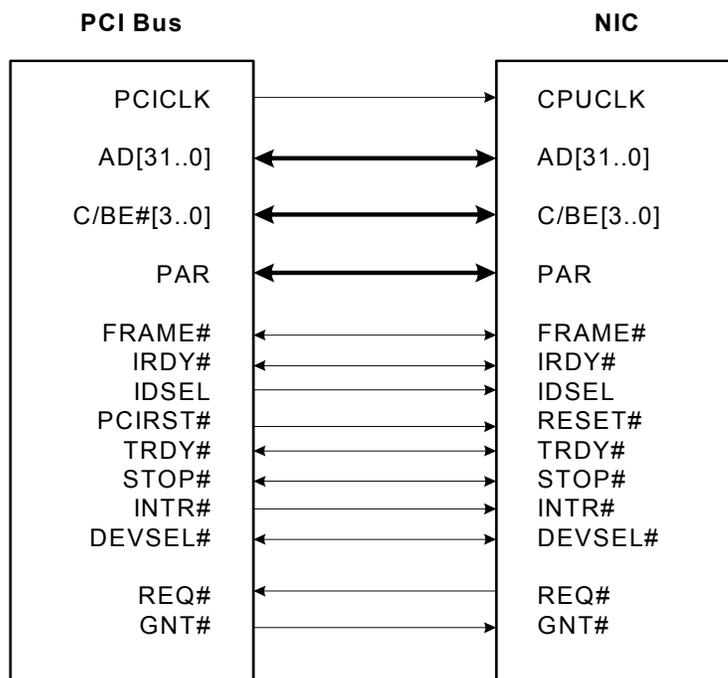


Рисунок 10. Интерфейс сетевого адаптера шины PCI

### 6.5.1 Разъем встроенного сетевого адаптера и индикаторы состояния

К 82546EB подключено два светоиндикатора, располагающихся на сетевом разъеме (слева, если смотреть со стороны панели ввода/вывода ATX). Правый индикатор содеинения/активности указывает на наличие сетевого соединения, а его мигание означает активность сетевого соединения (передачу или прием данных). Левый индикатор скорости указывает, что система работает в режиме 10 Мбит/с (выключен); 100 Мбит/с (горит зеленым) или 1000 Мбит/с (горит желтым).

Таблица 17. Индикатор состояния сетевого адаптера

Цвет индикатора	Состояние индикатора	Состояние NIC 2
	Не горит	10 Мбит/с
	Зеленый	100 Мбит/с
	Желтый	1000 Мбит/с
	Включен	Включен
	Мигает	Передача / Прием данных

## 6.6 Маршрутизация прерываний

В архитектуре прерываний SE7501HG2 применяются PC-совместимые прерывания в режиме PIC и прерывания в режиме APIC через использование интегрированных улучшенных программируемых контроллеров прерываний ввода/вывода APIC в ICH3-S и P64H2.

### 6.6.1 Маршрутизация стандартных прерываний

В PC-совместимом режиме ICH3-S предоставляет два AT-совместимых контроллера прерываний 82C59. Они расположены каскадом в соответствии с уровнями прерываний 8-15 на входе в уровень 2 первичного контроллера прерываний (стандартная конфигурация PC). Процессорам отправляется один сигнал прерывания, на который реагирует только один процессор.

#### 6.6.1.1 Источники стандартных прерываний

В таблице ниже приведена рекомендованная стандартная схема источников прерываний на серверной системной плате. Реальная схема прерываний определяется с помощью регистров конфигурации ICH3-S.

Таблица 18. Карта прерываний

Прерывание ISA	Описание
INTR	Прерывание процессора.
NMI	Немаскируемое прерывание процессора.
IRQ1	Прерывание клавиатуры.
IRQ3	Прерывание последовательного порта А или В с суперконтроллера ввода/вывода, настраивается пользователем.
IRQ4	Прерывание последовательного порта А или В с суперконтроллера ввода/вывода, настраивается пользователем.
IRQ5	
IRQ6	Флоппи-дисквод.
IRQ7	Параллельный порт

IRQ8_L	Низкое прерывание часов реального времени.
IRQ9	
IRQ10	
IRQ11	
IRQ12	Прерывание мыши.
IRQ14	Прерывание IDE с устройств 0 и 1 первичного канала IDE.
IRQ15	
SMI*	Прерывание системного управления Индикатор общего назначения, отправляемый процессорам контроллерами ICH3-S и BMC .
SCI*	Прерывание системного управления. Используется системой для переключения режимов сна и других функций системного уровня .

### 6.6.1.2 Поддержка последовательных запросов прерываний

Серверная системная плата SE7501HG2 поддерживает механизм отправки последовательных запросов прерываний. Последовательные запросы прерываний (SERIRQ) состоят из первого кадра, не менее 17 IRQ / каналов данных, и последнего кадра. Любое подчиненное устройство в неактивном режиме может отправить первый кадр. В режиме непрерывной работы первый кадр отправляется соответствующим контроллером.

На рисунке ниже приведена схема прерываний встроенных устройств и разъемов PCI.

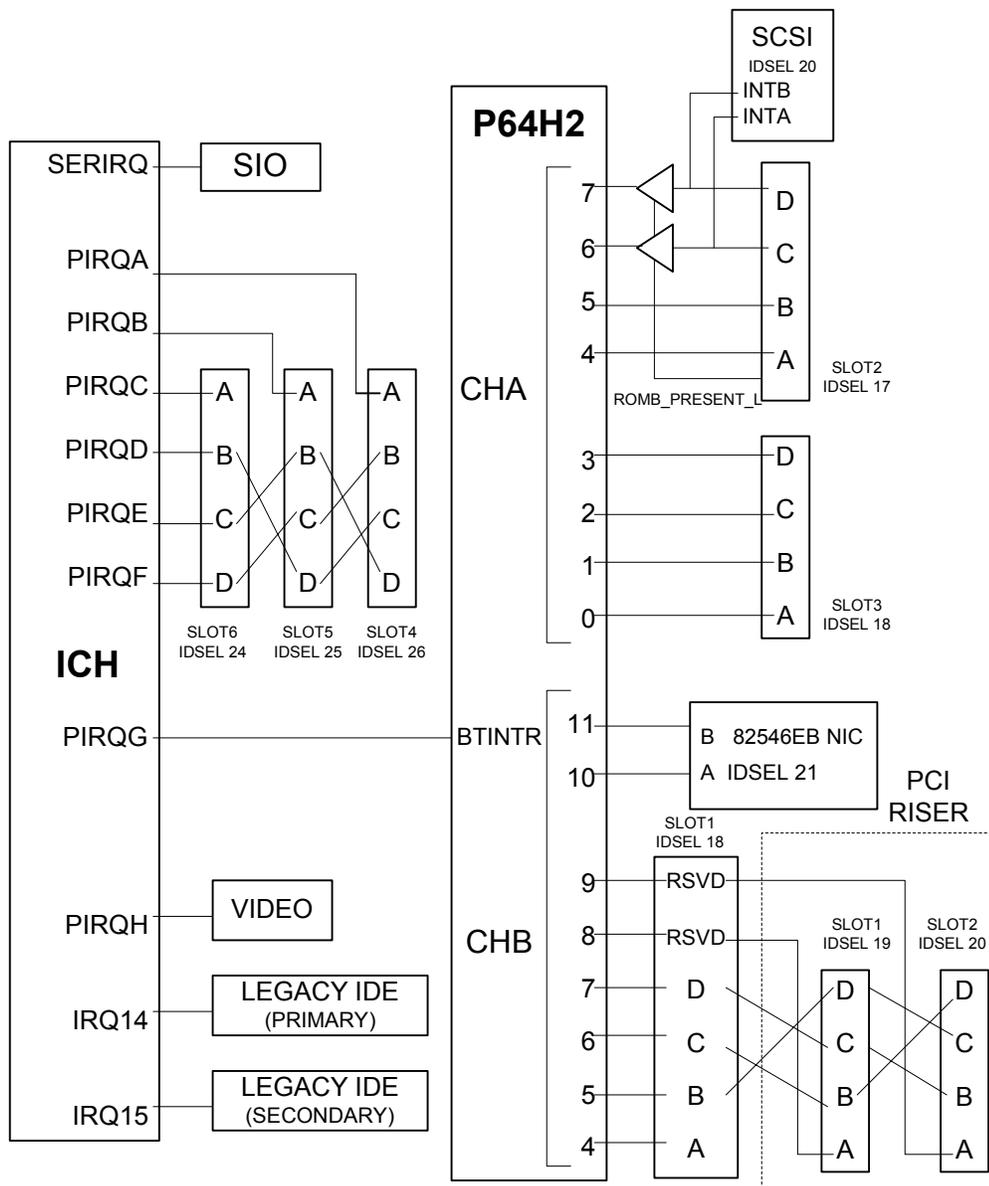


Рисунок 11. Схема маршрутизации прерываний серверной платы Intel® SE7501HG2

## 7. Управление сервером

Функции управления сервером в серверной системной плате SE7501HG2 реализованы микросхемой контроллера управления серверной платой Sahalee. Специализированная интегральная схема контроллера Sahalee находится в 156-контактном корпусе BGA, содержащем 32-битное ядро процессора RISC и сопутствующие периферийные устройства. На схеме ниже изображена архитектура управления сервером на базе системной платы SE7501HG2.

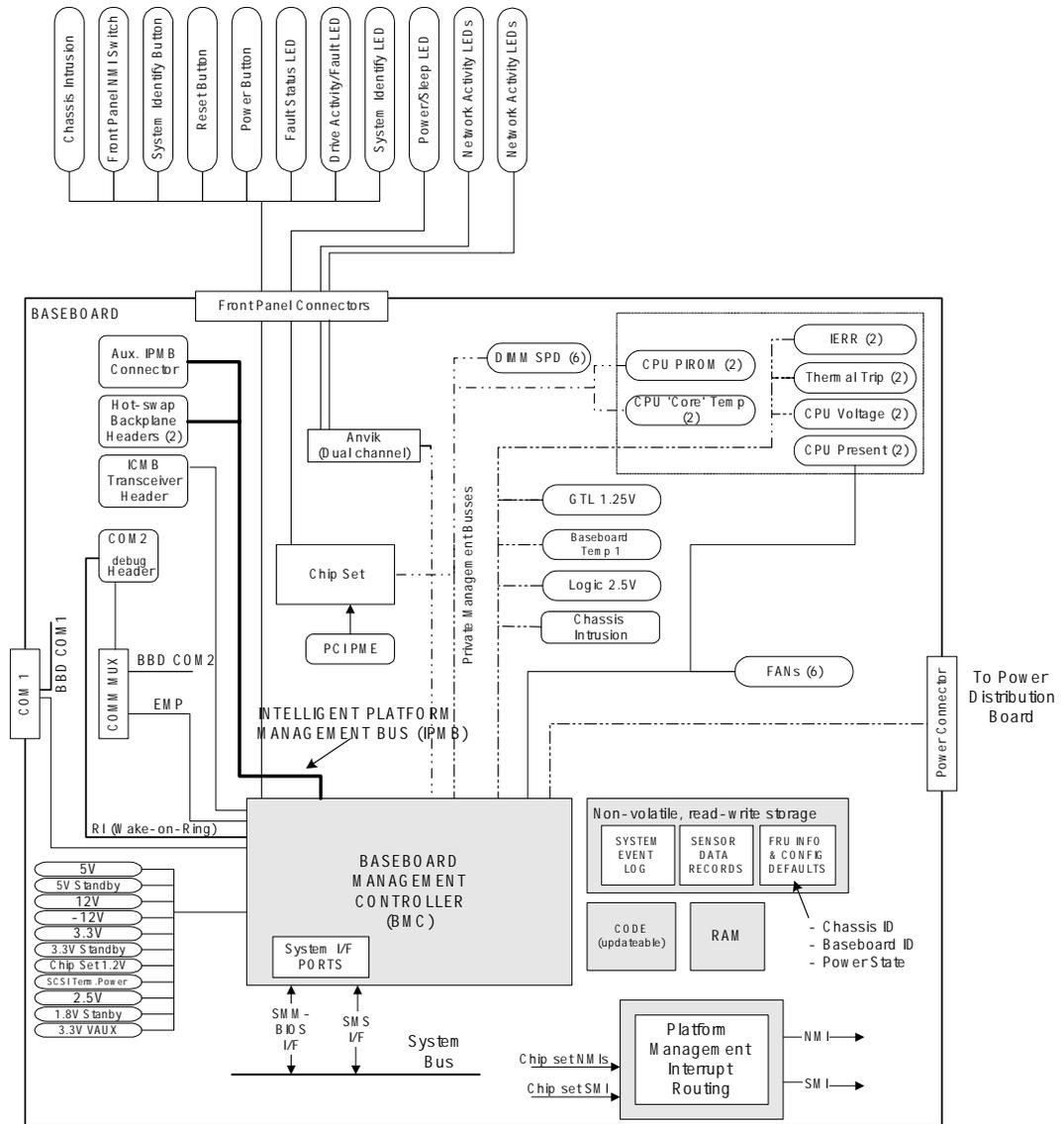


Рисунок 12. Блок-схема контроллера контроллер BMC Sahalee системной платы Intel® SE7501HG2

## 7.1 Обзор ПО Intel® Server Management v5.5 (ISM)

В этой главе содержится краткое описание функций системы управления сервером Intel® Server Management (ISM). Для удобства пользователя в приложении А к настоящему документу перечислены встроенные сенсоры серверной платы Intel® SE7501HG2. Подробное описание функций и возможностей ISM можно найти в Технической спецификации Intel® Server Management 5.5.

Корпорация Intel интегрировала решение ISM в серверную плату SE7501HG2 для обеспечения возможностей управления системой. Программное обеспечение Intel® Server Management содержит набор компонентов, сообщающих пользователю о состоянии системы. ISM также обеспечивает удаленный доступ к платформе вне зависимости от операционной системы и ее состояния. Удаленный доступ возможен вне зависимости от состояния питания сервера (включен или выключен). Доступ к серверу может осуществляться через локальную сеть, модем или последовательный порт. Схема ISM предназначена для выполнения следующих задач:

- Обеспечение единого интегрированного решения для удаленного управления серверами через локальную сеть, модемную связь и последовательные соединения
- Единый интерфейс программного обеспечения Intel® Server Management
- Единая инфраструктура установки
- Решение ISM основано на модульных компонентах, которые легко могут быть интегрированы в существующие решения управления OEM-компаний. Точки взаимодействия ISM подробно описаны в документации, что облегчает интеграцию и расширяемость OEM-систем.
- Каждый компонент ISM подключается к общей инфраструктуре ISM, доступной через консоль управления системами предприятия (HP Openview\*, CA Unicenter TNG\*).

Каждый компонент ISM может работать независимо от других. Решение ISM состоит из следующих видимых для пользователя компонентов:

- Управление инструментарием платформы (PIC)
- Внешняя спецификация прямого управления платформой (DPC)
- Утилита System Setup Utility (SSU)
- Программа Client System Setup Utility (CSSU)
- LAN Alert Viewer
- Интерфейс командной строки (CLI) / Serial Over LAN (SOL) (в зависимости от системы)

Все компоненты основаны на аппаратном обеспечении и встроенном ПО платформы Технологии управления. Дополнительное описание этой технологии приведено в разделе 3 технической спецификации Intel® Server Management 5.5. Дополнительную информацию можно получить из этого документа.

Приложения Intel® Server Management используют следующие пути доступа для предоставления данных управления удаленной консоли:

- Программа управления инструментарием платформы (PIC) связывается через локальную сеть с аппаратными компонентами на сервере. Для связи используются стандартные протоколы DMI/RPC.

- Программа прямого управления платформой (DPC) связывается непосредственно со встроенным ПО сервера через интерфейс IPMI. Контроллер BMC принимает соединение через локальную сеть, используя порт TCO сетевого адаптера, последовательный порт или модем. Порт TCO сетевого адаптера представляет собой отдельный интерфейс связи сетевого контроллера с контроллером BMC. Подробная информация по прямому управлению платформой содержится в разделе 6.
- Программа Client System Setup Utility (CSSU) связывается непосредственно со встроенным ПО сервера через интерфейс IPMI. Контроллер BMC принимает соединение через локальную сеть, используя порт TCO сетевого адаптера, последовательный порт или модем. После установки соединения CSSU перезагружает сервер с локального служебного раздела. При подключении к служебному разделу CSSU использует дополнительные сетевые протоколы (PPP или TCP/IP) для обеспечения дополнительных функций.

**Примечание:** Служебный раздел должен быть создан во время настройки системы. Дополнительную информацию о программе CSSU и служебном разделе можно найти в разделах 7 и 10 Технической спецификации Intel® Server Management 5.5.

- LAN Alert Viewer представляет собой Java\*-приложение, которое может принимать и отображать ловушки IPMI PET, генерируемые встроенным ПО контроллера BMC. Эти ловушки отправляются через локальную сеть на консоль управления.
- Функция Serial over LAN (SOL) позволяет переключить последовательный порт B на узел локальной сети. Для декодирования получаемых через сеть данных функций SOL использует интерфейс командной строки.
- Инструментальные компоненты платформы представляют собой резидентные агенты серверной операционной системы, осуществляющие мониторинг состояния сервера и передающие информацию и контрольные функции консолям управления ISM. Инструментальные средства платформы могут использоваться для управления серверами, работающими под управлением ОС Windows\*, Red Hat\* Linux, Novell\* NetWare и OpenUnix\*.

Программы PIC, DPC, CSSU и LAN Alert Viewer могут использоваться в операционной системе Microsoft\* Windows\* компьютера. Интерфейс командной строки может использоваться в операционных системах Windows и Red Hat Linux. Версии поддерживаемых операционных систем зависят от серверной платформы и от версии программного обеспечения; дополнительную информацию можно найти в файле Readme.txt для серверной платы SE501HG2.

Все компоненты ISM поддерживают интеграцию с различными консолями управления в рамках независимой инфраструктуры ISM. OEM-компании могут выбирать один или несколько компонентов для интеграции в собственные консоли управления или в системы управления IT-инфраструктурой предприятия  
Консоль. Независимая инфраструктура ISM также может использоваться клиентами, которые не хотят интегрировать системы в инфраструктуру консолей управления.

Интеграция с консолями управления поддерживается версиями консолей управления для ОС Windows.

## 7.2 Технология управления платформой

Все компоненты Intel® Server Management 5.5 основаны на аппаратной поддержке и встроенном ПО на базе технологии управления платформой. Эта технология включает в себя

следующие основные компоненты:

<b>Интерфейс интеллектуального управления платформой (IPMI)</b>	IPMI представляет собой набор спецификаций, определяющих стандартный, основанный на сообщениях, интерфейс контроллеров управления платформой. В него входят спецификации наборов команд (сообщений), интерфейсных протоколов и описательных записей подсистемы управления платформой. Сообщения IPMI используются контроллерами управления платформой для связи друг с другом и с программным обеспечением для управления платформой. Версия ISM 5.x поддерживает версию 1.5 спецификации IPMI.
<b>Интеллектуальные шины управления платформой (IPMB)</b>	Это набор спецификаций, определяющих характеристики шины управления системой. Шина управления системой позволяет контроллерам управления платформой на разных системных платах связываться друг с другом, используя сообщения IPMI. Шина обеспечивает стандартный интерфейс взаимодействия аппаратных средств управления платформой на корпусе и дополнительных устройств управления (например, удаленных карт управления) и подсистемы управления платформой, интегрированной в основную плату.
<b>Интеллектуальная шина управления корпусом (ICMB)</b>	ICMB - внешняя шина управления, служащая для связи подсистем управления платформами в различных корпусах. Спецификация ICMB определяет характеристики шины, связь контроллера управления с шиной и предоставление функций моста для отправки сообщений по шинам IPMB и ICMB.
<b>BIOS</b>	BIOS серверной платформы позволяет настраивать и контролировать некоторые аспекты управления системой на этапе до загрузки ОС.
<b>Порт аварийного управления (EMP)</b>	Такая аппаратная поддержка обеспечивает возможность доступа к подсистеме управления платформой через последовательный порт (RS-232) или внешний модем на различных этапах работы системы, в том числе тогда, когда питание системы выключено. Этот интерфейс и протокол являются частью спецификации IPMI 1.5.
<b>Оповещение о событиях платформ</b>	Функции оповещения о событиях платформы позволяют подсистеме управления платформой заранее оповещать администратора о критических ошибках системы. Эти функции реализованы в аппаратном обеспечении и встроенном ПО и работают даже тогда, когда операционная система не загружена.
<b>Сообщение на пейджер о событиях платформы</b>	Функция PEP позволяет отправлять оповещения на цифровой пейджер. Функция BMC LAN Alert позволяет отправлять оповещения через локальную сеть.

### 7.3 Контроллер управления основной платой Sahalee

Контроллер управления Sahalee содержит 32-битное ядро процессора RISC и соответствующие периферийные устройства, используемые для мониторинга критических событий системы. BMC Sahalee находится в 156-контактном корпусе BGA и производит мониторинг всех источников питания, включая источники питания, генерированные внешними источниками питания и управляемые локально на серверной плате. Он также производит мониторинг окончного напряжения канала SCSI, тахометров вентилятора в целях обнаружения неисправности вентилятора, а также мониторинг температуры системы. Измерение температуры производится на каждом процессоре и в точках на серверной плате не рядом с вентиляторами. В случае если какой-либо отслеживаемый параметр превышает

определенные пороговые показания, BMC Sahalee регистрирует событие в журнале системных событий.

Контроллеры управления и датчики обмениваются данными по шине IPMB на базе I<sup>2</sup>C\*. К частной шине I<sup>2</sup>C подключено устройство ADM1026 Neceta5, представляющее собой универсальное устройство мониторинга системы ASIC. Данное устройство обладает следующими характеристиками:

- 1 Аналоговые каналы измерения
- 2 Каналы измерения скорости вентиляторов
- 3 Контакты логики ввода/вывода общего назначения
- 4 Удаленное измерение температуры
- 5 Встроенный в микросхему датчик температуры
- 6 Обнаружение вскрытия корпуса

В таблице ниже приведено подробное описание сигналов ввода/вывода контроллера Sahalee BMC серверной системной платы SE7501HG2.

Таблица 19. Описание контактов Sahalee BMC

Контакт	Сигнал	Шар	Тип	Название	Описание
1	TDI	B2	Bidir	BMC_TDI	Ввод тестовых данных
2	TDO	B1	Bidir	BMC_TDO	Вывод тестовых данных
3	TRST#	C2	Bidir	BMC_TRST_L	Тестовая перезагрузка
4	TMS	C1	Bidir	BMC_TMS	Выбор режима тестирования
5	TCK	D2	Bidir	BMC_TCK	Тестовый генератор синхронизирующих сигналов
6	TEST_MODE_L	D3	Исходные данные	PU_BMC_1	Контакт тестового режима, переключающий Sahalee в режим производственного тестирования, подключен к шине питания 3,3 В режима ожидания
7	RST#	D1	Исходные данные	BMC_RST_DLY_L	Перезагрузка Sahalee
8	LPCRST#	D4	Исходные данные	RST_LPC_BMC_L	Перезагрузка шины LPC
9	LPCPD#	E2	Исходные данные	ICH3_SLP_S1_L	Индикатор выключения питания
10	LAD<3>	E1	Bidir	LPC_ADR<3>	Шина адресов данных
11	LAD<2>	E3	Bidir	LPC_ADR<2>	Шина адресов данных
12	IOVCC<0>	E4		P3V3_STBY	Питание ввода/вывода, 3,3 В
13	LAD<1>	F2	Bidir	LPC_ADR<1>	Шина адресов данных
14	LAD<0>	F1	Bidir	LPC_ADR<0>	Шина адресов данных
15	LFRAME#	F3	Bidir	LPC_FRAME_L	Кадровая синхронизация циклов
16	LDRQ#	F4	Bidir	LPC_DRQ_L0	DMA_Request
17	SYSIRQ	G2	Bidir	BMC_SYSIRQ	Прерывание
18	LCLK	G1	Исходные данные	CLK_33M_BMC	Генератор синхронизирующих сигналов шины
19	COREGND<0>	G4		Земля	Земля
20	COREVCC<0>	H3		P3V3_STBY	Core VCC
21	CS1#	G3	Bidir	BMC_SRAM_CE_L	Линия выбора, указывающая, что область 1 (внешняя схема распределения памяти) активна для настоящего цикла

22	CS0#	H1	Bidir	BMC_CS0_L	Линия выбора, указывающая, что область 0 (внешняя схема распределения памяти) активна для настоящего цикла
23	ADDR<21>	H2	Bidir	BMC_A<21>	Бит адреса 21, используется для синхронизации данных
24	ADDR<20>	H4	Bidir	BMC_A<20>	Бит адреса 20
25	ADDR<19>	J1	Bidir	BMC_A<19>	Бит адреса 19
26	ADDR<18>	J3	Bidir	BMC_A<18>	Бит адреса 18
27	ADDR<17>	J2	Bidir	BMC_A<17>	Бит адреса 17
28	IOGND<0>	J4		Земля	Земля
29	ADDR<16>	K1	Bidir	BMC_A<16>	Бит адреса 16
30	ADDR<15>	K3	Bidir	BMC_A<15>	Бит адреса 15
31	ADDR<14>	K2	Bidir	BMC_A<14>	Бит адреса 14
32	ADDR<13>	K4	Bidir	BMC_A<13>	Бит адреса 13
33	ADDR<12>	L1	Bidir	BMC_A<12>	Бит адреса 12
34	ADDR<11>	L3	Bidir	BMC_A<11>	Бит адреса 11
35	ADDR<10>	L2	Bidir	BMC_A<10>	Бит адреса 10
36	VDD5V<0>	M1	SB5V	P5V_STBY	Питание режима ожидания
37	ADDR<9>	M3	Bidir	BMC_A<9>	Бит адреса 9
38	ADDR<8>	M2	Bidir	BMC_A<8>	Бит адреса 8
39	ADDR<7>	N1	Bidir	BMC_A<7>	Бит адреса 7
40	ADDR<6>	N2	Bidir	BMC_A<6>	Бит адреса 6
41	ADDR<5>	P2	Bidir	BMC_A<5>	Бит адреса 5
42	IOVCC<1>	N3		P3V3_STBY	Core VCC
43	ADDR<4>	P3	Bidir	BMC_A<4>	Бит адреса 4
44	ADDR<3>	N4	Bidir	BMC_A<3>	Бит адреса 3
45	ADDR<2>	M4	Bidir	BMC_A<2>	Бит адреса 2
46	ADDR<1>	P4	Bidir	BMC_A<1>	Бит адреса 1
47	ADDR<0>	L4	Bidir	BMC_A<0>	Бит адреса 0
48	DATA<15>	N5	Bidir	BMC_D<15>	Бит данных 15
49	DATA<14>	P5	Bidir	BMC_D<14>	Бит данных 14
50	DATA<13>	M5	Bidir	BMC_D<13>	Бит данных 13
51	DATA<12>	L5	Bidir	BMC_D<12>	Бит данных 12
52	DATA<11>	N6	Bidir	BMC_D<11>	Бит данных 11
53	DATA<10>	P6	Bidir	BMC_D<10>	Бит данных 10
54	DATA<9>	M6	Bidir	BMC_D<9>	Бит данных 9
55	IOGND<1>	L6		GND	Земля
56	DATA<8>	N7	Bidir	BMC_D<8>	Бит данных 8
57	DATA<7>	P7	Bidir	BMC_D<7>	Бит данных 7
58	COREGND<1>	L7		GND	Земля
59	COREVCC<1>	M8		P3V3_STBY	Core VCC
60	XTAL2	M7	Вывод	Не подсоединен	
61	XTAL1	P8	Исходные данные	SIO_CLK_40M_BMC	Ввод генератора синхронизирующих сигналов 40МГц
62	DATA<6>	N8	Bidir	BMC_D<6>	Бит данных 6
63	DATA<5>	L8	Bidir	BMC_D<5>	Бит данных 5
64	DATA<4>	P9	Bidir	BMC_D<4>	Бит данных 4
65	DATA<3>	M9	Bidir	BMC_D<3>	Бит данных 3
66	DATA<2>	N9	Bidir	BMC_D<2>	Бит данных 2

67	DATA<1>	L9	Bidir	BMC_D<1>	Бит данных 1
68	DATA<0>	P10	Bidir	BMC_D<0>	Бит данных 0
69	WE#	M10	Bidir	BMC_WE_L	Запись сигнала, устанавливающего состояние включения
70	OE#	N10	Bidir	BMC_OE_L	Включение выходного сигнала
71	IOVCC<2>	L10		P3V3_STBY	Core VCC
72	REG#	P11	Исходные данные	BMC_CPU2_SKTOCC_L	Указывает, что разъем CPU2 занят.
73	CE2#	M11	Вывод	RST_VRM_DIS_L	Отключает VCCP VRM
74	CE1#	N11	Исходные данные	BMC_CPU1_SKTOCC_L	Указывает, что разъем CPU1 занят.
75	SBHE#	P12	Bidir	BMC_SBHE_L	Байт High Enable
76	IOR#	M12	Вывод	BMC_SECURE_MODE_KB_L	Отключение клавиатуры в защищенном режиме
77	IOW#	N12	Исходные данные	FP_PWR_BTN_L	Управление кнопками питания на передней панели
78	MEMR#	P13	Исходные данные	FP_ID_BTN_L	Управление кнопкой идентификации блока на передней панели
79	MEMW#	N13	Исходные данные	FP_SLP_BTN_L	Управление кнопкой режима сна на передней панели
80	BALE	N14	Исходные данные	FP_NMI_BTN_L	Посылает сигнал NMI с передней панели (диагностическое управление)
81	IOCHRDY	M13	Исходные данные	FP_RST_BTN_L	Управление кнопкой Reset на передней панели
82	BW8#	M14	Вывод	BMC_SLP_BTN_L	Включение функции режима сна
83	XINT<7>	L13	Исходные данные	ICH3_SMI_BUFF_R_L	Подача сигнала SMI набором микросхем
84	XINT<6>	L12	Исходные данные	BMC_CPU12_PROCHOT_L	Предупреждение о высокой температуре, поступившее с процессоров CPU1 и/или CPU2
85	XINT<5>	L14	Вывод	SERIAL_TO_LAN_L	Включить Serial to LAN
86	I0GND<2>	L11		GND	Земля
87	XINT<4>	K13	Исходные данные	NIC_SMBALERT_L	Источник прерываний
88	XINT<3>	K14	Исходные данные	ZZ_FRB3_TIMER_HALT_L	Отключение счетчика FRB3 с перемычки
89	XINT<2>	K12	Исходные данные	ICH3_CPU_SLP_L	Инициализация режима сна набором микросхем
90	XINT<1>	K11	Исходные данные	ICH3_SLP_S5_L	Инициализация режима сна S5 набором микросхем
91	XINT<0>	J13	Исходные данные	RST_PWRGD_PS	Перезагрузка системы
92	BAUD	J14	Вывод	BMC_IRQ_SMI_L	SMI, инициированное BMC
93	RI	J12	Исходные данные	SPB_RI_L	Индикатор вызова / Ввод
94	DTR1#	J11	Вывод	BMC_LATCH_OE_L	Включение внешнего сигнала
95	DCD1#	H13	Исходные данные	BMC_ICMB_RX	Связанные с ICMB_RX
96	CTS1#	H14	Исходные данные	ZZ_BMC_FRC_UPDATE_L	Форсированное обновление контроллера BMC
97	COREGND<2>	H11		GND	Земля
98	COREVCC<2>	G12		P3V3_STBY	Core VCC
99	RTS1#	H12	Вывод	BMC_ICMB_TX_ENB_L	Включение передачи ICMB
100	RX1	G14	Исходные данные	BMC_ICMB_RX	Полученные данные ICMB

101	TX1	G13	Вывод	BMC_ICMB_TX	Переданные данные ICMB
102	IOVCC<3>	G11		P3V3_STBY	Core VCC
103	DTR0#	F14	Вывод	BMC_DTR_L	Serial B/EMP порт DTR
104	DCD0#	F12	Исходные данные	BMC_DCD_L	Serial B/EMP порт DCD
105	CTS0#	F13	Исходные данные	BMC_CTS_L	Serial B/EMP порт CTS
106	RTS0#	F11	Вывод	BMC_RTS_L	Serial B/EMP порт RTS
107	VDD5V<1>	E14		SB5V	5 В режима ожидания
108	RX0	E12	Исходные данные	BMC_SIN	Serial B/EMP порт Rx Data
109	TX0	E13	Вывод	BMC_SOUT	Serial B/EMP порт Tx Data
110	TIC4_IN	E11	Исходные данные	CLK_32K_RTC	Ввод генератора синхронизирующих сигналов 32 КГц контроллера SIO
111	TIC3_OUT	D14	Bidir	BMC_NMI_L	Посылает/отслеживает сигнал NMI
112	TIC2_IN<7>	D12	Schmitt input	FAN8_TACH	Сигнал Fan tach
113	TIC2_IN<6>	D13	Schmitt input	FAN7_TACH	Сигнал Fan tach
114	TIC2_IN<5>	C14	Schmitt input	FAN6_TACH	Сигнал Fan Tach
115	I0GND<3>	C12		GND	Земля
116	TIC2_IN<4>	C13	Schmitt input	FAN5_TACH	Сигнал Fan Tach
117	TIC2_IN<3>	B14	Schmitt input	FAN4_TACH	Сигнал Fan Tach
118	TIC2_IN<2>	B13	Schmitt input	FAN3_TACH	Сигнал Fan Tach
119	TIC2_IN<1>	A13	Schmitt input	FAN2_TACH	Сигнал Fan Tach
120	TIC2_IN<0>	B12	Schmitt input	FAN1_TACH	Сигнал Fan Tach
121	TIC1_OUT	A12	Вывод	BMC_SPKR_L	Динамик / Вывод
122	LSMI#	B11	Вывод	BMC_SCI_L	BMC генерирует прерывание системного управления
123	LED<5>	C11	Вывод	RST_P6_PWRGOOD	Подача сигнала Power Good на процессоры
124	LED<4>	A11	Вывод	RST_BMC_PS_PWR_ON_L	Управление включением / отключением модулей питания
125	LED<3>	D11	Вывод	BMC_PWR_BTN_L	Выход кнопки питания
126	LED<2>	B10	Вывод	BMC_SPB_OE_L	Включение последовательного порта B
127	LED<1>	A10	Вывод	ZZ_BMC_ROLLING_BIOS_L	Верхний адрес флэш-памяти BIOS для установки BIOS
128	LED<0>	C10	Исходные данные	CPU12_BSEL0	
129	IOVCC<4>	D10		P3V3_STBY	I/O Vcc
130	SDA5	B9	Schmitt bidir	PB4_I2C_3VSB_SDA	Данные SMB /Адрес сетевых адаптеров
131	SCL5	A9	Schmitt bidir	PB4_I2C_3VSB_SCL	Синхронизирующий сигнал для сетевых адаптеров
132	SDA4	C9	Schmitt bidir	PB3_I2C_3V_SDA	Данные частной шины I2C #3 /Адрес микросхеме и процессоров
133	SCL4	D9	Schmitt bidir	PB3_I2C_3V_SCL	Генератор синхронизирующих сигналов частной шины I2C #3, подаваемых на микросхему и процессоры

134	SDA3	B8	Вывод	SCWA_STPW_EN_L	Включить оконечное напряжение канала А встроенного контроллера SCSI
135	SCL3	A8	Вывод	SCWB_STPW_EN_L	Включить оконечное напряжение канала В встроенного контроллера SCSI
136	COREGND<3>	D8		GND	Земля
137	COREVCC<3>	C7		P3V3_STBY	Core VCC
138	SDA2	C8	Schmitt bidir	PB1_I2C_5VSB_SDA	Данные частной шины I2C #1 / Адрес передней панели, контроллера SIO, Несета и источника питания
139	SCL2	A7	Schmitt bidir	PB1_I2C_5VSB_SCL	Генератор синхронизирующих сигналов частной шины I2C #1 / Адрес передней панели, контроллера SIO, Несета и источника питания
140	SDA1	B7	Schmitt bidir	SMB_I2C_3VSB_SDA	Адрес SMB
141	SCL1	D7	Schmitt bidir	SMB_I2C_3VSB_SCL	Данные SMB
142	SDA0	A6	Schmitt bidir	IPMB_I2C_5VSB_SDA	Адрес IPMB
143	IOGND<4>	C6		GND	Земля
144	SCL0	B6	Schmitt bidir	IPMB_I2C_5VSB_SCL	Данные IPMB
145	AVDD	D6	Analog power	P3V3_STBY	Аналоговая линия питания 3,3 В
146	A2D<7>	A5	Analog input	SCWA_TRMPWR_MON	Устройство мониторинга оконечного напряжения на канале SCSI А
147	A2D<6>	C5	Analog input	SCWB_TRMPWR_MON	Устройство мониторинга оконечного напряжения на канале SCSI В
148	A2D<5>	B5	Analog input	Не подсоединен	
149	A2D<4>	D5	Analog input	Не подсоединен	
150	A2D<3>	A4	Analog input	Не подсоединен	
151	A2D<2>	C4	Analog input	Не подсоединен	
152	A2D<1>	B4	Analog input	Не подсоединен	
153	A2D<0>	A3	Analog input	Не подсоединен	
154	VREF	C3	Analog input	BMC_VREF_A_2P5V	Использовать точный стабильный источник питания 2.5 с низким уровнем помех
155	AVS	B3		GND	Аналоговый отрицательный блок питания, не подключенный к подложке
156	AVSUB	A2	Analog ground	GND	Аналоговый отрицательный блок питания, подключенный к подложке

К частной шине I<sup>2</sup>C подключено устройство ADM1026, отвечающее за мониторинг температуры системы, дополнительного аналогового напряжения и бит идентификации напряжения для обоих процессоров. В таблице ниже описываются эти дополнительные сигналы. Устройство ADM1026 также обеспечивает широтно-импульсную модуляцию для управления скоростью вентиляторов.

Таблица 20. Определение ввода ADM1026

Контакт	Сигнал	Тип	Описание
3	FAN0/GPIO0	Цифровой ввод	CPU2 VID [0]
4	FAN1/GPIO1	Цифровой ввод	CPU2 VID [1]
5	FAN2/GPIO2	Цифровой ввод	CPU2 VID [2]
6	FAN3/GPIO3	Цифровой ввод	CPU2 VID [3]
9	FAN4/GPIO4	Цифровой ввод	CPU2 VID [4]
10	FAN5/GPIO5	Цифровой ввод	CPU2 IERR
11	FAN6/GPIO6	Цифровой ввод	Температурные ограничения CPU2
12	FAN7/GPIO7	Цифровой вывод	Отключение CPU2
2	GPIO<8>	Цифровой ввод	CPU1 VID [0]
1	GPIO<9>	Цифровой ввод	CPU1 VID [1]
48	GPIO<10>	Цифровой ввод	CPU1 VID [2]
47	GPIO<11>	Цифровой ввод	CPU1 VID [3]
46	GPIO<12>	Цифровой ввод	CPU1 VID [4]
45	GPIO<13>	Цифровой ввод	CPU1 IERR
44	GPIO<14>	Цифровой ввод	Температурные ограничения CPU2
43	GPIO<15>	Цифровой вывод	Отключение CPU2
16	CHS_INT	Цифровой ввод	Активный сигнал ввода, захватывающий событие вскрытия корпуса в бите 7 реестра статуса 4. Этот бит останется установленным до очистки.
29	VBAT	Цифровой ввод	До тех пор, пока на вход VBAT подается напряжение батареи, даже если устройство ADM1026 отключено
13	SCL	Цифровой ввод	Генератор синхронизирующих сигналов частной шины I <sup>2</sup> C BMC
14	SDA	Цифровой ввод/вывод	Данные частной шины I <sup>2</sup> C BMC
15	ADDR/NTESTOUT	Цифровой ввод	Выбор устройств I <sup>2</sup> C, 0 Ом, подключен к заземлению
18	PWM	Цифровой вывод	Широтно-импульсная модуляция для управления скоростью вентиляторов. Открытая дрена.
19	RESET_STBY#	Цифровой вывод	Включение питания/перезагрузка. Возбудитель тока 5 мА (открытые выходы), активный низкий выход при минимальной длине импульса 200 мс. Он подается всякий раз, как напряжение шины питания 3,3В режима ожидания опускается ниже порога перезагрузки. Он также подается в течение приблизительно 200мс после того, как напряжение шины питания 3,3В режима ожидания поднимается выше порога перезагрузки.
30	+5V	Аналоговый ввод	Мониторинг питания +5 В
31	-12V	Аналоговый ввод	Мониторинг питания -12 В
32	+12V	Аналоговый ввод	Мониторинг питания +12 В
33	VCCP	Аналоговый ввод	Мониторинг напряжения ядра процессора (0 – 3,0 В)
34	AIN7	Аналоговый ввод	Мониторинг питания +1,2В
35	AIN6	Аналоговый ввод	Мониторинг питания VTT
36	AIN5	Аналоговый ввод	Мониторинг питания VRM +12В

37	AIN4	Аналоговый ввод	Мониторинг питания +1,8 В
38	AIN3	Аналоговый ввод	Мониторинг питания +2,5 В
39	AIN2	Аналоговый ввод	Мониторинг напряжения в режиме ожидания +5В
40	AIN1	Аналоговый ввод	Мониторинг напряжения в режиме ожидания +1,8 В
41	AIN0	Аналоговый ввод	Мониторинг напряжения в режиме ожидания +3,3 В
24	VREF	Аналоговый ввод	Аналоговое поляризирующее напряжение +2,5В
25	D1-/NTESTIN	Аналоговый ввод	Температурный диод CPU1
26	D1	Аналоговый ввод	Температурный диод CPU1
27	D2-/AIN9	Аналоговый ввод	Температурный диод CPU2
28	D2+/AIN8	Аналоговый ввод	Температурный диод CPU2
7	VDD	Power	Питание 3,3 В
22	STBY_VDD	Power	Питание 3,3 В режима ожидания
42	GPIO16/THERM#	Цифровой вывод	Не подсоединен
23	DAC	Аналоговый выход	Не подсоединен
21	AGND	Земля	Земля
8	DGND	Земля	Земля
20	RESET#	Цифровой ввод/вывод	Не подсоединен
17	INT#	Цифровой вывод	Не подсоединен

### 7.3.1 Отказоустойчивая загрузка

В контроллере Sahalee BMC используется отказоустойчивая загрузка (FRB) уровней 1, 2 и 3. Если установленный по умолчанию загрузочный процессор (BSP) не завершает загрузку, то FRB пытается загрузиться с использованием другого процессора.

- 1 Уровень FRB1 предназначен для восстановления работы при обнаружении ошибки автоматического тестирования загрузочного процессора (BIST) во время процедуры POST. Восстановление FRB полностью реализовано кодом BIOS.
- 2 Уровень FRB2 предназначен для восстановления работы в случае, если контрольный таймер не срабатывает во время процедуры POST. Функция определения срабатывания контрольного таймера FRB2 реализована в контроллере Sahalee BMC.
- 3 Уровень FRB3 предназначен для восстановления работы в случае, если контрольный таймер не срабатывает во время аппаратной перезагрузки или включения системы. Аппаратная поддержка этого уровня FRB реализована в контроллере Sahalee BMC.

#### 7.3.1.1 FRB-1

В многопроцессорной системе BIOS регистрирует прикладные процессоры в таблице MP и в таблицах ACPI APIC. Если после активации загрузочным процессором прикладной процессор не инициализируется в течение определенного времени, он считается не работающим. Если BIOS обнаруживает, что при тестировании BIST выявлен сбой прикладного процессора или он не работает, то контроллеру BMC направляется команда отключить данный процессор. После отключения процессора контроллером BMC и перезагрузки системы при следующем цикле загрузки BIOS «не видит» неисправный процессор. Неисправный прикладной процессор не регистрируется ни в списке таблицы MP (смотрите *Спецификацию многопроцессорных систем*, редакция. 1.4), ни в таблицах ACPI APIC, и является невидимым для операционной системы.

Если BIOS обнаруживает, что при тестировании BIST выявлен сбой загрузочного процессора, контроллеру BMC направляется запрос на отключение данного процессора. При отсутствии другого процессора контроллер BMC включает звуковой сигнал на системном динамике и выключает систему. Если контроллер BMC находит другой процессор, после перезагрузки системы этот другой процессор становится загрузочным.

### 7.3.1.2 FRB-2

Второй контрольный таймер (FRB-2) контроллера BMC устанавливается приблизительно на 6 минут, чтобы дать системе время для выполнения процедуры POST. Таймер FRB-2 включается до отключения таймера FRB-3, чтобы избежать возникновения незащищенного временного "окна". Ближе к окончанию процедуры POST, перед инициализацией дополнительных ПЗУ, BIOS отключает таймер FRB-2 в контроллере BMC.

Если система содержит более 1 ГБ памяти, и если пользователь требует тестировать каждое DWORD памяти, контрольный таймер отключается перед началом тестирования расширенной памяти. Это связано с тем, что в такой конфигурации тестирование памяти может занять больше 6 минут. Если система зависает во время процедуры POST, BIOS не отключает таймер контроллера BMC, который генерирует асинхронную перезагрузку системы (ASR).

### 7.3.1.3 FRB-3

Обратный отсчет времени на первом таймере (FRB-3) начинается после выхода системы из состояния аппаратной перезагрузки, по истечении примерно 5 секунд. Если загрузочный процессор успешно перезагружается и начинает выполнения команд, BIOS отключает таймер FRB-3 контроллера BMC, отключая сигнал FRB3\_TIMER\_HLT\* (GPIO), после чего продолжается выполнение процедуры POST.

Если таймер не срабатывает из-за того, что загрузочный процессор не может получить или выполнить код BIOS, контроллер BMC перезагружает систему и отключает неисправный процессор. Система переключает загрузочные процессоры до тех пор, пока процедура POST не пройдет этап срабатывания таймера FRB-3 контроллера BMC. Контроллер BMC передает на системный динамик звуковые сигналы при невозможности обнаружить исправный процессор. Процедура переключения между всеми процессорами в системе повторяется после перезагрузки системы или после цикла выключения/включения питания.

## 7.4 Управление перезагрузкой системы

Цель перезагрузки серверной системной платой SE7501HG2 изучает сигналы перезагрузки, получаемые от передней панели, ICH3-S, ITP и подсистемы процессора, для определения подходящей последовательности перезагрузки. Логика перезагрузки включает несколько методов перезагрузки системы, которые делятся на следующие категории:

- 1 Перезагрузка при включении питания системы
- 2 Аппаратная перезагрузка
- 3 Программная перезагрузка

В следующих разделах описываются типы перезагрузки.

### 7.4.1 Перезагрузка при выключении питания

Когда система отключена от сети переменного тока, вся логика серверной платы отключена. Когда нормальный уровень напряжения на входе (переменный ток) подается на блок питания,

на серверную плату подается напряжение режима ожидания 5В. Основная плата имеет стабилизатор напряжения 5В - 3,3В для подачи напряжения режима ожидания 3,3В. Схема мониторинга питания при напряжении 3,3 В подает сигнал BMC\_RST\_L, вызывая перезагрузку контроллера BMC. Контроллер BMC работает при напряжении 3,3 В, осуществляя мониторинг и управление ключевыми событиями системы в целях выполнения перезагрузки и осуществляя управление питанием.

При включении системы после достижения нормального уровня напряжения всех компонентов системы источник питания подает сигнал RST\_PWRGD\_PS. Контроллер BMC получает сигнал RST\_PWRGD\_PS и через 500 мс подает сигнал RST\_P6\_PWRGOOD, указывающий процессорам и узлу контроллеров ICH3-S, что напряжение является стабильным. После подачи сигнала RST\_P6\_PWRGOOD узел контроллеров ICH3-S производит перезагрузку шины PCI.

#### 7.4.2 Аппаратная перезагрузка

Аппаратная перезагрузка может быть произведена путем нажатия кнопки на передней панели. Во время перезагрузки контроллер Sahalee BMC отключает сигнал RST\_P6\_PWRGOOD. Во время перезагрузки контроллер Sahalee BMC отключает сигнал RST\_P6\_PWRGOOD. По истечении 500 мс этот сигнал снова подается, и система выполняет последовательность перезагрузки при включении.

**Примечание:** При аппаратной перезагрузке не производится перезагрузка контроллера Sahalee BMC. Она производится только при отключении системы от сети переменного тока. Она производится только при отключении системы от сети переменного тока.

#### 7.4.3 Программная перезагрузка

При программной перезагрузке процессоры начинают выполнение в известном состоянии, не очищая кэш-память или внутренние буферы. Программная перезагрузка может генерироваться контроллером клавиатуры, расположенным в контроллере SIO, узлом контроллеров ICH3-S или операционной системой.

### 7.5 Интеллектуальные шины управления платформой (IPMB)

Контроллеры управления (и датчики) сообщаются друг с другом, используя интеллектуальную шину управления платформами (IPMB) на базе I<sup>2</sup>C. Протокол на битовом уровне, определяемый *Спецификацией шины I<sup>2</sup>C*, и протокол на байтовом уровне, определяемый *Спецификацией коммуникационного протокола интеллектуальной шины управления платформой*, обеспечивают независимую связь всех устройств шины I<sup>2</sup>C.

Шина IPMB располагается на серверной плате и корпусе системы. Добавленный уровень протокола поддерживает транзакции между несколькими серверами на сегментах I2C шины ICMB.

Серверная плата SE7501HG2 имеет два 4-контактных разъема IPMB, поддерживающих конфигурацию с двумя объединительными платами горячей замены жестких дисков. Помимо “общей” шины IPMB, в контроллере Sahalee используются четыре частные шины I<sup>2</sup>C. Контроллер Sahalee является единственным арбитром частных шин. В таблице ниже перечислены все соединения серверной платы с шинами I2C контроллера BMC.

Таблица 21.Схема адресов шины I<sup>2</sup>C для серверной платы Intel® SE7501HG2

Шина I2C	Адрес I <sup>2</sup> C	Устройство
	0x58	Несета5
	0x60	SIO
	0xAC	Распределительная панель (Power Distribution Board)
	0xA0	Блок питания 1
	0xA2	Блок питания 2
	0xA4	Блок питания 3
	0x30	Температурный датчик процессора CPU1
	0x32	Температурный датчик процессора CPU2
	0x44	ICH3-S
	0x60	MCH
	0xA2	DIMM1
	0xA0	DIMM3
	0xA6	CPU1 SEEPROM
	0xAA	DIMM2
	0xA8	DIMM4
	0xAE	CPU2 SEEPROM
	0xC4	P64H2
	0xD2	СК408В
	0x84	Сетевой адаптер 1
	0x86	Сетевой адаптер 2

## 7.6 Интеллектуальная шина управления корпусом (ICMB)

Контроллер BMC серверной системной платы SE7501HG2 имеет встроенную поддержку интерфейса ICMB. Однако для использования этой функции требуется использовать дополнительную карту ICMB, поскольку на системной плате отсутствуют приемопередатчики ICMB. 5-контактный разъем ICMB на серверной системной плате SE7501HG2 обеспечивает подключение модуля ICMB.

## 7.7 Сообщения об ошибках

В данном разделе описываются типы ошибок системной шины, мониторинг которых проводится набором плат SE7501HG2.

### 7.7.1 Источники и типы ошибок

Одно из основных требований к системам управления заключается в последовательной и правильной обработке системных ошибок, создание отчетов об ошибках серверной системной платы SE7501BR2 может отключаться и включаться по отдельности. Эти ошибки могут быть разделены на следующие категории: Отчеты о системных ошибках в серверной плате SE7501HG2 могут отключаться и включаться по отдельности. Они делятся на следующие категории:

- 1 Ошибки шины PCI
- 2 Ошибки шины процессора
- 3 Одноразрядные и многоразрядные ошибки памяти
- 4 Датчики управления сервером

На платформе SE7501HG2, контроллер Sahalee BMC управляет сенсорами системы управления сервером.

### 7.7.2 Ошибки шины PCI

В спецификации шины PCI определены два контакта для передачи ошибок PERR# и SERR#, служащие, соответственно, для сообщения об ошибках четности PCI и системных ошибках. В случае ошибки PERR#, хозяин шины PCI может попробовать повторить транзакцию, с которой связана ошибка, или сообщить о ней системе как об ошибке SERR#. Все другие ошибки PCI рассматриваются как ошибки SERR#. SERR# генерирует немаскируемое прерывание (NMI), если эта возможность поддерживается BIOS.

### 7.7.3 Ошибки шины процессора Intel® Xeon™

Контроллер-концентратор памяти поддерживает функции обеспечения целостности данных системной шины процессоров Intel® Xeon™, включая четность адресов, запросов и ответов. Кроме того, контроллер-концентратор памяти может генерировать сигналы BERR# при обнаружении неустраняемых ошибок на шине процессора. Неустраняемые ошибки генерируют немаскируемое прерывание (NMI), если эта возможность включена BIOS.

### 7.7.4 Ошибки шины памяти

Контроллер-концентратор памяти запрограммирован на генерирование прерывания SMI при обнаружении двухразрядных или многоразрядных ошибок памяти при использовании памяти с кодом коррекции ошибок. Контроллер-концентратор памяти производит очистку памяти. Система обработки прерываний записывает эту ошибку и соответствующий разъем DIMM в журнал событий системы.

### 7.7.5 Идентификационный индикатор

Синий идентификационный индикатор J7A1, расположенный на задней стороне серверной системной платы рядом с разъемом VGA, используется для идентификации серверной платформы при установке сервера в стойке с несколькими системами. Светоиндикатор загорается при нажатии кнопки на передней панели и отключается при повторном нажатии кнопки. Возможна разработка интерфейса пользователя для удаленного включения идентификационного индикатора.

### 7.7.6 Индикатор состояния системы

Индикатор состояния системы расположен на плате контроллера передней панели и виден через переднюю косметическую панель серверного корпуса SC5200. Состояния системы описываются в таблице ниже.

Таблица 22. Коды хода тестирования системы при включении

Цвет индикатора	Состояние индикатора	Описание
	ВКЛЮЧЕН	Инициализация BIOS завершена, загрузка началась / нормальная работа.
	Мигает	Деградация
	ВКЛЮЧЕН	Деградация
	Мигает	Некритический сбой (например, сбой вентилятора)
Не горит	Не горит	Тестирование системы при включении / Система отключена.

### 7.7.6.1 Состояния системы

- **Критическое состояние.**
  - Превышение критических ограничений и неустранимые сбои, связанные со следующими событиями:
    - Превышение критических ограничений температуры, напряжения или работы вентиляторов
    - Сбой подсистемы питания. BMC подает сигнал о таком сбое всякий раз при обнаружении сбоя управления питанием (например, когда BMC определяет, что питание системы остается включенным, даже притом, что BMC подал сигнал отключения питания системы).  
Объединительная плата для горячей замены дисков использует команду Set Fault Indication для отправки сигнала о включении одного или нескольких индикаторов сбоя диска на объединительной плате.
    - Система не может быть включена из-за неправильной установки процессоров или установки несовместимых процессоров.
    - Сопутствующий контроллер отправляет BMC сигнал о критическом или неустранимом сбое с помощью команды Set Fault Indication.
    - Наличие ошибок “Critical Event Logging”.
- **Некритическое состояние**
  - Превышение некритических ограничений температуры, напряжения или работы вентиляторов  
Система обнаружения вскрытия корпуса
  - Сопутствующий контроллер отправляет BMC сигнал о некритическом состоянии системы с помощью команды Set Fault Indication.
  - Установка команды Fault Indication Command.
- **Состояние деградации**
  - Работа блока питания без резервирования. Работа блока питания без резервирования. Только при использовании BMC в системе с резервными модулями питания. Конфигурация блока питания настраивается посредством записей OEM SDR.
  - Процессор отключен FRB или BIOS.
  - Часть системной памяти отключена или скрыта BIOS.

### 7.7.7 Коды хода POST

Система выполняет процедуру автоматического тестирования при включении (POST) во время каждой загрузки системы. При зависании системы на этапе инициализации генерируется код POST, позволяющий определить последний процесс, выполненный перед зависанием.

Таблица 23. Коды хода тестирования системы при включении

06h	Распаковать содержимое модуля POST.
10h	NMI отключены. Задержка включения питания: Начинается проверка контрольной суммы кодов инициализации.
11h	Инициализация контроллера DMA, тестирование BAT контроллера клавиатуры, начало обновления памяти, переход в 4-ГБ режим.
12h	Начало выполнения кода инициализации и проверка заголовка BIOS.
13h	Определение размера памяти
14h	Тестирование первых 512 КБ памяти. Возвращение в режим реального времени. Выполнение любых запрограммированных команд OEM-компаний и настройка стека.
15h	Передача управления несжатому коду в теневой памяти. Код инициализации копируется в сегмент 0, управление передается сегменту 0.
16h	Управление передано сегменту 0. Проверка контрольной суммы BIOS. При ошибке контрольной суммы BIOS переход к коду E0h. При отсутствии ошибок переход к коду D7h.
17h	Передача управления интерфейсному модулю.
18h	Не удалось произвести распаковку основной системы BIOS.
19h	Создание стека BIOS. Отключение контроллера USB. Отключение кэш-памяти
1Ah	Распаковать содержимое модуля POST. Передача управления модулю POST.
1Bh	Распаковка кода основной системы BIOS.
1Ch	Передача управления основной системе BIOS в теневой памяти.
D2h	Запуск инициализации реестра микросхемы и определения объема памяти.
D3h	Выполнение определения объема памяти и инициализации реестра микросхемы. Установите размер BIOS в 128 КБ и установите размер системной памяти.
D5h	Код инициализации копируется в сегмент 0, управление передается сегменту 0.
D6h	Производится проверка сегмента 0. Далее проверяется, были ли нажаты клавиши ,<Ctrl> <Home> и производится проверка контрольной суммы BIOS системы. В случае если была нажата комбинация клавиш <Ctrl> <Home>, или при ошибке контрольной суммы BIOS системы, далее производится переход к коду E0h. При отсутствии ошибок переход к коду D7h.
A0h	Определение типа устройства памяти с использованием микросхемы SPD
A8h	Для включения режима коррекции ошибок памяти
E0h	Начало восстановления BIOS Инициализация векторов прерываний, системного таймера, контроллера DMA и контроллера прерываний.
E8h	Инициализация внешнего модуля.
E9h	Инициализация контроллера флоппи-дисковода.
EAh	Попытка загрузки с дискеты.
EBh	При невозможности загрузки с дискеты инициализация ATAPI.
ECh	Попытка загрузки с дисковода ATAPI CD-ROM.
EEh	Переход в загрузочный сектор.
EFh	Отключение аппаратного обеспечения ATAPI.

Таблица 24. Таблица POST-кодов

POST код	Описание
0Eh	Произведена проверка результата команды BAT контроллера клавиатуры. Функция автоматического определения подключения внешних клавиатуры и мыши обычно используется в ноутбуках автоматически
15h	Тестирование чтения/записи таймера 8254 на канале 2.

20h	Распаковка содержимого различных модулей BIOS.
22h	Проверка контрольной суммы пароля.
24h	Проверка контрольной суммы CMOS.
26h	Считывание обновлений микрокода из ПЗУ BIOS.
28h	Инициализация процессоров. Настройка реестров процессоров. Выбор наименее функционального процессора в качестве загрузочного процессора.
2Ah	Переход в режим реального времени.
2Ch	Распаковка модуля INT13.
2Eh	Тестирование контроллера клавиатуры: Буфер контроллера клавиатуры свободен. Отправка команды ВАТ на контроллер клавиатуры.
30h	Смена местами портов клавиатуры/мыши (при необходимости).
32h	Запись командного байта 8042: Инициализация после завершения тестирования команд ВАТ контроллера клавиатуры. После этого записывается командный байт клавиатуры.
34h	Инициализация клавиатуры: Запись командного байта контроллера клавиатуры. Отдача команд блокировки/деблокировки контактов 23 и 24.
36h	Отключение и инициализация 8259.
38h	Определение режима конфигурации, например, очистки CMOS.
3Ah	Инициализация набора микросхем перед инициализацией CMOS.
3Ch	Инициализация системного таймера: Завершение тестирования таймера 8254. Запуск тестирования обновления памяти.
3Eh	Проверка переключения обновления: Меняются значения строки обновления памяти. Проверка времени включения/выключения в 15 с.
40h	Расчет тактовой частоты процессора.
42h	Инициализация векторов прерываний: Инициализация векторов прерываний завершена.
44h	Включение контроллера USB в наборе микросхем.
46h	Инициализация обработчика SMM. Инициализация эмуляции USB.
48h	Проверка областей NVRAM. Восстановление с резервной копии в случае порчи.
4Ah	Загрузка значений по умолчанию в CMOS RAM при определении неверной контрольной суммы или неверного положения переключки очистки CMOS.
4Ch	Проверка даты и времени в часах реального времени.
4Eh	Определение количества патчей микрокода.
50h	Загрузка микрокода на все процессоры.
52h	Сканирование областей SMBIOS GPNV.
54h	Предварительное тестирование расширенной памяти.
56h	Отключение DMA.
58h	Отключение видеоконтроллера.
5Ah	Тестирование таймера 8254 на канале 2.
5Ch	Включение 8042. Включение IRQ таймера и клавиатуры. Установка видеорежима: Инициализация перед установкой видеорежима завершена. Конфигурирование настроек монохромного режима и цветового режима.
5Eh	Инициализация устройств PCI и встроенных устройств системной платы. Передача управления video BIOS. Запуск подключения консоли в последовательном режиме.
60h	Инициализация параметров тестирования памяти.
62h	Инициализация модуля AMI display manager. Инициализация кода поддержки систем без оператора при отсутствии видеоконтроллера.
64h	Запуск контроллеров USB в наборе микросхем.
66h	Настройка параметров изображения в области данных BIOS.
68h	Включение ADM: Режим изображения установлен. Отображается сообщение о включении системы.
6Ah	Инициализация языкового модуля. Отображение заставки.

6Ch	Вывод сообщения о входе систему, идентификатора BIOS и информации о процессоре.
6Eh	Определение устройств USB.
70h	Сброс параметров контроллеров IDE.
72h	Вывод сообщений об ошибках инициализации шины.
74h	Вывод сообщения о возможности входа в BIOS Setup: Считывается и сохраняется новое положение курсора. Отображается сообщение Hit Setup.
76h	Проверка включения таймера прерываний клавиатуры.
78h	Запуск фонового тестирования расширенной памяти.
7Ah	Отключение четности и сообщений о прерываниях NMI.
7Ch	Тестирование контроллера DMA 8237: Тестирование регистра страницы DMA завершено. Далее проводится тестирование базового регистра контроллера DMA 1.
7Eh	Инициализация контроллера DMA 8237: Тестирование базового регистра контроллера DMA 2 завершено. Далее производится программирование контроллеров DMA 1 и 2.
80h	Включение мыши и клавиатуры: Начало тестирования клавиатуры. Очистка буфера вывода и проверка наличия зажавших клавиш. Далее отдается команда о перезагрузке клавиатуры.
82h	Тестирование интерфейса клавиатуры: Ошибка при перезагрузке клавиатуры или обнаружена зажавшая клавиша. Отдача команды о проведении тестирования интерфейса клавиатуры.
83h	Отключение четности и сообщений о прерываниях NMI.
84h	Проверка возможности использования клавиатуры с зажавшей клавишей: Тестирование интерфейса контроллера клавиатуры завершено. Далее производится запись командного байта и инициализация циклического буфера.
86h	Отключение четности NMI: Командный байт записан и глобальная инициализация данных завершена. Проверка наличия зажавших клавиш.
88h	Отображение устройств USB.
8Ah	Проверка объема ОЗУ: Проверка соответствия объема памяти данным в CMOS RAM.
8Ch	Блокировка клавиатуры/мыши при запуске без оператора.
8Eh	Инициализация загрузочных устройств: Управление передается от ПЗУ адаптеров процедуре BIOS POST. Выполнение необходимых операций после возвращения управления.
90h	Отображение устройств хранения данных IDE.
92h	Отображение устройств хранения данных USB.
94h	Отправка менеджеру ошибок отчета о первом наборе ошибок POST.
96h	Проверка пароля при загрузке: Пароль проверен. Выполнение всех запрограммированных действий перед продолжением работы.
98h	Инициализация плавающего процессора: Далее выполняются все требуемые операции по инициализации перед тестированием второго процессора.
9Ah	Включение прерываний 0,1,2: Проверка расширенной клавиатуры, идентификатора клавиатуры и состояния клавиши NUM Lock. Далее следует отправка команды идентификации клавиатуры.
9Ch	Инициализация флоппи-дисководов. Отправка менеджеру ошибок отчета о втором наборе ошибок POST.
9Eh	Завершение фонового тестирования расширенной памяти.
A0h	Подготовка и запуск утилиты Setup: Менеджер ошибок выводит сообщения об ошибках POST и фиксирует ошибки. Ожидается реакция пользователя на некоторые ошибки. Выполняется программа Setup.
A2h	Установка размера базовой памяти.
A4h	Опции настройки набора микросхем, создание таблиц ACPI, создание таблицы INT15h E820h.
A6h	Установка режима изображения.
A8h	Создание таблицы SMBIOS и таблиц MP.
AAh	Очистка экрана.
ACh	Подготовка контроллеров USB для использования операционной системой.
AЕh	Звуковой сигнал, означающий завершение процедуры POST. Звуковой сигнал не издается, если включена бесшумная загрузка.

F2h	Включение функции USB /синхронизации. Инициализации GPC для USB. Инициализация GPC состоит из инициализации USB и инициализации APM.
F5h	Проверка областей NVRAM. Вызов в контрольной точке 27h.
000h	Процедура POST завершена. Управление передается загрузчику INT 19h.

### 7.7.8 Коды ошибок и сообщения POST

В таблице ниже приведены POST-коды ошибок и сопутствующие им сообщения. При обнаружении серьезных ошибок BIOS останавливает работу, предлагая пользователю нажать клавишу, чтобы продолжить загрузку. Перед некоторыми сообщениями об ошибках выводится надпись “Error”, подчеркивающая возможность неисправности системы. Все сообщения об ошибках и предупреждения POST записываются в журнал системных событий, если он не полон.

**Таблица 25. Стандартные коды ошибок и сообщения об ошибках POST**

Код ошибки	Сообщение об ошибке	Пауза при загрузке
100	Ошибка таймера канала 2	Да
101	Главный контроллер прерываний	Да
102	Подчиненный контроллер прерываний	Да
103	Сбой аккумулятора CMOS	Да
104	Опции CMOS не установлены	Да
105	Ошибка контрольной суммы CMOS	Да
106	Ошибка отображения CMOS	Да
107	Нажата клавиша Insert	Да
108	Сообщение «Keyboard Locked» (клавиатура заблокирована)	Да
109	Застывшая клавиша клавиатуры	Да
10A	Ошибка интерфейса клавиатуры	Да
10B	Ошибка объема системной памяти	Да
10E	Ошибка внешней кэш-памяти	Да
110	Ошибка контроллера дисководов	Да
111	Floppy A Ошибка	Да
112	Дисковод B: Ошибка	Да
113	Ошибка жесткого диска 0	Да
114	Ошибка жесткого диска 1	Да
115	Ошибка жесткого диска 2	Да
116	Ошибка жесткого диска 3	Да
117	Ошибка дисковода CD-ROM (диск 0)	Да
118	Ошибка дисковода CD-ROM (диск 1)	Да
119	Ошибка дисковода CD-ROM (диск 2)	Да
11A	Ошибка дисковода CD-ROM (диск 3)	Да
11B	Дата/Время не установлено	Да
11E	Ошибка кэш-памяти	Да
120	CMOS	Да
121	Очистка пароля	Да
122	Очистка CMOS контроллером BMC	Да
140	Ошибка PCI	Да
141	Ошибка распределения памяти PCI	Да

142	Ошибка распределения ввода / вывода PCI	Да
143	Ошибка распределения IRQ PCI	Да
144	Ошибка записи ПЗУ устройства PCI в теньевую память	Да
145	Запись ПЗУ устройства PCI не обнаружена	Да
146	Недостаточно памяти для записи ПЗУ устройства PCI в теньевую память	Да

Таблица 26. Расширенные коды ошибок и сообщения об ошибках POST

Код ошибки	Сообщение об ошибке	Пауза при загрузке
8100	Processor 1 failed BIST (Процессор 2 не прошел тест BIST)	Нет
8101	Processor 2 failed BIST (Процессор 2 не прошел тест BIST)	Нет
8110	Processor 1 Internal error (IERR) (внутренняя ошибка процессора 2)	Нет
8111	Processor 2 Internal error (IERR) (внутренняя ошибка процессора 2)	Нет
8120	Processor 1 Thermal Trip error (ошибка температуры процессора 2)	Нет
8121	Processor 2 Thermal Trip error (ошибка температуры процессора 2)	Нет
8130	Processor 1 disabled (процессор 2 отключен)	Нет
8131	Processor 2 disabled (процессор 2 отключен)	Нет
8140	Processor 1 failed FRB-3 timer (ошибка счетчика FRB-3 процессора 2)	Нет
8141	Processor 2 failed FRB-3 timer (ошибка счетчика FRB-3 процессора 2)	Нет
8150	Processor 1 failed initialization on last boot. (во время последней загрузки не удалось произвести инициализацию процессора 2)	Нет
8151	Processor 2 failed initialization on last boot. (во время последней загрузки не удалось произвести инициализацию процессора 2)	Нет
8160	Processor 01: unable to apply BIOS update (процессор 2: не удается произвести обновление BIOS)	Да
8161	Processor 02: unable to apply BIOS update (процессор 2: не удается произвести обновление BIOS)	Да
8170	Processor P1 :L2 cache Failed (процессор 1: ошибка кэш-памяти второго уровня)	Да
8171	Processor P2 :L2 cache Failed (процессор 2: ошибка кэш-памяти второго уровня)	Да
8180	Bios does not support current stepping for Processor P1 (BIOS не поддерживает стейпинг процессора 1)	Да
8181	Bios does not support current stepping for Processor P2 (BIOS не поддерживает стейпинг процессора 2)	Да
8190	Watchdog Timer failed on last boot (ошибка контрольного счетчика при последней загрузке)	Нет
8191	4:1 Core to bus ratio: Processor Cache disabled (отношение частоты ядра к частоте шины 4:1: кэш-память процессора отключена)	Да
8192	L2 Cache size mismatch (несоответствие объема кэш-памяти)	Да
8193	CPUID, другая версия процессора	Да
8194	CPUID, другое семейство процессоров	Да
8195	Несоответствие тактовой частоты системной шины Система остановлена	Yes, Halt
8196	Другая модель процессора	Да
8197	Несоответствие тактовой частоты процессора	Да
8300	Не работает контроллер управления основной платой	Да
8301	Front Panel Controller failed to Function	Да
8305	Не работает контроллер горячей замены	Да
8306	Не работает контрольный таймер загрузки ОС	Нет

8307	Не работает контрольный таймер BIOS/POST	Да
8310	Изменение конфигурации управления сервером	Нет
8420	Intelligent System Monitoring Chassis Opened (интеллектуальный мониторинг системы: вскрытие корпуса)	Да
84F1	Вынужденная остановка мониторинга интеллектуальной системы	Да
84F2	Не работает интерфейс управления сервером	Да
84F3	BMC в режиме обновления	Да
84F4	Sensor Data Record Empty	Да
84FF	System Event Log Full	Да
8500	Сбой или нехватка памяти в разъеме 3A	Да
8501	Сбой или нехватка памяти в разъеме 2A	Да
8502	Сбой или нехватка памяти в разъеме 1A	Да
8504	Сбой или нехватка памяти в разъеме 3B	Да
8505	Сбой или нехватка памяти в разъеме 2B	Да
8506	Сбой или нехватка памяти в разъеме 1B	Да
8601	All Memory marked as fail. Forcing minimum back online.	Да
8602	Ошибка заполнения банков памяти DIMM	Да

### 7.7.9 Звуковые сигналы об ошибках во время тестирования системы при включении

В трех таблицах ниже перечислены звуковые сигналы об ошибках POST. До инициализации изображения BIOS использует эти звуковые сигналы для информирования пользователей о наличии ошибок. Система издает короткие звуковые сигналы и посылает коды ошибок на порт отладки 80h.

### 7.7.10 Звуковые сигналы восстановления BIOS

В случае обновления Bootblock (загрузочного блока), когда на дисплее не отображаются текстовые сообщения об ошибках, звуковые сигналы системного громкоговорителя являются необходимыми для сообщения пользователю об ошибках. В таблице ниже описываются типы звуковых сигналов об ошибках во время обновления Bootblock.

Таблица 27. Звуковые сигналы восстановления BIOS

Звуковые сигналы	Сообщение об ошибке	Коды хода POST	Описание
1	Запущено восстановление		Запуск процесса восстановления
2	Ошибка загрузки с восстановлением	Запись серии POST-кодов: E9h Eeh Ebh Ech EFh	Не удается загрузиться с дискеты, устройства ATAPI или устройства ATAPI. Повторная процедура процесса загрузки.
Ряд длинных высоких звуковых сигналов	Ошибка восстановления	EEh	Не удается обработать образ восстановления BIOS. Встроенная операционная система BIOS уже передала управление операционной системе и программе обновления флэш-памяти.
Два длинных высоких звуковых сигнала	Восстановление завершено	EFh	Восстановление BIOS успешно завершено, готовность к выключению питания, перезагрузке.
3	Ошибка восстановления	F0h	Дискета восстановления не загружается или не вставлена.

При восстановлении BIOS система издаст два звуковых сигнала и отправит на диагностические индикаторы порта 80 серию E9h, EAh, EBh, Ech, EFh.

В режиме восстановления изображение не инициализируется. Один высокий звуковой сигнал означает начало процедуры восстановления. Весь процесс занимает от двух до четырех минут. При успешном завершении восстановления система издает два высоких звуковых сигнала. Если восстановление не завершается успешно, система издает серию коротких сигналов.

### 7.7.11 Звуковые сигналы ошибки загрузочного блока

Таблица 28. Звуковые сигналы ошибки загрузочного блока

Звуковой сигнал	Сообщение об ошибке	Описание
1	Refresh timer failure	Схема регенерации содержимого памяти на системной плате неисправна.
2	Parity error	Невозможность перезагрузки четности reset
3	Boot Block Failure	Ошибка загрузочного блока. **Подробная информация об ошибках приведена в таблице "Звуковые сигналы ошибки загрузочного блока (3 гудка)".
4	System timer	Таймер системы не работает
5	Processor failure	Обнаружен сбой в работе процессора
6	Keyboard controller Gate A20 failure	Ошибка контроллера клавиатуры. BIOS не может переключиться в защищенный режим.
7	Processor exception	Процессор сгенерировал прерывание в исключительной ситуации.

	interrupt error	
8	Display memory read/write error	Системный графический адаптер либо отсутствует, либо его память неисправна. Эта ошибка не является критической.
9	Ошибка контрольной суммы ПЗУ	Ошибка контрольной суммы ПЗУ BIOS
10	Shutdown register error	Ошибка чтения/записи реестра CMOS Shutdown
11	Invalid BIOS	Общая ошибка ПЗУ BIOS

Таблица 29. Звуковые сигналы ошибки загрузочного блока (3 гудка)

3	00h	В системе не обнаружена память
3	01h	Обнаружена память смешанного типа
3	02h	EDO не поддерживается
3	03h	Ошибка тестирования первого ряда памяти
3	04h	Несоответствие модулей DIMM в ряду
3	05h	Ошибка при тестировании базовой памяти
3	06h	Ошибка распаковки модуля тестирования системы при включении
3	07h-0Dh	Общая ошибка памяти
3	0Eh	Ошибка протокола SMBUS
3	0Fh	Общая ошибка памяти
3	DDh	Отсутствует микрокод процессора в разъеме 0.
3	EEh	Отсутствует микрокод процессора в разъеме 1.

## 7.8 Температурные датчики

Серверная системная плата SE7501HG2 поддерживает измерение температуры системы и отдельных плат различными датчиками. Первый датчик расположен в микросхеме Ncseta (U5F1) и используется для измерения температуры основной платы. В каждом процессоре содержатся диоды, позволяющие серверной системной плате SE7501HG2 производить мониторинг температуры процессоров.

Если набор плат SE7501HG2 установлен в серверный корпус Intel® SC5200, сервер также использует датчик температуры на передней панели и объединительных платах горячей замены для определения температуры системы, и устанавливает скорость вентиляторов в зависимости от показаний этих датчиков.

Таблица 30. Датчики температуры

Датчик температуры	Описание	Решение	Точность	Расположение
Серверная системная плата	Датчик температуры серверной системной платы, установлен в точке, выбранной согласно температурной конструкции платы	8 бит	+/-3°C или лучше	U5F1
Основной процессор	Температурный датчик разъема основного процессора	8 бит	+/-5°C или лучше	J8H1
Вторичный процессор	Температурный датчик разъема вторичного процессора	8 бит	+/-5°C или лучше	J6H1

## 8. Реализация интерфейса ACPI в серверной плате SE7501HG2

---

### 8.1 Интерфейс ACPI

ACPI-совместимая операционная система генерирует SMI с целью запроса системы о переключении в режим ACPI. BIOS настраивает конфигурацию системы (набора микросхем) для поддержки ACPI и устанавливает бит SCI\_EN согласно определению спецификации ACPI. Система автоматически возвращается в прежний режим после нажатия кнопки reset или выключения и включения питания.

Серверная платформа SE7501HG2 поддерживает состояния S0, S1, S4 и S5. Когда система работает в режиме ACPI, ОС сохраняет контроль над системой, а методы и источники пробуждения для каждого состояния сна зависят от политик ОС. Возможности входа в режим "сна" и пробуждения обеспечиваются аппаратными устройствами, однако включаются операционной системой.

**Состояние приостановки S1**      Состояние приостановки S0 означает, что все системы включены. В этом состоянии режим приостановки отключен.

**Состояние приостановки S1**      Состояние S1 представляет собой состояние приостановки с возможностью быстрого пробуждения. В данном состоянии рабочая информация системы не теряется (процессор или набор микросхем). Сохранение рабочей информации обеспечивается аппаратными средствами.

**Состояние приостановки S4**      Состояние долговременной приостановки S4 (NVS) представляет собой особое глобальное состояние системы, при котором рабочая информация сохраняется и восстанавливается (относительно медленно) при прекращении подачи питания на плату. Если система получил команду войти в режим приостановки S4, операционная система запишет рабочую информацию системы в файл долговременного хранения и пометит ее соответствующими маркерами.

**Состояние приостановки S5**      Состояние приостановки S5 сходно с состоянием приостановки S4 во всех отношениях, за исключением того, что операционная система не сохраняет никакую информацию системы и не позволяет никаким устройствам пробуждать систему. Система находится в состоянии "программного" выключения и должна быть полностью перезагружена после пробуждения.

#### 8.1.1 Кнопки передней панели

Серверная плата SE7501HG2 поддерживает до пяти кнопок передней панели (на любом из трех интерфейсных разъемов передней панели):

- Кнопка питания
- Кнопка режима сна
- Кнопка перезагрузки
- Кнопка идентификации системы

- Кнопка NMI

Сигнал нажатия кнопки питания (FP\_PWR\_BTN\*) отправляется контроллером BMC на функцию состояния питания суперконтроллера ввода/вывода National\* PC87417. Контроллер BMC осуществляет мониторинг состояния кнопки питания. Он не контролирует работу блока питания.

Сигнал нажатия кнопки питания и сигнал нажатия кнопки режима сна (FP\_SLP\_BTN\*) функционируют по-разному в зависимости от того, поддерживает ли операционная система ACPI. Кнопка режима сна не функционирует, если на платформе не установлена операционная система с поддержкой ACPI. Если операционная система поддерживает ACPI, и если система работает, то при нажатии кнопки режима сна происходит событие. Операционная система вызывает переход системы в соответствующее состояние, в зависимости от настроек пользователя. Кнопка питания может быть запрограммирована для использования в качестве кнопки режима сна.

**Включение кнопки питания/режима сна:** ICH3-S и SIO могут быть запрограммированы на генерирование событий пробуждения для определенных системных событий, в число которых входят Wake-on-LAN, прерывания управления питанием PCI, будильник часов реального времени и другие. Контроллер BMC отслеживает нажатие кнопки питания и сигналы пробуждения концентратора ICH3-S. При получении сигнала из любого источника контроллер BMC активирует загрузочную последовательность. Поскольку процессоры не задействованы, BIOS не участвует в этой последовательности. ICH3-S получает от BMC сигналы power good и Reset и переходит в состояние ON (ВКЛ).

**Включение кнопки питания/режима сна (в стандартной системе):** Контроллер BMC отслеживает сигналы состояния питания, передаваемые ICH3, и отключает сигнал PS\_PWR\_ON от блока питания. Для обеспечения безопасности контроллер BMC автоматически выключает питание системы через 4-5 секунд.

**Выключение кнопки питания/режима сна (ACPI):** При использовании операционной системы с поддержкой ACPI при нажатии кнопки питания через SCI операционной системе отправляется запрос на выключение системы. Операционная система сохраняет контроль над системой и определяет режим, в который переходит система (при его доступности).

**Включение режима сна с помощью кнопки питания/режима сна (ACPI):** При использовании операционной системы с поддержкой ACPI при нажатии кнопки режима сна через SCI операционной системе отправляется запрос на помещение системы в режим сна. Операционная система сохраняет контроль над системой и определяет режим, в который переходит система (при его доступности).

**Выход из режима сна с помощью кнопки питания/режима сна (ACPI):** При использовании операционной системы с поддержкой ACPI, и настройке кнопки питания как кнопки режима сна, нажатие кнопки режима сна приводит к возникновению события пробуждения ACPI в ICH3-S и передает операционной системе через SCI запрос о выводе системы из режима сна. Операционная система сохраняет контроль над системой, и политика операционной системы определяет режим сна, из которого выходит система, и источники пробуждения системы.

**Кнопка Reset:** При нажатии кнопки «Reset» произойдет аппаратная перезагрузка системы.

**Кнопка NMI:** Кнопка NMI отправляет немаскируемое прерывание на контроллер BMC, который, в свою очередь, отправляет немаскируемое прерывание на процессор.

**Кнопка идентификации корпуса:** Кнопка идентификации корпуса помогает определить

положение системы в стойке при обслуживании. При нажатии кнопки идентификации включится синий идентификационный индикатор J7A1, расположенный в задней части основной платы рядом с разъемом VGA. Также при этом включается индикатор на передней панели.

### 8.1.2 Источники пробуждения системы (ACPI и стандартные)

Серверная плата SE7501HG2 поддерживает пробуждение из различных источников в конфигурации без поддержки ACPI, например при использовании операционной системы, не поддерживающей ACPI. Источники пробуждения определены в данной таблице. Операционная система с поддержкой ACPI программирует ICH3-S и SIO на пробуждение системы при наступлении определенного события, но в стандартном режиме BIOS включает / отключает различные источники пробуждения в зависимости от настройки в BIOS Setup. Операционная система или драйвер должны очищать любые остающиеся биты состояния пробуждения (например, бит состояния Wake on LAN в специализированной интегральной микросхеме сетевого адаптера (ASIC), или бит состояния события управления питанием PCI (PME) в устройстве PCI). Стандартная функция пробуждения отключена по умолчанию.

Таблица 31. Поддерживаемые события пробуждения

Событие пробуждения	Поддерживается ACPI (состояние сна)	Поддержка унаследованных источников пробуждения
Кнопка питания	Система пробуждается всегда	Система пробуждается всегда
Индикатор вызова последовательного порта А	S1, S4	Да
Индикатор вызова последовательного порта В	S1, S4 При использовании последовательного порта В в качестве порта аварийного управления пробуждение по сигналу последовательного порта В отключено.	Да
PME от карт расширения PCI	S1, S4	Да
Будильник часов реального времени	S1. Всегда пробуждает систему из режима S4.	Да
Мышь	S1	Нет
Клавиатура	S1	Нет
Порт USB	S1	Нет

## 9. Разъемы системной платы SE7501HG2

### 9.1 Главный разъем питания

Питание подается на серверную системную плату через 24-контактный разъем. Схема контактов разъема приведена в таблице ниже.

Таблица 32. Схема контактов разъема питания (J9C1)

Контакт	Сигнал	Цвет	Контакт	Сигнал	Цвет
1	+3,3 В постоянного тока	Оранжевый	13	+3,3 В постоянного тока	Оранжевый
2	+3,3 В постоянного тока	Оранжевый	14	-12 В постоянного тока с	Синий
3	GND	Черный	15	GND	Черный
4	+5Vdc	Красный	16	PS_ON#	Зеленый
5	GND	Черный	17	GND	Черный
6	+5Vdc	Красный	18	GND	Черный
7	GND	Черный	19	GND	Черный
8	PWR_OK	Серый	20	RSVD_(5V)	Белый
9	5 В режима ожидания	Пурпурный	21	+5Vdc	Красный
10	+12 В Vdc	Желтый	22	+5Vdc	Красный
11	+12 В Vdc	Желтый	23	+5Vdc	Красный
12	+3,3 В постоянного тока	Оранжевый	24	GND	Черный

Таблица 33. Схема контактов сигнального разъема питания (J9B1)

Контакт	Сигнал	Цвет
1	5VSB_SCL	Оранжевый
2	5VSB_SDA	Черный
3	PS_ALERT_L, не используется	Красный
4	3.3V SENSE(-)	Желтый
5	3.3V SENSE(+)	Зеленый

Таблица 34. Схема контактов разъема питания 12 В (J4E1)

Контакт	Сигнал	Цвет
1	GND	Черный
2	GND	Черный
3	GND	Черный
4	GND	Черный
5	+12 В постоянного тока	Желтый
6	+12 В постоянного тока	Желтый
7	+12 В постоянного тока	Желтый
8	+12 В постоянного тока	Желтый

## 9.2 Разъем модуля памяти

В серверной системной плате SE7501HG2 имеется шесть разъема DDR DIMM. Серверная плата поддерживает зарегистрированные модули DDR с кодом коррекции ошибок. Дополнительную информацию по модулям DIMM можно найти в *Спецификации зарегистрированных DDR-266-совместимых модулей DIMM*.

Таблица 35. Разъемы DIMM (J9D1, J8D3, J8D2, J8D1, J7D2, J7D1)

Контакт	Front	Контакт	Front	Контакт	Front	Контакт	Назад	Контакт	Назад	Контакт	Назад
1	VREF	34	GND	67	DQS5	100	GND	133	DQ31	166	DQ53
2	DQ0	35	DQ25	68	DQ42	101	NC	134	CB4	167	FETEN
3	GND	36	DQS3	69	DQ43	102	NC	135	CB5	168	VDD
4	DQ1	37	A4	70	VDD	103	A13	136	VDDQ	169	DM6
5	DQS0	38	VDD	71	RSVD	104	VDDQ	137	CK0P	170	DQ54
6	DQ2	39	DQ26	72	DQ48	105	DQ12	138	CK0N	171	DQ55
7	VDD	40	DQ27	73	DQ49	106	DQ13	139	GND	172	VDDQ
8	DQ3	41	A2	74	GND	107	DM1	140	DM8	173	NC
9	NC	42	GND	75	RSVD	108	VDD	141	A10	174	DQ60
10	RESET*	43	A1	76	RSVD	109	DQ14	142	CB6	175	DQ61
11	GND	44	CB0	77	VDDQ	110	DQ15	143	VDDQ	176	GND
12	DQ8	45	CB1	78	DQS6	111	CKE1	144	CB7	177	DM7
13	DQ9	46	VDD	79	DQ50	112	VDDQ	145	GND	178	DQ62
14	DQS1	47	DQS8	80	DQ51	113	BA2	146	DQ36	179	DQ63
15	VDDQ	48	A0	81	GND	114	DQ20	147	DQ37	180	VDDQ
16	RSVD	49	CB2	82	VDDID	115	A12	148	VDD	181	SA0
17	RSVD	50	GND	83	DQ56	116	GND	149	DM4	182	SA1
18	GND	51	CB3	84	DQ57	117	DQ21	150	DQ38	183	SA2
19	DQ10	52	BA1	85	VDD	118	A11	151	DQ39	184	VDDSPD
20	DQ11	53	DQ32	86	DQS7	119	DM2	152	GND	185	NC
21	CKE0	54	VDDQ	87	DQ58	120	VDD	153	DQ44	186	NC
22	VDDQ	55	DQ33	88	DQ59	121	DQ22	154	RAS*	187	NC
23	DQ16	56	DQS4	89	GND	122	A8	155	DQ45		
24	DQ17	57	DQ34	90	NC	123	DQ23	156	VDDQ		
25	DQS2	58	GND	91	SDA	124	GND	157	CS0*		
26	GND	59	BA0	92	SCL	125	A6	158	CS1*		
27	A9	60	DQ35	93	GND	126	DQ28	159	DM5		
28	DQ18	61	DQ40	94	DQ4	127	DQ29	160	GND		
29	A7	62	VDDQ	95	DQ5	128	VDDQ	161	DQ46		
30	VDDQ	63	WE*	96	VDDQ	129	DM3	162	DQ47		
31	DQ19	64	DQ41	97	DM0	130	A3	163	RSVD		
32	A5	65	CAS*	98	DQ6	131	DQ30	164	VDDQ		
33	DQ24	66	GND	99	DQ7	132	GND	165	DQ52		

## 9.3 Разъем процессора

В серверной системной плате SE7501HG2 имеется два 604-контактных разъема для

процессора. В таблице ниже перечислены номера контактов разъема процессора и названия контактов:

Таблица 36. Схема контактов разъема процессора Socket 604 (J6H1, J8H1)

№ контакта	Обозначение контакта								
A1	Зарезервирован	B6	VCC	C11	A30	D16	A17	E21	RS0#
A2	VCC	B7	A31#	C12	A23	D17	A9	E22	HIT#
A3	SKTOCC#	B8	A27	C13	VSS	D18	VCC	E23	VSS
A4	VCCVID	B9	VSS	C14	A16	D19	ADS#	E24	TCK
A5	VSS	B10	A21	C15	A15	D20	BREQ1#	E25	TDO
A6	A32#	B11	A22	C16	VCC	D21	VSS	E26	VCC
A7	A33	B12	VCC	C17	A8	D22	RS1#	E27	FERR#
A8	VCC	B13	A13	C18	A6	D23	BPRI#	E28	VCC
A9	A26	B14	A12	C19	VSS	D24	VCC	E29	VSS
A10	A20	B15	VSS	C20	REQ[3]#	D25	Зарезервирован	E30	VCC
A11	VSS	B16	A11	C21	REQ[2]#	D26	VSSENSE	E31	VSS
A12	A14	B17	VSS	C22	VCC	D27	VSS	F1	VCC
A13	A10	B18	A5	C23	DEFER#	D28	VSS	F2	VSS
A14	VCC	B19	REQ[0]#	C24	TDI	D29	VCC	F3	VID0
A15	FRCEPR#	B20	VCC	C25	VSS	D30	VSS	F4	VCC
A16	Зарезервирован	B21	REQ[1]#	C26	IGNNE#	D31	VCC	F5	BPM3#
A17	LOCK#	B22	REQ[4]#	C27	SMI#	E1	VSS	F6	BPM0#
A18	VCC	B23	VSS	C28	VCC	E2	VCC	F7	VSS
A19	A7	B24	INTR	C29	VSS	E3	VID1	F8	BPM1#
A20	A4	B25	PROCHOT#	C30	VCC	E4	BPM5#	F9	GTLREF
A21	VSS	B26	VCC	C31	VSS	E5	IERR#	F10	VCC
A22	A3	B27	VCCSENSE	D1	VCC	E6	VCC	F11	BINIT#
A23	HITM#	B28	VSS	D2	VSS	E7	BPM2#	F12	BREQ0#
A24	VCC	B29	VCC	D3	VID2	E8	BPM4#	F13	VSS
A25	TMS	B30	VSS	D4	STPCLK#	E9	VSS	F14	ADSTB1#
A26	Зарезервирован	B31	VCC	D5	VSS	E10	AP0#	F15	A19#
A27	VSS	C1	TESTLOW	D6	INIT#	E11	BR2# <sup>1</sup>	F16	VCC
A28	VCC	C2	VCC	D7	MCERR#	E12	VCC	F17	ADSTB0#
A29	VSS	C3	VID3	D8	VCC	E13	A28	F18	DBSY#
A30	VCC	C4	VCC	D9	AP1#	E14	A24	F19	VSS
A31	VSS	C5	VCCVID	D10	BR3# <sup>1</sup>	E15	VSS	F20	BNR#
B1	Зарезервирован	C6	RSP#	D11	VSS	E16	COMP1	F21	RS2#
B2	VSS	C7	VSS	D12	A29#	E17	VSS	F22	VCC
B3	VID4	C8	A35	D13	A25	E18	DRDY#	F23	GTLREF
B4	VCC	C9	A34	D14	VCC	E19	TRDY#	F24	TRST#
B5	OTDEN	C10	VCC	D15	A18	E20	VCC	F25	VSS
F26	THERMTRIP#	J3	VSS	L24	VCC	P1	VSS	T9	VSS

F27	A20M#	J4	VCC	L25	VSS	P2	VCC	T23	VSS
F28	VSS	J5	VSS	L26	VCC	P3	VSS	T24	VCC
F29	VCC	J6	VCC	L27	VSS	P4	VCC	T25	VSS
F30	VSS	J7	VSS	L28	VCC	P5	VSS	T26	VCC
F31	VCC	J8	VCC	L29	VSS	P6	VCC	T27	VSS
G1	VSS	J9	VSS	L30	VCC	P7	VSS	T28	VCC
G2	VCC	J23	VSS	L31	VSS	P8	VCC	T29	VSS
G3	VSS	J24	VCC	M1	VCC	P9	VSS	T30	VCC
G4	VCC	J25	VSS	M2	VSS	P23	VSS	T31	VSS
G5	VSS	J26	VCC	M3	VCC	P24	VCC	U1	VCC
G6	VCC	J27	VSS	M4	VSS	P25	VSS	U2	VSS
G7	BOOT_SEL	J28	VCC	M5	VCC	P26	VCC	U3	VCC
G8	VCC	J29	VSS	M6	VSS	P27	VSS	U4	VSS
G9	VSS	J30	VCC	M7	VCC	P28	VCC	U5	VCC
G23	NMI	J31	VSS	M8	VSS	P29	VSS	U6	VSS
G24	VCC	K1	VCC	M9	VCC	P30	VCC	U7	VCC
G25	VSS	K2	VSS	M23	VCC	P31	VSS	U8	VSS
G26	VCC	K3	VCC	M24	VSS	R1	VCC	U9	VCC
G27	VSS	K4	VSS	M25	VCC	R2	VSS	U23	VCC
G28	VCC	K5	VCC	M26	VSS	R3	VCC	U24	VSS
G29	VSS	K6	VSS	M27	VCC	R4	VSS	U25	VCC
G30	VCC	K7	VCC	M28	VSS	R5	VCC	U26	VSS
G31	VSS	K8	VSS	M29	VCC	R6	VSS	U27	VCC
H1	VCC	K9	VCC	M30	VSS	R7	VCC	U28	VSS
H2	VSS	K23	VCC	M31	VCC	R8	VSS	U29	VCC
H3	VCC	K24	VSS	N1	VCC	R9	VCC	U30	VSS
H4	VSS	K25	VCC	N2	VSS	R23	VCC	U31	VCC
H5	VCC	K26	VSS	N3	VCC	R24	VSS	V1	VSS
H6	VSS	K27	VCC	N4	VSS	R25	VCC	V2	VCC
H7	VCC	K28	VSS	N5	VCC	R26	VSS	V3	VSS
H8	VSS	K29	VCC	N6	VSS	R27	VCC	V4	VCC
H9	VCC	K30	VSS	N7	VCC	R28	VSS	V5	VSS
H23	VCC	K31	VCC	N8	VSS	R29	VCC	V6	VCC
H24	VSS	L1	VSS	N9	VCC	R30	VSS	V7	VSS
H25	VCC	L2	VCC	N23	VCC	R31	VCC	V8	VCC
H26	VSS	L3	VSS	N24	VSS	T1	VSS	V9	VSS
H27	VCC	L4	VCC	N25	VCC	T2	VCC	V23	VSS
H28	VSS	L5	VSS	N26	VSS	T3	VSS	V24	VCC
H29	VCC	L6	VCC	N27	VCC	T4	VCC	V25	VSS
H30	VSS	L7	VSS	N28	VSS	T5	VSS	V26	VCC
H31	VCC	L8	VCC	N29	VCC	T6	VCC	V27	VSS
J1	VSS	L9	VSS	N30	VSS	T7	VSS	V28	VCC
J2	VCC	L23	VSS	N31	VCC	T8	VCC	V29	VSS
V30	VCC	Y22	VCC	AB1	VSS	AC11	D43#	AD21	D29#
V31	VSS	Y23	D5	AB2	VCC	AC12	D41#	AD22	DBI1#
W1	VCC	Y24	D2#	AB3	BSEL1 <sup>2</sup>	AC13	VSS	AD23	VSS
W2	VSS	Y25	VSS	AB4	VCCA	AC14	D50#	AD24	D21#
W3	Зарезерви-	Y26	D0	AB5	VSS	AC15	DP2#	AD25	D18#

	рован								
W4	VSS	Y27	THERMDA	AB6	D63#	AC16	VCC	AD26	VCC
W5	BCLK1	Y28	THERMDC	AB7	PWRGOOD	AC17	D34#	AD27	D4
W6	TESTHI0	Y29	SM_TS1_A1	AB8	VCC	AC18	DP0#	AD28	SM_ALERT#
W7	TESTHI1	Y30	VSS	AB9	DBI3#	AC19	VSS	AD29	SM_WP
W8	TESTHI2	Y31	VSS	AB10	D55#	AC20	D25#	AD30	VCC
W9	GTLREF	AA1	VCC	AB11	VSS	AC21	D26#	AD31	VSS
W23	GTLREF	AA2	VSS	AB12	D51#	AC22	VCC	AE2	VSS
W24	VSS	AA3	BSEL0 <sup>2</sup>	AB13	D52#	AC23	D23#	AE3	VCC
W25	VCC	AA4	VCC	AB14	VCC	AC24	D20#	AE4	Зарезервирован
W26	VSS	AA5	VSSA	AB15	D37#	AC25	VSS	AE5	TESTHI6
W27	VCC	AA6	VCC	AB16	D32#	AC26	D17#	AE6	SLP#
W28	VSS	AA7	TESTHI4	AB17	D31#	AC27	DBI0#	AE7	D58#
W29	VCC	AA8	D61#	AB18	VCC	AC28	SM_CLK	AE8	VCC
W30	VSS	AA9	VSS	AB19	D14#	AC29	SM_DAT	AE9	D44#
W31	VCC	AA10	D54#	AB20	D12#	AC30	SLEW_CTRL	AE10	D42#
Y1	VSS	AA11	D53#	AB21	VSS	AC31	VCC	AE11	VSS
Y2	VCC	AA12	VCC	AB22	D13#	AD1	Зарезервирован	AE12	DBI2#
Y3	Зарезервирован	AA13	D48#	AB23	D9	AD2	VCC	AE13	D35#
Y4	BCLK0	AA14	D49#	AB24	VCC	AD3	VSS	AE14	VCC
Y5	VSS	AA15	VSS	AB25	D8	AD4	VCCIOPLL	AE15	Зарезервирован
Y6	TESTHI3	AA16	D33#	AB26	D7	AD5	TESTHI5	AE16	Зарезервирован
Y7	VSS	AA17	VSS	AB27	VSS	AD6	VCC	AE17	DP3#
Y8	RESET#	AA18	D24#	AB28	3.3V_STBY	AD7	D57#	AE18	VCC
Y9	D62#	AA19	D15#	AB29	3.3V_STBY	AD8	D46#	AE19	DP1#
Y10	VCC	AA20	VCC	AB30	VCC	AD9	VSS	AE20	D28#
Y11	DSTBP3#	AA21	D11#	AB31	VSS	AD10	D45#	AE21	VSS
Y12	DSTBN3#	AA22	D10#	AC1	Зарезервирован	AD11	D40#	AE22	D27#
Y13	VSS	AA23	VSS	AC2	VSS	AD12	VCC	AE23	D22#
Y14	DSTBP2#	AA24	D6	AC3	VCC	AD13	D38#	AE24	VCC
Y15	DSTBN2#	AA25	D3	AC4	VCC	AD14	D39#	AE25	D19#
Y16	VCC	AA26	VCC	AC5	D60#	AD15	VSS	AE26	D16#
Y17	DSTBP1#	AA27	D1	AC6	D59#	AD16	COMP0	AE27	VSS
Y18	DSTBN1#	AA28	3.3V_STBY	AC7	VSS	AD17	VSS	AE28	3.3V_STBY
Y19	VSS	AA29	3.3V_STBY	AC8	D56#	AD18	D36#	AE29	3.3V_STBY
Y20	DSTBP0#	AA30	VSS	AC9	D47#	AD19	D30#		
Y21	DSTBN0#	AA31	VCC	AC10	VCC	AD20	VCC		

**Примечания:**

- These are "Reserved" pins on the Intel® Xeon™ processor. In systems utilizing the Intel® Xeon™ processor, the system designer must terminate these signals to the processor Vcc.
- Системные платы, где контакты AA3 и AB3 помечены как «Зарезервирован», поддерживают частоту системной шины 100 МГц.

## 9.4 Коннекторы системного управления

### 9.4.1 Коннектор ICMB

Таблица 37. Схема контактов коннектора ICMB (J1A1)

Контакт	Сигнал	Тип	Описание
1	5 В (режим ожидания)	Power	+5 В (режим ожидания)
2	Передача	Сигнал	Сигналы UART
3	Включение передачи	Сигнал	Сигналы UART
4	Прием	Сигнал	Сигналы UART
5	Земля	GND	

### 9.4.2 Коннектор OEM IPMB

Таблица 38. Схема контактов коннектора IPMB (J4K6)

Контакт	Сигнал	Описание
1	Local I2C SDA	Линия генератора синхронизирующих сигналов BMC IMB (5 В режима ожидания)
2	GND	
3	Local I2C SCL	Линия передачи данных BMC IMB (5 В режима ожидания)

### 9.4.3 Коннектор SCSI IPMB

Таблица 39. Схема контактов коннектора IPMB (J4J2, J4K1)

Контакт	Сигнал	Описание
1	5VSB SDA	Линия данных
2	GND	
3	5VSB SCL	Линия генератора синхронизирующих сигналов
4	Не используется	

## 9.5 Разъем PCI

В серверной системной плате SE7501HG2 имеется три равноправных сегмента PCI: Сегмент А (5 В, PCI, 32 бит, 33 МГц), сегмент В (3,3 В, PCI-X, 64 бит, 100/66МГц) и сегмент С (3,3 В, PCI-X, 64 бит, 133/100/66МГц). Все сегменты поддерживают установку полноразмерных карт расширения PCI. В таблицах ниже перечислены характеристики и приведены схемы контактов разъемов PCI.

Таблица 40. Характеристики разъема PCI

Номер разъема	Режим	Ширина	Частота	Напряжение	Примечания
1	PCI-X	64 бит	133 МГц	3,3V	
2	PCI-X	64 бит	100MHz	3,3V	Поддержка ZCR (нуль-канального RAID-контроллера)

3	PCI-X	64 бит	100MHz	3,3V	
4	PCI	32 бит	33 МГц	5V	
5	PCI	32 бит	33 МГц	5V	
6	PCI	32 бит	33 МГц	5V	

Таблица 41. Характеристики разъема PCI-X 1, 64 бит 3,3 В (J4D1)

Контакт	Сторона В	Сторона А	Контакт	Сторона В	Сторона А
1	-12 В	TRST#	49	M66EN	AD [09]
2	TCK	+12 В	50	<b>Земля</b>	<b>Земля</b>
3	<b>Земля</b>	TMS	51	<b>Земля</b>	<b>Земля</b>
4	TDO	TDI	52	AD [08]	C/BE [0]#
5	+5 В	+5 В	53	AD [07]	+3,3 В
6	+5 В	INTA#	54	+3,3 В	AD [06]
7	INTB#	INTC#	55	AD [05]	AD [04]
8	INTD#	+5 В	56	AD [03]	<b>Земля</b>
9	PRSNT1#	REQ[3]#	57	<b>Земля</b>	AD [02]
10	GNT[2]#	+3,3 В	58	AD [01]	AD [00]
11	PRSNT2#	GNT[3]#	59	+3,3 В	+3,3 В
12	<b>Ключ разъема</b>	<b>Ключ разъема</b>	60	ACK64#	REQ64#
13	<b>Ключ разъема</b>	<b>Ключ разъема</b>	61	+5 В	+5 В
14	REQ[2]#	3.3 VAUX	62	+5 В	+5 В
15	<b>Земля</b>	RST#		<b>Ключ разъема</b>	<b>Ключ разъема</b>
16	CLK	+3,3 В		<b>Ключ разъема</b>	<b>Ключ разъема</b>
17	<b>Земля</b>	GNT[1]#	63	CLK	<b>Земля</b>
18	REQ[1]#	<b>Земля</b>	64	<b>Земля</b>	C/BE [7]#
19	+3,3 В	PME#	65	C/BE [6]#	C/BE [5]#
20	AD [31]	AD [30]	66	C/BE [4]#	+3,3 В
21	AD [29]	+3,3 В	67	<b>Земля</b>	PAR64
22	<b>Земля</b>	AD [28]	68	AD [63]	AD [62]
23	AD [27]	AD [26]	69	AD [61]	<b>Земля</b>
24	AD [25]	<b>Земля</b>	70	+3,3 В	AD [60]
25	+3,3 В	AD [24]	71	AD [59]	AD [58]
26	C/BE [3]#	IDSEL	72	AD [57]	<b>Земля</b>
27	AD [23]	+3,3 В	73	<b>Земля</b>	AD [56]
28	<b>Земля</b>	AD [22]	74	AD [55]	AD [54]
29	AD [21]	AD [20]	75	AD [53]	+3,3 В
30	AD [19]	<b>Земля</b>	76	<b>Земля</b>	AD [52]
31	+3,3 В	AD [18]	77	AD [51]	AD [50]
32	AD [17]	AD [16]	78	AD [49]	<b>Земля</b>
33	C/BE [2]#	+3,3V	79	+3,3 В	AD [48]
34	<b>Земля</b>	FRAME#	80	AD [47]	AD [46]
35	IRDY#	<b>Земля</b>	81	AD [45]	<b>Земля</b>
36	+3,3 В	TRDY#	82	<b>Земля</b>	AD [44]
37	DEVSEL#	<b>Земля</b>	83	AD [43]	AD [42]
38	PCIXCAP	STOP#	84	AD [41]	+3,3 В

39	LOCK#	+3,3 В	85	Земля	AD [40]
40	PERR#	SMBUS SCL	86	AD [39]	AD [38]
41	+3,3 В	SMBUS SDA	87	AD [37]	Земля
42	SERR#	Земля	88	+3,3 В	AD [36]
43	+3,3 В	PAR	89	AD [35]	AD [34]
44	C/BE [1]#	AD [15]	90	AD [33]	Земля
45	AD [14]	+3,3 В	91	Земля	AD [32]
46	Земля	AD [13]	92	IRQB[8]	IRQB[9]
47	AD [12]	AD [11]	93	RISER_PRESENCE_L	GND
48	AD [10]	Земля	94	Земля	CLK

Таблица 42. Характеристики разъема PCI-X 2, 64 бит 3,3 В ZCR(J3D2)

Контакт	Сторона В	Сторона А	Контакт	Сторона В	Сторона А
1	-12 В	TRST#	49	M66EN	AD [09]
2	TCK	+12 В	50	<b>Земля</b>	<b>Земля</b>
3	Земля	TMS(PA_TMS)	51	<b>Земля</b>	<b>Земля</b>
4	TDO	ROMB_PRESENT_L	52	AD [08]	C/BE [0]#
5	+5 В	+5 В	53	AD [07]	+3,3 В
6	+5 В	INTA#	54	+3,3 В	AD [06]
7	INTB#	INTC#	55	AD [05]	AD [04]
8	INTD#	+5 В	56	AD [03]	Земля
9	PRSNT1#	RSV	57	Земля	AD [02]
10	RSV	+3,3 В	58	AD [01]	AD [00]
11	PRSNT2#	RSV	59	+3,3 В	+3,3 В
12	<b>Ключ разъема</b>	<b>Ключ разъема</b>	60	ACK64#	REQ64#
13	<b>Ключ разъема</b>	<b>Ключ разъема</b>	61	+5 В	+5 В
14	RSV	3.3 VAUX	62	+5 В	+5 В
15	Земля	RST#		<b>Ключ разъема</b>	<b>Ключ разъема</b>
16	CLK	+3,3 В		<b>Ключ разъема</b>	<b>Ключ разъема</b>
17	Земля	GNT#	63	RSV	Земля
18	REQ#	Земля	64	Земля	C/BE [7]#
19	+3,3 В	PME#	65	C/BE [6]#	C/BE [5]#
20	AD [31]	AD [30]	66	C/BE [4]#	+3,3 В
21	AD [29]	+3,3 В	67	Земля	PAR64
22	Земля	AD [28]	68	AD [63]	AD [62]
23	AD [27]	AD [26]	69	AD [61]	Земля
24	AD [25]	Земля	70	+3,3 В	AD [60]
25	+3,3 В	AD [24]	71	AD [59]	AD [58]
26	C/BE [3]#	IDSEL	72	AD [57]	Земля
27	AD [23]	+3,3 В	73	Земля	AD [56]
28	Земля	AD [22]	74	AD [55]	AD [54]
29	AD [21]	AD [20]	75	AD [53]	+3,3 В
30	AD [19]	Земля	76	Земля	AD [52]
31	+3,3 В	AD [18]	77	AD [51]	AD [50]
32	AD [17]	AD [16]	78	AD [49]	Земля
33	C/BE [2]#	+3,3V	79	+3,3 В	AD [48]

34	Земля	FRAME#	80	AD [47]	AD [46]
35	IRDY#	Земля	81	AD [45]	Земля
36	+3,3 В	TRDY#	82	Земля	AD [44]
37	DEVSEL#	Земля	83	AD [43]	AD [42]
38	Земля	STOP#	84	AD [41]	+3,3 В
39	LOCK#	+3,3 В	85	Земля	AD [40]
40	PERR#	SMBUS SCL	86	AD [39]	AD [38]
41	+3,3 В	SMBUS SDA	87	AD [37]	Земля
42	SERR#	Земля	88	+3,3 В	AD [36]
43	+3,3 В	PAR	89	AD [35]	AD [34]
44	C/BE [1]#	AD [15]	90	AD [33]	Земля
45	AD [14]	+3,3 В	91	Земля	AD [32]
46	Земля	AD [13]	92	RSV	RSV
47	AD [12]	AD [11]	93	RSV	GND
48	AD [10]	Земля	94	Земля	RSV

Таблица 43. Характеристики разъема PCI-X 3, 64 бит 3,3 В (J3D1)

Контакт	Сторона В	Сторона А	Контакт	Сторона В	Сторона А
1	-12 В	TRST#	49	M66EN	AD [09]
2	TCK	+12 В	50	<b>Земля</b>	<b>Земля</b>
3	Земля	TMS	51	<b>Земля</b>	<b>Земля</b>
4	TDO	TDI	52	AD [08]	C/BE [0]#
5	+5 В	+5 В	53	AD [07]	+3,3 В
6	+5 В	INTA#	54	+3,3 В	AD [06]
7	INTB#	INTC#	55	AD [05]	AD [04]
8	INTD#	+5 В	56	AD [03]	Земля
9	PRSNT1#	RSV	57	Земля	AD [02]
10	RSV	+3,3 В	58	AD [01]	AD [00]
11	PRSNT2#	RSV	59	+3,3 В	+3,3 В
12	<b>Ключ разъема</b>	<b>Ключ разъема</b>	60	ACK64#	REQ64#
13	<b>Ключ разъема</b>	<b>Ключ разъема</b>	61	+5 В	+5 В
14	RSV	3.3 VAUX	62	+5 В	+5 В
15	Земля	RST#		<b>Ключ разъема</b>	<b>Ключ разъема</b>
16	CLK	+3,3 В		<b>Ключ разъема</b>	<b>Ключ разъема</b>
17	Земля	GNT#	63	RSV	Земля
18	REQ#	Земля	64	Земля	C/BE [7]#
19	+3,3 В	PME#	65	C/BE [6]#	C/BE [5]#
20	AD [31]	AD [30]	66	C/BE [4]#	+3,3 В
21	AD [29]	+3,3 В	67	Земля	PAR64
22	Земля	AD [28]	68	AD [63]	AD [62]
23	AD [27]	AD [26]	69	AD [61]	Земля
24	AD [25]	Земля	70	+3,3 В	AD [60]
25	+3,3 В	AD [24]	71	AD [59]	AD [58]
26	C/BE [3]#	IDSEL	72	AD [57]	Земля
27	AD [23]	+3,3 В	73	Земля	AD [56]

28	Земля	AD [22]	74	AD [55]	AD [54]
29	AD [21]	AD [20]	75	AD [53]	+3,3 В
30	AD [19]	Земля	76	Земля	AD [52]
31	+3,3 В	AD [18]	77	AD [51]	AD [50]
32	AD [17]	AD [16]	78	AD [49]	Земля
33	C/BE [2]#	+3,3V	79	+3,3 В	AD [48]
34	Земля	FRAME#	80	AD [47]	AD [46]
35	IRDY#	Земля	81	AD [45]	Земля
36	+3,3 В	TRDY#	82	Земля	AD [44]
37	DEVSEL#	Земля	83	AD [43]	AD [42]
38	Земля	STOP#	84	AD [41]	+3,3 В
39	LOCK#	+3,3 В	85	Земля	AD [40]
40	PERR#	SMBUS SCL	86	AD [39]	AD [38]
41	+3,3 В	SMBUS SDA	87	AD [37]	Земля
42	SERR#	Земля	88	+3,3 В	AD [36]
43	+3,3 В	PAR	89	AD [35]	AD [34]
44	C/BE [1]#	AD [15]	90	AD [33]	Земля
45	AD [14]	+3,3 В	91	Земля	AD [32]
46	Земля	AD [13]	92	RSV	RSV
47	AD [12]	AD [11]	93	RSV	GND
48	AD [10]	Земля	94	Земля	RSV

Таблица 44. Характеристики разъемов PCI-X 4,5 и 6, 32 бит 5 В (J2C2, J2C1, J1C4)

Контакт	Сторона В	Сторона А	Контакт	Сторона В	Сторона А
1	-12 В	TRST#	32	AD [17]	AD [16]
2	TCK	+12 В	33	C/BE [2]#	+3,3 В
3	Земля	TMS	34	Земля	FRAME#
4	TDO	TDI	35	IRDY#	Земля
5	+5 В	+5 В	36	+3,3 В	TRDY#
6	+5 В	INTA#	37	DEVSEL#	Земля
7	INTB#	INTC#	38	Земля	STOP#
8	INTD#	+5 В	39	LOCK#	+3,3 В
9	PRSNT1#	RSV	40	PERR#	SMBUS CLK
10	RSV	+5 В (ввод/вывод)	41	+3,3 В	SMBUS DAT
11	PRSNT2#	RSV	42	SERR#	Земля
12	Земля	Земля	43	+3,3 В	PAR
13	Земля	Земля	44	C/BE [1]#	AD [15]
14	RSV	3,3 В SB	45	AD [14]	+3,3 В
15	Земля	RST#	46	Земля	AD [13]
16	CLK	+5 В (ввод/вывод)	47	AD [12]	AD [11]
17	Земля	GNT#	48	AD [10]	Земля
18	REQ#	Земля	49	Земля	AD [09]
19	+5 В	PME#	50	Ключ разъема	Ключ разъема
20	AD [31]	AD [30]	51	Ключ разъема	Ключ разъема

21	AD [29]	+3,3 В	52	AD [08]	C/BE [0]#
22	Земля	AD [28]	53	AD [07]	+3,3 В
23	AD [27]	AD [26]	54	+3,3 В	AD [06]
24	AD [25]	Земля	55	AD [05]	AD [04]
25	+3,3 В	AD [24]	56	AD [03]	Земля
26	C/BE [3]#	IDSEL	57	Земля	AD [02]
27	AD [23]	+3,3 В	58	AD [01]	AD [00]
28	Земля	AD [22]	59	+5 В	+5 В (ввод/вывод)
29	AD [21]	AD [20]	60	АСК64#	REQ64#
30	AD [19]	Земля	61	+5 В	+5 В
31	+3,3 В	AD [18]	62	+5 В	+5 В

## 9.6 Разъемы передней панели

34-контактный коннектор (J1J2) обеспечивает поддержку передней панели системы. В него входят коннекторы для подключения кнопок Reset, NMI и питания, а также световых индикаторов. Схема контактов коннекторов приведена в таблицах ниже.

**Таблица 45. Схема контактов 34-контактного коннектора передней панели (J1J2)**

Контакт	Сигнал	Контакт	Сигнал
1	Анод индикатора питания	2	5 В режима ожидания
3	Ключ	4	Анод индикатора сбоя вентилятора
5	Катод индикатора питания	6	Катод индикатора сбоя вентилятора
7	Анод светоиндикатора активности жесткого диска	8	Анод индикатора сбоя питания
9	Катод светоиндикатора активности жесткого диска	10	Катод индикатора сбоя питания
11	Кнопка питания	12	Анод светоиндикатора активности сетевого адаптера 1
13	Земля (кнопка питания)	14	Катод светоиндикатора активности сетевого адаптера 1
15	Кнопка перезагрузки	16	I2C SDA
17	Земля (кнопка Reset)	18	I2C SCL
19	Кнопка режима сна ACPI	20	Вскрытие корпуса
21	Земля (Кнопка режима сна ACPI)	22	Анод светоиндикатора активности сетевого адаптера 2
23	Кнопка отправки немаскируемого прерывания на процессор	24	Катод светоиндикатора активности сетевого адаптера 2
25	KEY	26	Ключ
27	Анод индикатора ID	28	Анод
29	ID LED Cathode	30	Катод готовности системы
31	Кнопка ID	32	анод индикатора сбоя жесткого диска
33	Земля (кнопка ID)	34	катод индикатора сбоя жесткого диска

### 9.6.1 Разъем VGA

В таблице ниже приведено описание контактов разъема VGA.

**Таблица 46. Схема контактов разъема VGA (J7A1)**

Контакт	Сигнал
1	Красный (аналоговый цветовой сигнал R)
2	Зеленый (аналоговый цветовой сигнал G)
3	Синий (аналоговый цветовой сигнал B)
4	Нет соединения
5	GND
6	GND
7	GND
8	GND
9	Нет соединения
10	GND
11	Нет соединения
12	DDCDAT
13	HSYNC (горизонтальная синхронизация)
14	VSYNC (вертикальная синхронизация)
15	DDCCLK

### 9.6.2 Разъемы SCSI

Серверная системная плата SE7501HG2 имеет два внутренних разъема SCSI. В таблице ниже приведена схема контактов разъема SCSI.

**Таблица 47. Схема контактов 68-контактного разъема SCSI (J1D1, J1F1)**

Номер контакта разъема	Сигнал	Сигнал	Номер контакта разъема
1	+DB (12)	-DB (12)	35
2	+DB (13)	-DB (13)	36
3	+DB (14)	-DB (14)	37
4	+DB (15)	-DB (15)	38
5	+DB (P1)	-DB (P1)	39
6	+DB (0)	-DB (0)	40
7	+DB (1)	-DB (1)	41
8	+DB (2)	-DB (2)	42
9	+DB (3)	-DB (3)	43
10	+DB (4)	-DB (4)	44
11	+DB (5)	-DB (5)	45
12	+DB (6)	-DB (6)	46
13	+DB (7)	-DB (7)	47
14	+DB (P)	-DB (P)	48
15	Земля	Земля	49
16	DIFFSENSE	Земля	50

17	TERMPWR	TERMPWR	51
18	TERMPWR	TERMPWR	52
19	Зарезервирован	Зарезервирован	53
20	Земля	Земля	54
21	+ATN	-ATN	55
22	Земля	Земля	56
23	+BSY	-BSY	57
24	+ACK	-ACK	58
25	+RST	-RST	59
26	+MSG	-MSG	60
27	+SEL	-SEL	61
28	+C/D	-C/D	62
29	+REQ	-REQ	63
30	+I/O	-I/O	64
31	+DB (8)	-DB (8)	65
32	+DB (9)	-DB (9)	66
33	+DB (10)	-DB (10)	67
34	+DB (11)	-DB (11)	68

### 9.6.3 Разъемы сетевых адаптеров

В серверной плате SE7501HG2 имеется блок из двух разъемов RJ45. Они поддерживают два гигабитных сетевых канала и содержат магнитные элементы. В таблице ниже приведено описание контактов разъема.

Таблица 48. Схема контактов блока из двух разъемов RJ45 в сетевом адаптере (J5A2)

Контакт	Сигнал	Контакт	Сигнал
1	CHGND	2	NICB_MDI3M
3	NICB_MDI2P	4	P2V5_NICB
5	NICB_MDI1M	6	NICB_MDI0P
7	P2V5_NICB	8	NICB_MDI3P
9	P2V5_NICB	10	NICB_MDI2M
11	NICB_MDI1P	12	P2V5_NICB
13	NICB_MDI0M	14	P2V5_NICA
15	NICA_MDI0P	16	NICA_MDI1M
17	P2V5_NICA	18	NICA_MDI2P
19	NICA_MDI3M	20	CHGND
21	NICA_MDI0M	22	P2V5_NICA
23	NICA_MDI1P	24	NICA_MDI2M
25	P2V5_NICA	26	NICA_MDI3P
27	NICA_LINK_LED_L	28	NICA_ACT_LED_L
29	NICA_LINK100_LED_L	30	NICA_LINK1000_LED_L
31	NICB_LINK_LED_L	32	NICB_ACT_LED_L
33	NICB_LINK100_LED_L	34	NICB_LINK1000_LED_L

### 9.6.4 Разъемы АТА

В серверной системной плате SE7501HG2 имеется два 40-контактных разъема АТА-100. Схема контактов обоих разъемов идентична. Ее описание приведено в таблице ниже.

**Таблица 49. Схема контактов 40-контактных разъемов АТА-100 (J1J4, J2J2)**

Контакт	Сигнал	Контакт	Сигнал
1	RESET_L	2	GND
3	DD7	4	IDE_DD8
5	DD6	6	IDE_DD9
7	DD5	8	IDE_DD10
9	DD4	10	IDE_DD11
11	DD3	12	IDE_DD12
13	DD2	14	IDE_DD13
15	DD1	16	IDE_DD14
17	DD0	18	IDE_DD15
19	GND	20	KEY
21	IDE_DMAREQ	22	GND
23	IDE_IOW_L	24	GND
25	IDE_IOR_L	26	GND
27	IDE_IORDY	28	GND
29	IDE_DMAACK_L	30	GND
31	IRQ_IDE	32	Test Point
33	IDE_A1	34	DIAG
35	IDE_A0	36	IDE_A2
37	IDE_DCS0_L	38	IDE_DCS1_L
39	IDE_HD_ACT_L	40	GND

### 9.6.5 Разъем USB

В серверной плате SE7501HG2 имеется блок из трех разъемов USB. В таблице ниже приведено описание контактов разъема.

**Таблица 50. Система контактов USB питания (J9A2)**

Контакт	Сигнал
1	USB_PWR<0> (5 В с плавким предохранителем)
2	USB_BCK0_L
3	USB_BCK0
4	GND
5	USB_PWR<1> (5 В с плавким предохранителем)
6	USB_BCK1_L
7	USB_BCK1
8	GND
9	USB_PWR<2> (5 В с плавким предохранителем)
10	USB_BCK2_L
11	USB_BCK2
12	GND

Через разъем на серверной системной плате может быть подключен еще один внешний порт USB. Схема контактов коннектора приведена в таблице ниже.

**Таблица 51. Схема контактов коннектора для подключения дополнительного порта USB (J4J1)**

Контакт	Сигнал	Описание
1	USB_PWR<5>	Положительный сигнал порта USB 5
2	USB_PWR<4>	Положительный сигнал порта USB 4
3	USB_VCK5_L	Отрицательный сигнал порта USB 5
4	USB_VCK4_L	Отрицательный сигнал порта USB 4
5	USB_VCK5	Положительный сигнал порта USB 5
6	USB_VCK4	Положительный сигнал порта USB 4
7	Земля	
8	Земля	
9	Нет контакта	KEY
10	TP_USB_OVRCUR3_L	Сигнал перегрузки по току порта USB на передней панели. Этот сигнал не подключен

### 9.6.6 Разъем флоппи-дисковода

В серверной системной плате SE7501HG2 имеется стандартный 34-контактный разъем для подключения флоппи-дисковода. Схема контактов этого разъема приведена в таблице ниже.

**Таблица 52. Схема контактов стандартного 34-контактного разъема для подключения флоппи-дисковода (J4J3)**

Контакт	Сигнал	Контакт	Сигнал
1	GND	2	FD_DENSEL0
3	GND	4	Test Point
5	KEY	6	FD_DENSEL1
7	GND	8	FD_INDEX_L
9	GND	10	FD_MTR0_L
11	GND	12	FD_DS1_L
13	GND	14	FD_DS0_L
15	GND	16	FD_MTR1_L
17	Test Point	18	FD_DIR_L
19	GND	20	FD_STEP_L
21	GND	22	FD_WDATA_L
23	GND	24	FD_WGATE_L
25	GND	26	FD_TRK0_L
27	Test Point	28	VCC
29	GND	30	FD_RDATA_L
31	GND	32	FD_HDSEL_L
33	GND	34	FD_DSKCHG_L

### 9.6.7 Разъемы последовательных портов

Серверная системная плата SE7501HG2 поддерживает два последовательных порта

- 1 Разъем DB-9, подключенный к последовательному порту А, располагается на задней стороне основной платы.

- Последовательный порт В, подключаемый к 9-контактному разъему на серверной системной плате.

В таблицах ниже описываются контакты этих двух портов.

**Таблица 53. Схема контактов заднего последовательного порта DB9 (Serial A) (J8A1)**

Контакт	Сигнал	Описание
7	RTS	Запрос на отправку
4	DTR	Готовность терминала данных
3	TD	Передача данных
5	SGND	Сигнал заземления
9	RI	Индикатор звонка (Ring Indicate)
2	RD	Прием данных
1	DCD	Обнаружение несущей
8	CTS	Очистка для отправки
6	DSR	Готовность набора данных

**Таблица 54. Схема контактов 9-контактного коннектора для подключения последовательного порта (Serial B) (J1B1)**

Контакт	Сигнал	Описание	Схема контактов коннектора COM2
1	DCD	Обнаружение несущей	
2	DSR	Готовность набора данных	
3	RD	Прием данных	
4	RTS	Запрос на отправку	
5	TD	Передача данных	
6	CTS	Очистка для отправки	
7	DTR	Готовность терминала данных	
8	RI	Индикатор звонка	
9	SGND	Сигнал заземления	

### 9.6.8 Параллельный порт

В серверной системной плате SE7501HG2 поддерживается один параллельный порт DB-25, расположенный на задней панели ввода/вывода. В таблице ниже приведено описание контактов этого порта.

**Таблица 55. Схема контактов параллельного порта DB-25 (J7A2)**

Контакт	Сигнал	Контакт	Сигнал
1	STROBE_L	2	DATA0
3	DATA1	4	DATA2
5	DATA3	6	DATA4
7	DATA5	8	DATA6
9	DATA7	10	ACK_L

11	BUSY (занято)	12	PAPER_END
13	SELECT	14	AUTOFD_L
15	ERROR_L	16	INIT_L
17	SLCT_INPUT_L	18	GND
19	GND	20	GND
21	GND	22	GND
23	GND	24	GND
25	GND		

### 9.6.9 Разъем для подключения клавиатуры и мыши

Для подключения клавиатуры и мыши используются два внешних порта PS/2, расположенные в одном блоке. Верхний порт помечен как порт для мыши, а нижний - как порт для клавиатуры, хотя эти два порта являются взаимозаменяемыми. В таблице ниже описывается схема контактов разъемов PS/2.

Таблица 56. Схема контактов разъемов PS/2 для клавиатуры и мыши (J9A1)

Клавиатура		Мышь	
Контакт	Сигнал	Контакт	Сигнал
1	KBDATA	1	MSDATA
2	N/C	2	N/C
3	GND	3	GND
4	Fused 5V	4	Fused 5V
5	KBCLK	5	MSCLK
6	N/C	6	N/C

## 9.7 Различные коннекторы

### 9.7.1 Коннекторы вентиляторов

На серверной системной плате SE7501HG2 имеется семь трехконтактных разъемов для подключения вентиляторов. Вентиляторы помечены Sys Fan1-5, CPU1 и CPU2. Вентиляторы процессора 1 и процессора 2 (CPU1 и CPU2) не поддерживают переключение скоростей, оба вентилятора процессоров подключены к шине питания 12 В для работы на полной скорости.

**Примечание:** Коннекторы для вентиляторов процессоров поддерживают только те типы вентиляторов, для которых не требуется управление скоростью, например, вентиляторы, используемые в теплоотводах процессоров.

Коннекторы для вентиляторов корпуса помечены следующим образом: Sys Fan1, Sys Fan2, Sys Fan3, Sys Fan4 и Sys Fan5. Эти коннекторы поддерживают управление скоростью вентиляторов, и к ним могут подключаться вентиляторы с переключаемыми скоростями. Для каждого из шести вентиляторов корпуса выделен двухконтактный коннектор для поддержки функции горячей замены вентилятора (контакты "Fan Presence" (присутствие вентилятора) и "LED" (индикатор)).

Таблица 57. Схема контактов трехконтактных коннекторов для вентиляторов (J5A1, J4A1, J4K4, J4K2, J2K4, J2K1, J7F1, J5F1)

Контакт	Сигнал	Тип	Описание
1	Земля	Power	Заземление
2	Fan Power	Power	Питание вентиляторов с переключаемой скоростью (кроме вентиляторов процессора, работающих от шины питания 12 В)
3	Fan Tach	Выход	Сигнал FAN_TACH подается на контроллер BMC для мониторинга скорости вентилятора

Таблица 58. Схема контактов опциональных двухконтактных коннекторов для вентиляторов с функцией горячей замены (J5B1, J4B1, J4K5, J4K3, J2K5, J2K2)

Контакт	Сигнал	Тип	Описание
1	PRESENCE	Вход	Контакт обнаружения присутствия вентилятора
2	LEDPWR	Power	Индикатор горячей замены вентилятора

## 10. Конфигурационные переключатели

В данном разделе описывается установка переключателей серверной системной платы.

### 10.1 Переключатели восстановления и обновления системы

На серверной плате SE7501HG2 имеется два блока переключателей. На одном 11-контактном коннекторе (J1H1), расположенном на краю основной платы, рядом с разъемом для подключения передней панели, расположено три 3-контактных блока переключателей, используемых для установки опций восстановления и обновления системы. На втором 3-контактном коннекторе (J1J1) расположен один 3-контактный блок переключателей, используемый для настройки опций восстановления BMC. На рисунке ниже изображена заводская установка всех переключателей.

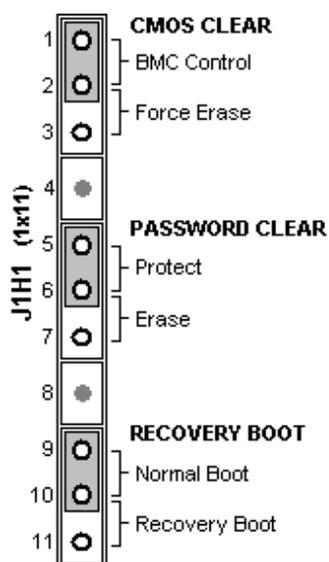


Рисунок 13. Конфигурационные переключатели в серверной системной плате SE7501HG2 (J1H1)

В таблице ниже описываются все варианты установки переключателей.

Таблица 59. Варианты установки конфигурационных переключателей

Option	Описание
Очистка CMOS	Если переключатель соединяет контакты 1 и 2 (по умолчанию), контроллер BMC контролирует сохранение конфигурационных данных CMOS. Если переключатель соединяет контакты 2 и 3, в CMOS записываются значения по умолчанию, установленные на заводе.
Password Clear	Если переключатель соединяет контакты 5 и 6 (по умолчанию), пароли BIOS Setup сохраняются при перезагрузке системы. Если переключатель соединяет контакты 6 и 7, пароли администратора и пользователя очищаются при перезагрузке системы.
Восстановление загрузочного блока	Если переключатель соединяет контакты 9 и 10 (по умолчанию), система пытается загрузиться, используя код BIOS, записанный во флэш-памяти. Если переключатель соединяет контакты 10 и 11, BIOS попытается произвести загрузку с восстановлением, загружая код BIOS с дискеты. Это обычно используется при порче кода BIOS.

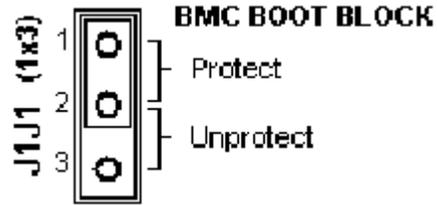


Рисунок 14. Конфигурационные перемычки контроллера BMC в серверной плате SE7501HG2 (J1J1)

В таблице ниже описываются все варианты установки перемычек.

Таблица 60. Варианты установки конфигурационных перемычек BMC

Option	Описание
BMC Boot Block	Если перемычка соединяет контакты 1 и 2 (по умолчанию), контроллер BMC защищает от записи флэш-память BMC. Если перемычка соединяет контакты 2 и 3, контроллер BMC снимает защиту, позволяя произвести обновление загрузочного блока.

## 11. Информация о питании системы

### 11.1 Абсолютные максимальные ограничения

Использование системной платы SE7501HG2 при условиях, превышающих ограничения, перечисленные в таблице ниже, может привести к повреждению системы. Таблица предназначена для целей нагрузочного тестирования. Использование системы при крайних допустимых значениях в течение длительного времени может повлиять на надежность системы.

**Таблица 61. Абсолютные максимальные ограничения**

Температура эксплуатации	5 °C до 50 °C <sup>1</sup>
Температура при хранении	От -55 °C до +150 °C
Напряжение всех сигналов с учетом заземления	-0,3 В до Vdd + 0,3В <sup>2</sup>
Напряжение 3,3 В с учетом заземления	От -0,3 В до 3,63 В
Напряжение 5 В с учетом заземления	От -0,3 В до 5,5 В

**Примечания:**

1. Chassis design must provide proper airflow to avoid exceeding Intel® Xeon™ case temperature.
2. VDD - напряжение питания для устройства

### 11.2 Энергетические параметры серверной платы Intel® SE7501HG2

В таблице ниже приведены параметры энергопотребления для каждой шины питания платы с двумя процессорами (не более 30 Вт для каждого), > 1 ГГц FMB @ 75% использования. В данную конфигурацию включены четыре модуля DIMM, работающие с производительностью не более 70%. Значения в таблице должны использоваться только для справки. Для различных аппаратных конфигураций эти данные будут различаться. Данные в таблице отражают стандартную модель использования при нагрузке выше средней.

**Таблица 62. Энергетические параметры серверной платы Intel® SE7501HG2**

SE7501HG2	3,3V	5.V	12.V	5.VSB	
Процессоры			15.47		
Память/Клавиатура/Мышь		0,50A	7,02A		
Системные платы для серверов	2,97A	1,99A	2,20 A	1,81A	
Вентиляторы			4,16A		
Накопители на жестких дисках		8,00A	12,50A		
Разъемы PCI	9,09A	6,00A			
Периферийные устройства		0,90A	1,10 A		
Общий ток	12,06A	17,39A	42,45A	1,81A	<b>Общая мощность</b>
Общая мощность	39.80W	86.95W	509.40W	9.05W	645.34W

### 11.3 Спецификации блока питания

В данном разделе содержатся рекомендации по конструкции блока питания для использования в системах на базе серверной платы SE7501HG2, в том числе спецификации электрических параметров и характеристики последовательности включения/выключения.

Таблица 63. Спецификация статического напряжения блока питания серверной платы Intel® SE7501HG2

Параметр	Минимальное значение	Nom	Максимальное значение	Единица измерения	Относительная погрешность
+3,3 В	+3.25	+3.30	+3.35	$V_{rms}$	+1.5/-1.5%
+5 В	+4.90	+5.00	+5.10	$V_{rms}$	+2/-2%
+12 В	+11.76	+12.00	+12.24	$V_{rms}$	+2/-2%
-12 В	-11.40	-12.20	-13.08	$V_{rms}$	+9/-5%
+5 В SB	+4.85	+5.00	+5.20	$V_{rms}$	+4/-3%

Таблица 64. Спецификация динамического напряжения блока питания серверной платы Intel® SE7501HG2

Вывод	Минимальное значение	Максимальное значение	Относительная погрешность
+3,3 В	3,20 В	3,46 В	+5 / -3 %
+5 В	4,80 В	5,25 В	+5 / -4 %
+12 В	11,52 В	12,6 В	+5 / -4 %
+5 V SB	4,80 В	5,25 В	+5/ -4%

### 11.3.1 Синхронизация питания

В данном разделе описываются временные требования, устанавливаемые при работе с одним блоком питания. Время нарастания напряжения на выходе от 10% до значений в пределах установленных параметров ( $T_{vout\_rise}$ ) должно составлять от 5 до 70 мс. Напряжение на выходе на линиях +3,3 В, +5 В и +12 В должно подниматься одновременно. Все напряжение на выходе должно подниматься монотонно. Все выходное напряжение должно нарастать монотонно. Напряжение на линии +5 В должно быть больше напряжения на линии +3,3 В в любой момент времени, однако разница никогда не должна превышать 2,25 В. Каждое выходное напряжение должно достигать требуемого значения в пределах 50 мс ( $T_{vout\_on}$ ) и начать падать в пределах 400 мс ( $T_{vout\_off}$ ) по сравнению с другими напряжениями на выходе. На рисунке ниже приведены временные требования к напряжению на выходе.

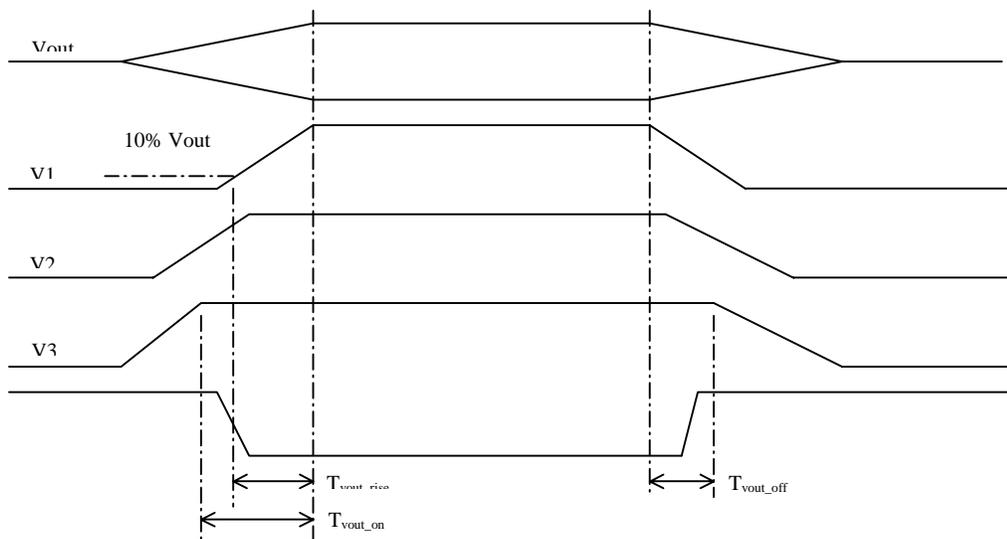


Рисунок 15. Синхронизация выходного напряжения

В таблицах ниже приведены временные требования к одному источнику питания, подключенному к сети переменного тока, с низким сигналом PSON и сигналом PSON при подаче напряжения переменного тока. Сигнал AСOK# не используется для включения отсчета времени для блока питания.

Таблица 65. Параметры синхронизации напряжения

Описание	Описание	Мин. Значение	Макс. Значение	Единица измерения
$T_{vout\_rise}$	Время нарастания выходного напряжения для каждого выхода.	5	70	Мс
$T_{vout\_on}$	Все выходы должны достичь требуемого значения со следующим временным разбросом.		50	Мс
$T_{vout\_off}$	На всех выходах достигнутое значение должно упасть со следующим временным разбросом.		400	Мс

Таблица 66. Синхронизация включения/выключения питания

Описание	Описание	Мин. Значение	Макс. Значение	Единица измерения
$T_{sb\_on\_delay}$	Задержка от сети переменного тока передается на линию 5VSB в пределах стабилизации.		1500	Мс
$T_{ac\_on\_delay}$	Задержка от сети переменного тока передается на все выходные напряжения в требуемых пределах.		2500	Мс
$T_{vout\_holdup}$	Время, в течение которого все напряжения на выходе остаются в требуемых пределах при отключении сети переменного ток	21		Мс
$T_{pwok\_holdup}$	Время между отключением сети переменного тока и отключением сигнала PWOK	20		Мс
$T_{pson\_on\_delay}$	Задержка между активизацией PSON# до тех пор, пока напряжение на выходе находится в стабильных пределах.	5	400	Мс
$T_{pson\_pwok}$	Время между деактивацией PSON# и деактивацией PWOK.		50	Мс

Tpwok_on	Время от достижения напряжения на выходах находится в требуемых пределах до активации сигнала PWOK.	100	1000	Мс
Tpwok_off	Задержка между отключением сигнала PWOK и выходом напряжений на выходе (3,3В, 5В, 12В, -12В) из требуемых пределов.	2		Мс
Tpwok_low	Время нахождения сигнала PWOK в отключенном состоянии во время цикла включения/отключения с помощью выключателя или сигнала PSON.	100		Мс
Tsb_vout	Задержка между сохранением стабильного напряжения 5В в режиме ожидания и регулированием напряжения на выходе после включения сети переменного тока и ее выключения.	50	1000	Мс

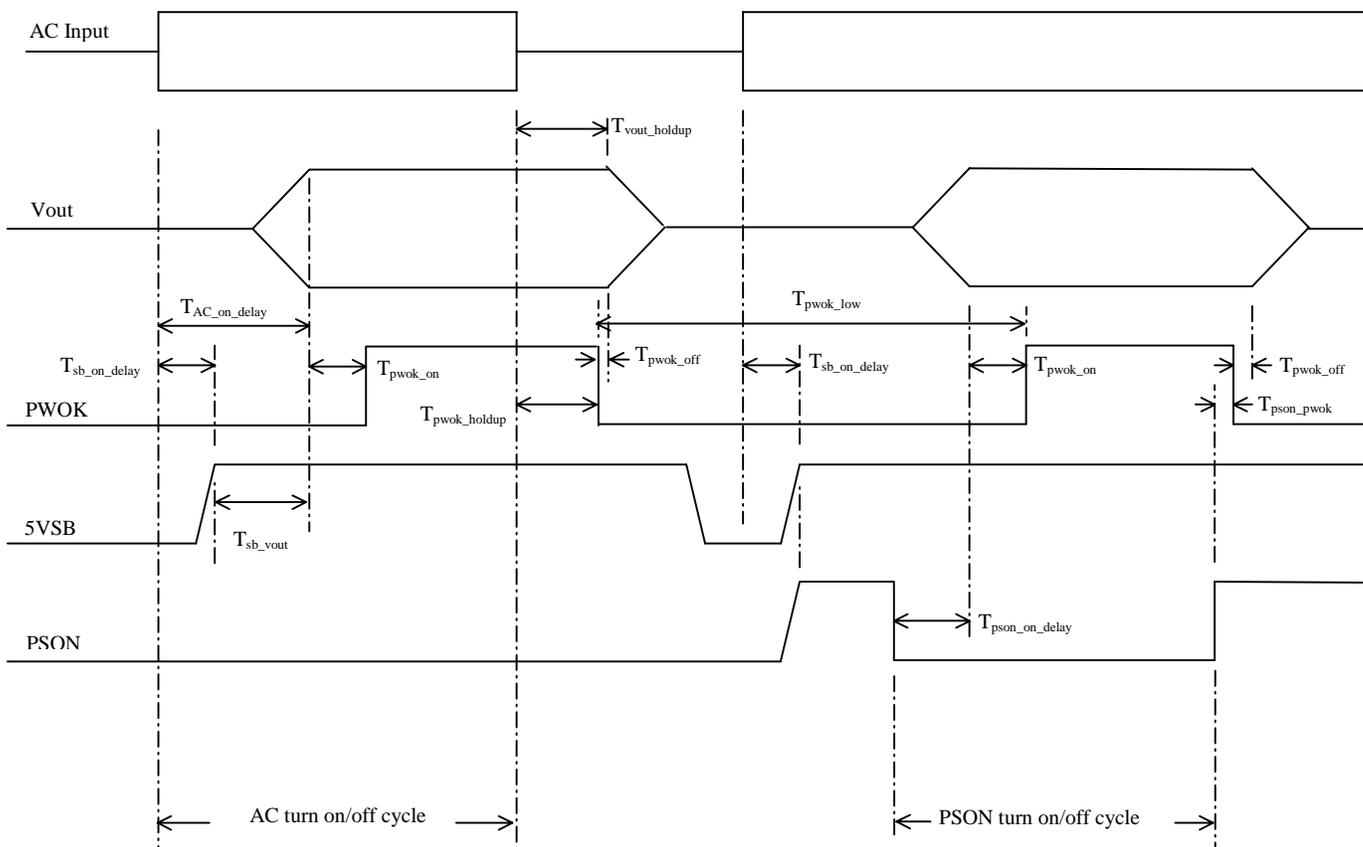


Рисунок 16. Время включения/выключения

### 11.3.2 Спецификации синхронизации восстановления напряжения

Блок питания должен соответствовать следующим требованиям к времени восстановления напряжения при изменении нагрузки:

- 1 Напряжение должно сохраняться в пределах  $\pm 5\%$  от номинального напряжения на линиях +5 В, +12 В, 3,3 В, -5 В и -12 В при мгновенных изменениях нагрузки, как указано в таблице ниже.
- 2 Ограничения стабилизации напряжения должны поддерживаться на всем диапазоне входа переменного тока и при любых допустимых внешних условиях и температуре.
- 3 Напряжения должны оставаться стабильными согласно графику Бode и переходным характеристикам. Суммарная погрешность импульсного перенапряжения, заданной точки, стабилизации и отрицательного всплеска напряжения не может превышать  $\pm 5\%$  от установленного напряжения на выходе. Измерения переходных характеристик должны проводиться при частоте повторения смены нагрузки с 50 Гц до 5 кГц. Скорость нарастания выходного напряжения не может превышать 0,2 А /нс.

Таблица 67. Требования к переходной нагрузке

Вывод	Шаговая нагрузка	Начальный уровень	Конечный уровень	Скорость нарастания
+3,3 В	4,8 А	30 Мин. нагрузка	Мин. нагрузка +4,8 А и повышение до максимальной нагрузки	0,50 А/нс
+5 В	3,0 А	30 Мин. нагрузка	Мин. нагрузка +3,0 А и повышение до максимальной нагрузки	0,50 А/нс
+12 В	10,4 А	Мин. нагрузка	Мин. нагрузка +10,4 А и повышение до максимальной нагрузки	0,50 А/нс
+5 В SB	500 мА	Мин. нагрузка	Мин. нагрузка +500 мА и повышение до максимальной нагрузки	0,50 А/нс
-12 В	325 мА	Мин. нагрузка	Мин. нагрузка +325 мА и повышение до максимальной нагрузки	0,50 А/нс

## 12. Нормативная информация и сведения по интеграции

---

### 12.1 Соответствие продукции нормам и правилам

#### 12.1.1 Соответствие продукции нормам безопасности

Серверная системная плата SE7501HG2 соответствует следующим нормам безопасности:

- 1 UL 1950 - CSA 950 (США/Канада)
- 2 EN 60 950 (ЕС)
- 3 IEC60 950 (Международные)
- 4 CE - Директива низкого напряжения (73/23/ЕЕС) (ЕС)
- 5 EMKO-TSE (74-SEC) 207/94 (Скандинавия)
- 6 ГОСТ R 50377-92 (Россия)

#### 12.1.2 Соответствие продукции нормам электромагнитной совместимости

Система на базе системной платы SE7501HG2 была протестирована на соответствие нижеперечисленным нормам и правилам по электромагнитной совместимости при установке в совместимый корпус Intel и признана удовлетворяющей требованиям этих норм и правил. Информацию по совместимым корпусам можно получить у представителя корпорации Intel в Вашем регионе.

- 1 FCC (соответствует классу А) - Испускаемое и передаваемое излучение (США).
- 2 ICES-003 (Класс А) - Испускаемое и передаваемое излучение (Канада).
- 3 CISPR 22 (Класс А) - Испускаемое и передаваемое излучение (Международный).
- 4 EN55022 (Класс А) - Испускаемое и передаваемое излучение (ЕС).
- 5 EN55024 (Защита) (ЕС).
- 6 CE – Директива по электромагнитной совместимости (89/336/ЕЕС) (ЕС)
- 7 AS/NZS 3548 (Класс А) - Испускаемое и передаваемое излучение (Австралия/Новая Зеландия)
- 8 RRL (Класс А) - Испускаемое и передаваемое излучение (Корея)
- 9 BSMI CNS13438 (Класс А) - Испускаемое и передаваемое излучение (Тайвань).

#### 12.1.3 Соответствие продукции нормам и правилам маркировки

Настоящая продукция содержит следующую сертификационную маркировку.

- 1 Маркировка сURus
- 2 Маркировка ЕС
- 3 Маркировка ГОСТ РФ
- 4 Маркировка C-Tick (Австралия)
- 5 Сертификационный номер BSMI 39021904 (Тайвань) и предупреждение BSMI EMC

## 12.2 Замечания по электромагнитной совместимости

### 12.2.1 Европа (декларация соответствия ЕС)

Данная продукция была протестирована на соответствие Директиве о низком напряжении (73/23/ЕЕС) и Директиве по электромагнитной совместимости (89/336/ЕЕС) и была признана соответствующая данным требованиям. Для подтверждения данного соответствия продукция была маркирована соответствующим образом.

### 12.2.2 Министерство связи Австралии (ACA) (декларация соответствия C-Tick)

Данная продукция была протестирована на соответствие стандартам AS/NZS 3548 и требованиям по излучению ACA, была признана соответствующей этим стандартам. Продукция должна быть маркирована знаком C-Tick для подтверждения этого соответствия.

### 12.2.3 Декларация соответствия требованиям министерства экономического развития Новой Зеландии

Данная продукция была протестирована на соответствие стандартам AS/NZS 3548 и была признана соответствующей требованиям министерства экономического развития Новой Зеландии к электромагнитному излучению.

### 12.2.4 BSMI (Тайвань)

Маркировка сертификационного номера BSMI 3902I904 сделана трафаретной печатью на внутренней стороне серверной платы. На серверной плате изображено предупреждение BSMI по электромагнитной совместимости.

警告使用者：

這是甲類的資訊產品，在居住的環境中使用時，可能會造成射頻干擾，在這種情況下，使用者會被要求採取某些適當的對策。

## 12.3 Замена резервной батареи

Литиевая батарея серверного корпуса обеспечивает питание часов реального времени в течение 10 лет при отсутствии других источников питания. Когда батарея начинает садиться, подаваемое ею напряжение падает и настройки сервера, хранящиеся в памяти CMOS RAM (например, дата и время) могут исказиться. Список утвержденных устройств Вы можете получить у своего дилера или представителя службы поддержки.

### ОСТОРОЖНО

Опасность взрыва при неправильной замене батареи. Батарея может быть заменена только на аналогичное устройство или устройство аналогичного типа, рекомендованное производителем оборудования. Утилизация использованных батарей должна производиться согласно инструкциям производителя.



**ADVARSEL!**

Lithiumbatteri - Eksplosionsfare ved fejlagtig h ndtering. Udsiftning m  kun ske med batteri af samme fabrikat og type. Lev r det brugte batteri tilbage til leverand ren.



**ADVARSEL**

Lithiumbatteri - Eksplosjonsfare. Ved utskifting benyttes kun batteri som anbefalt av apparatfabrikanten. Brukt batteri returneres apparatleverand ren.



**VARNING**

Explosionsfara vid felaktigt batteribyte. Anv nd samma batterityp eller en ekvivalent typ som rekommenderas av apparattillverkaren. Kassera anv nt batteri enligt fabrikantens instruktion.



**VAROITUS**

Paristo voi r j ht , jos se on virheellisesti asennettu. Vaihda paristo ainoastaan laitevalmistajan suosittelemaan tyyppiin. H vit  k ytetty paristo valmistajan ohjeiden mukaisesti.

# 13. Механические спецификации

Схема серверной системной платы SE7501HG2 приведена на рисунке ниже.

Рисунок 17. Сборочный чертеж серверной системной платы Intel SE7501HG2

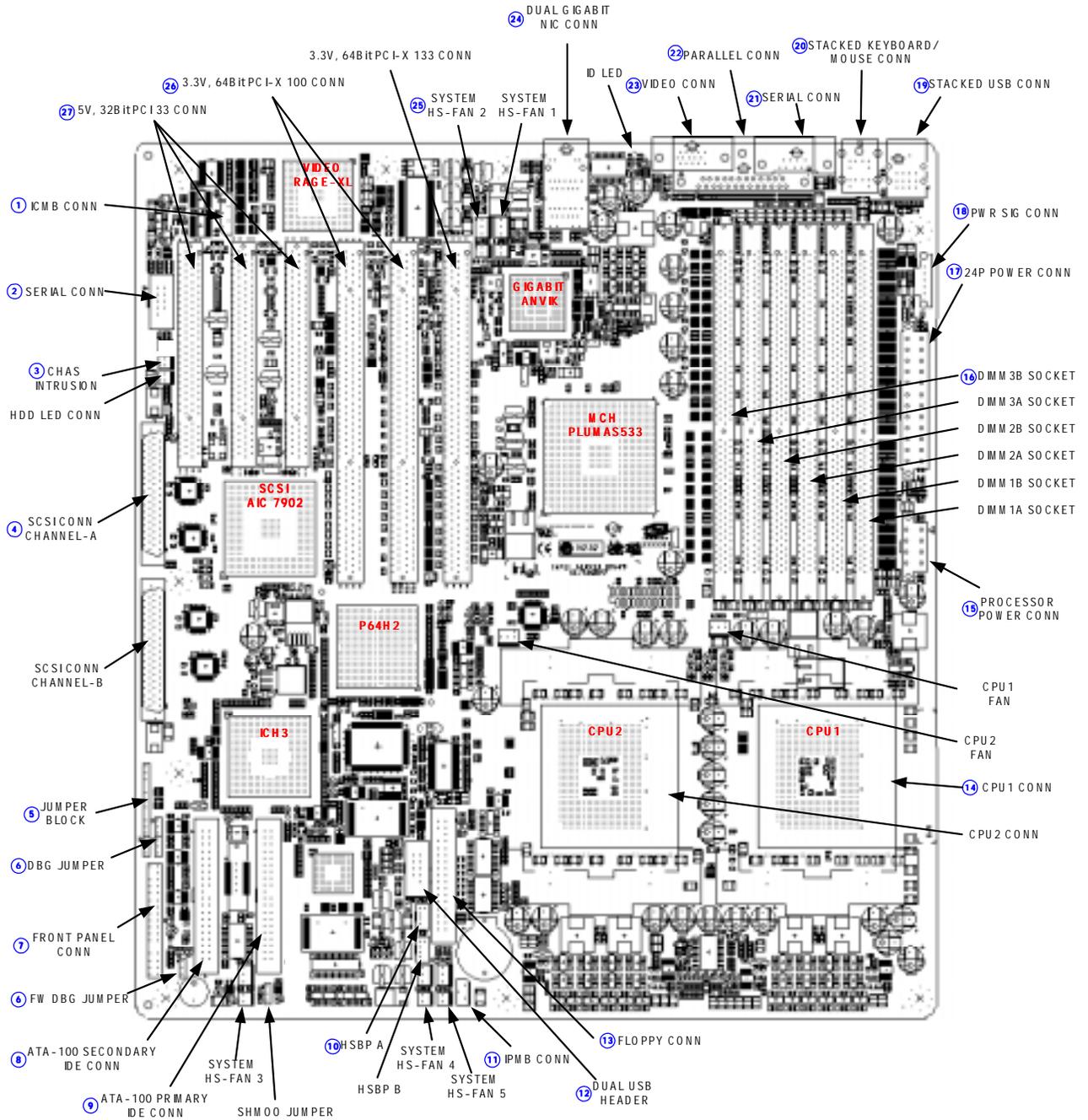


Таблица 68. Спецификации разъемов серверной системной платы

Описание	Кол-во	Производитель и номер детали	Описание
1	1	Molex* 22-43-6050	5-контактный коннектор ICMB
2	1	Wooyoung* BHS-9A(R)-2.54D	9-контактный разъем последовательного порта
3	3	Foxconn* HF06021-P1	2-контактный разъем, EMP IN USE, Chas. Индикатор вскрытия и жесткого диска
4	2	AMP* 6-316173-7	68-контактный коннектор SCSI
5	1	Wooyoung SPS01-S11A-5A3-R2	9-контактный разъем
6	5	Wooyoung SPS01-S03A-5A1	3-контактный разъем, BMC, DBG, SHMOO
7	1	Wooyoung SPS01-D34A-R3	34-контактный разъем передней панели
8	1	Wooyoung BHS-33A-2.54D	40-контактный разъем ATA-100 (белый)
9	1	WorWin* W31-007-4020	40-контактный разъем ATA-100 (голубой)
10	2	Foxconn HF55040-P1	4-контактный внешний разъем IPMB, HSBP
11	1	Molex 22-44-7031	3-контактный коннектор IPMB
12	1	ТАСТ* 100-009-501-J11-T	9-контактный разъем USB
13	1	Wooyoung BHS-33A-2.54D	33-контактный разъем флоппи-дисковода
14	2	AMP C-1489688-1	604-контактный разъем процессора PGA604
15	1	Molex 44206-0003	8-контактный разъем питания 12 В
16	6	WinWin* W2DRD-184-A2A-3L2B	184-контактный коннектор DIMM
17	1	Molex 44472-2470	24-контактный коннектор питания
18	1	Molex 70545-0039	5-контактный аксиальный коннектор питания
19	1	Foxconn UB11123-M1	12-контактный разъем USB
20	1	Foxconn MH11061-PD2	6P – один разъем PS/2 (клавиатура/мышь)
21	1	ТАСТ 100-009-501-J11-T	10-контактный коннектор последовательного порта
22	1	ТАСТ 106-025-601-51A-T	25-контактный разъем параллельного порта
23	1	ТАСТ 147-015-601-C1A-T	15-контактный разъем видео порта
24	1	Foxconn JFM31A1A-0105W	34-контактный разъем для двухканального гигабитного сетевого адаптера
	8	Foxconn HF08030-P1	3-контактный разъем, CPU-Fan, System-Fan
	6	Foxconn HF08020-P1	2-контактный разъем System-Fan, HS-FAN
26	3	Molex 89177-9260	184-контактный разъем 64bit PCI-X
27	3	Molex 87249-6010	120-контактный коннектор PCI 32bit

## Словарь

В данном приложении содержатся термины, используемые в предшествующих главах. Для удобства использования сначала приведены термины, начинающиеся с цифр (например, “82460GX”), а затем остальные термины в алфавитном порядке (например, “AGP 4x”). Затем в первую очередь вводятся акронимы, а затем идут простые термины.

Термин	Определение
Интерфейс ACPI	Расширенный интерфейс конфигурации и питания
ASIC	Специализированная интегральная микросхема сетевого адаптера (ASIC)
BGA	Корпус с матричным расположением шариковых выводов (BGA)
BIOS	Базовая система ввода/вывода
BIST	Встроенный модуль автоматического тестирования
BMC	Контроллер управления серверной платой
Bridge	Цепь, соединяющая две компьютерные шины и позволяющая агенту одной шины получать доступ к другой шине.
BSP	Загрузочный процессор (Bootstrap Processor)
Byte	8 бит.
IOB	Концентратор 64-разрядной шины PCI
CMOS	В настоящей спецификации данный термин означает PC-AT-совместимый участок памяти объемом 128 байт с резервным питанием от батареи, обычно располагающийся на серверной плате.
SB	Стандартный концентратор контроллеров ввода/вывода
EMP	Порт аварийного управления.
EPS	Внешняя спецификация продукции
FRB	Отказоустойчивую загрузку
FRU	Устройство, заменяемое в полевых условиях
ГБ	1024 МБ
GPIO	Общечеловеческое устройство ввода/вывода
Гц	Герц (1 цикл/сек.)
I <sup>2</sup> C	Шина с интегрированной цепью
IA	Архитектура Intel®
ICMB	Интеллектуальная шина управления корпусом (Intelligent Chassis Management Bus)
IERR	Внутренняя ошибка
IP	Протокол Интернет
IPMB	Шина интеллектуального управления платформой
IPMI	Интерфейс интеллектуального управления платформой
ITP	Целевой зонд (in-target probe)
КБ	1024 байта.
ЛС	Локальная сеть
LCD	Жидкокристаллический дисплей
LPC	Малое количество контактов (Low pin count)
МБ	1024 КБ
Ms	Миллисекунда
Mux	мультиплексор
NIC	Сетевой адаптер
NMI	Немаскируемое прерывание
OEM	изготовитель комплектного оборудования

Ohm	Ом, единица электрического сопротивления
P32-A	32-разрядный сегмент PCI
P64-B	Полноразмерный сегмент PCI-X 64/100 МГц
P64-C	Сегмент низкопрофильной шины PCI-X (64 бит, 133 МГц)
PGA	Корпус с матричным расположением штырьковых выводов (PGA)
POST	Тестирование системы при включении (Power-on Self Test)
RAM	Оперативное запоминающее устройство, ОЗУ
RISC	Вычисления с сокращенным набором команд (Reduced instruction set computing)
ROM	постоянное запоминающее устройство, ПЗУ
DDR	Синхронное динамическое ЗУПВ
SEL	Журнал событий системы
SM	Управление сервером
SMI	Прерывание управления сервером. SMI имеет самый высокий приоритет среди немаскируемых прерываний.
подлежит определению	Подлежит определению
UART	Универсальный асинхронный приемопередатчик
Порт USB	Универсальная последовательная шина (Universal Serial Bus)
Слово	16-битное количество

## ПРИЛОЖЕНИЕ А: Датчики платформы для серверной системы Intel® SE7501HG2

Название датчика	Номер датчика	Тип датчика	Тип события/показаний	Признаки начала события	Включение/отключение сигнала	Показания/Начало	Данные события	Перенаправление	Резервный
Статус источника питания	01h	Power Unit 09h	Sensor Specific 6Fh	Питание выключено Выключение/включение питания Потеря питания сети переменного тока Сбой программного управления питанием Power Unit Failure	As	–	Активация смещения	A	X
Резервирование источника питания	02h	Power Unit 09h	Generic 0Bh	Потеря резервирования	As	–	Активация смещения	A	X
Контрольный	03h	Watchdog2 23h	Sensor Specific 6Fh	Время истекло: Аппаратная перезагрузка Выключение питания Выключение/включение питания Прерывание таймера	As & De	–	Активация смещения	A	X
Нарушение безопасности платформы	04h	Нарушение безопасности платформы Попытка 06h	Sensor Specific 6Fh	Попытка нарушения защищенного режима Внешний доступ с неверным паролем	As	–	Активация смещения	A	X
Физическое нарушение безопасности	05h	Physical Security 05h	Sensor Specific 6Fh	Вскрытие корпуса Потеряна связь с локальной сетью	As & De	Вскрытие корпуса Потеряна связь с локальной сетью	Активация смещения	A	X
Ошибка POST	06h	POST error 0Fh	Sensor Specific 6Fh	Ошибка POST	As	–	POST код	A	–
Датчик критических прерываний	07h	Critical Interrupt 13h	Sensor Specific 6Fh	Ошибка шины при нажатии кнопки NMI на передней панели	As & De	–	Активация смещения	A	–
Память	08h	Memory 0Ch	Sensor Specific 6Fh	Неустраняемая ошибка памяти	As	–	Активация смещения	A	–
Запись событий отключена	09h	Event Logging Disabled 10h	Sensor Specific 6Fh	Устраняемая ошибка памяти Запись отключена Область записи очищена	As	–	Активация смещения	A	X
Аудит сеансов	0Ah	Session Audit 2Ah	Sensor Specific 6Fh	00: Активация	As	–	В соответствии с	A	X

		2Ah	6Fh	сеанса 01: Деактивация сеанса			определе- нием IPMI		
BB +1,2В	10h								–
BB +1,25V_A	11h								–
BB +1,8В	12h								–
BB +1,8В режима ожидания	13h								X
BB +2,5В	14h								–
BB +3,3В	15h								–
BB +3,3В вспомогательная линия	16h								–
BB +5В	17h								–
BB +5В режима ожидания	18h	Напряжение 02h	Порог 01h	[u,l][c,nc]	As & De	Аналого- вый	R, T	A	X
BB +12В	19h	Напряжение 02h	Порог 01h	[u,l][c,nc]	As & De	Аналого- вый	R, T	A	–
BB +12В модуль VRM	1Ah	Напряжение 02h	Порог 01h	[u,l][c,nc]	As & De	Аналого- вый	R, T	A	–
BB -12V	1Bh	Напряжение 02h	Порог 01h	[u,l][c,nc]	As & De	Аналого- вый	Напряже- ние 02h	Порог 01h	[u,l][c,nc]
BB VBAT	1Ch	Напряжение 02h	Порог 01h	[u,l][c,nc]	As & De	Аналого- вый	Напряже- ние 02h	Порог 01h	[u,l][c,nc]
BB Temp	30h	Температура 01h	Порог 01h	[u,l][c,nc]	As & De	Аналого- вый	Напряже- ние 02h	Порог 01h	[u,l][c,nc]
Температура передней панели	31h	Температура 01h	Порог 01h	[u,l][c,nc]	As & De	Аналого- вый	Напряже- ние 02h	Порог 01h	[u,l][c,nc]
Температура ускорения вентиляторов задней части корпуса	32h	OEM C7h	Порог 01h	[u][nc]	As & De	Аналого- вый	Напряже- ние 02h	Порог 01h	[u,l][c,nc]
Температура ускорения вентиляторов передней части корпуса	33h	OEM C7h	Порог 01h	[u][nc]	As & De	Аналого- вый	Напряже- ние 02h	Порог 01h	[u,l][c,nc]
Тахометр вентилятора 1	40h	Вентилятор 04h	Порог 01h	[u,l][c,nc]	As & De	Аналого- вый	Напряже- ние 02h	Порог 01h	[u,l][c,nc]
Тахометр вентилятора 2	41h	Вентилятор 04h	Порог 01h	[u,l][c,nc]	As & De	Аналого- вый	Напряже- ние 02h	Порог 01h	[u,l][c,nc]
Тахометр вентилятора 3	42h	Вентилятор 04h	Порог 01h	[u,l][c,nc]	As & De	Аналого- вый	R, T	M	–
Тахометр вентилятора 4	43h	Вентилятор 04h	Порог 01h	[u,l][c,nc]	As & De	Аналого- вый	R, T	M	–
Тахометр вентилятора 5	44h	Вентилятор 04h	Порог 01h	[u,l][c,nc]	As & De	Аналого- вый	R, T	M	–
Тахометр вентилятора 6	45h	Вентилятор 04h	Порог 01h	[u,l][c,nc]	As & De	Аналого- вый	R, T	M	–
Цифровой сигнал вентилятора 1	50h	Вентилятор 04h	Digital Discrete 06h	Датчик производитель- ности или задержка	As & De	–	Активация смещения	M	–
Цифровой сигнал вентилятора 2	51h	Вентилятор 04h	Digital Discrete 06h	Датчик производитель- ности или задержка	As & De	–	Активация смещения	M	–
Цифровой сигнал вентилятора 3	52h	Вентилятор 04h	Digital Discrete 06h	Датчик производитель- ности или	As & De	–	Активация смещения	M	–

				задержка					
Цифровой сигнал вентилятора 4	53h	Вентилятор 04h	Digital Discrete 06h	Датчик производительности или задержка	As & De	–	Активация смещения	M	–
Цифровой сигнал вентилятора 5	54h	Вентилятор 04h	Digital Discrete 06h	Датчик производительности или задержка	As & De	–	Активация смещения	M	–
Цифровой сигнал вентилятора 6	55h	Вентилятор 04h	Digital Discrete 06h	Датчик производительности или задержка	As & De	–	Активация смещения	M	–
Оконечное напряжение на канале LVDS SCSI A	60h	Напряжение 02h	Порог 01h	[u,l][c,nc]	As & De	Аналоговый	R, T	A	–
Оконечное напряжение на канале LVDS SCSI B	61h	Напряжение 02h	Порог 01h	[u,l][c,nc]	As & De	Аналоговый	R, T	A	–
Блок питания - состояние 1	70h	Power Supply 08h	Sensor Specific 6Fh	Присутствие Сбой Прогнозируемый сбой Потеря питания сети переменного тока	As & De	–	Активация смещения	A	X
Блок питания - состояние 2	71h	Power Supply 08h	Sensor Specific 6Fh	Присутствие Сбой Прогнозируемый сбой Потеря питания сети переменного тока	As & De	–	Активация смещения	A	X
Блок питания - состояние 3	72h	Power Supply 08h	Sensor Specific 6Fh	Присутствие Сбой Прогнозируемый сбой Потеря питания сети переменного тока	As & De	–	Активация смещения	A	X
Блок питания, вентилятор 1	73h	Вентилятор 04h	Порог 01h	[u,l][c,nc]	As & De	Аналоговый	R, T	A	–
Блок питания, вентилятор 2	74h	Вентилятор 04h	Порог 01h	[u,l][c,nc]	As & De	Аналоговый	R, T	A	–
Температура блока питания	76h	Температура 01h	Порог 01h	[u,l][c,nc]	As & De	Аналоговый	R, T	A	X
Отсутствует процессор	80h	Module / Board 15h	Digital Discrete 03h	Состояние включено Состояние отключено	As	–	Активация смещения	A	–
Состояние ACPI	82h	System ACPI Power State 22h	Sensor Specific 6Fh	S0 / G0 S1 S4 S5 / G2 1 G3 Механическое выключение	As	–	Активация смещения	A	X
Системное событие	83h	Событие системы 12h	Sensor Specific 6Fh	Событие загрузки системы OEM (аппаратная перезагрузка)	As	–	Активация смещения	A	–

				2 Действие PEF					
Кнопка	84h	Button 14h	Sensor Specific 6Fh	Кнопка питания Кнопка режима сна Кнопка Reset	As	–	Активация смещения	A	X
Истечение времени SMI	85h	SMI Timeout F3h	Digital Discrete 03h	Состояние включено Состояние отключено	As	–	Активация смещения	A	–
Сбой датчика	86h	Sensor Failure F6h	OEM Sensor Specific 73h	Устройство I <sup>2</sup> C не найдено Обнаружена ошибка устройства I <sup>2</sup> C Истечение времени на шине I <sup>2</sup> C	As	–	Активация смещения	A	X
Состояние сигнала NMI	87h	OEM C0h	Digital Discrete 03h	Состояние включено Состояние отключено	–	–	–	–	–
Состояние сигнала SMI	88h	OEM C0h	Digital Discrete 03h	Состояние включено Состояние отключено	–	–	–	–	–
Несоответствие тактовой частоты системной шины	89h	BSEL Mismatch F7h	Digital Discrete 03h	Состояние включено	As	–	Активация смещения	A	–
Статус процессора 1	90h	Процессор 07h	Sensor Specific 6Fh	Присутствие Температурное нарушение IERR, FRB1, FRB2, FRB3 отключено Присутствует терминатор	As & De	–	Активация смещения	M	X
Статус процессора 2	91h	Процессор 07h	Sensor Specific 6Fh	Присутствие Температурное нарушение IERR, FRB1, FRB2, FRB3, Disabled ·3 Присутствует терминатор	As & De	–	Активация смещения	M	X
Температура ядра процессора 1	98h	Температура 01h	Порог 01h	·4 [u,l][c,nc]	As & De	Аналоговый	R, T	A	–
Температура ядра процессора 2	99h	Температура 01h	Порог 01h	[u,l][c,nc]	As & De	Аналоговый	R, T	A	–
Температура ядра процессора 1, при которой производится ускорение вентиляторов	A0h	OEM C7h	Порог 01h	[u,l][nc]	As & De	Аналоговый	–	A	–
Температура ядра процессора 2, при которой производится ускорение вентиляторов	A1h	OEM C7h	Порог 01h	[u,l][nc]	As & De	Аналоговый	–	A	–
Вентилятор процессора 1	A8h	Вентилятор 04h	Порог 01h	[u,l][c,nc]	As & De	Аналоговый	R, T	M	–
Вентилятор	A9h	Вентилятор	Порог 01h	[u,l][c,nc]	As & De	Аналого-	R, T	M	–

процессора 2		04h				вый			
Proc Vccp	B8h	Напряжение 02h	Попор 01h	[u,l][c,nc]	As & De	Аналого- вый	R, T	A	-
ПЕРЕГРЕВ процессора	C0h	Температура 01h	Digital Discrete 03h	Состояние включено Состояние отключено	As & De	-	Активация смещения	M	-
Избыточность вентилятора	D0h	Вентилятор 04h	Generic 0Bh	Избыточность восстановлена Потеря резервирования Избыточность отсутствует	As	-	Активация смещения	A	-
Присутствие вентилятора 1	D8h	Разъем 21h	Sensor Specific 6Fh	Состояние сбоя активировано Состояние идентификации активировано	As	-	Активация смещения	A	-
Присутствие вентилятора 2	D9h	Разъем 21h	Sensor Specific 6Fh	Состояние сбоя активировано Состояние идентификации активировано	As	-	Активация смещения	A	-
Присутствие вентилятора 3	DAh	Разъем 21h	Sensor Specific 6Fh	Состояние сбоя активировано Состояние идентификации активировано	As	-	Активация смещения	A	-
Присутствие вентилятора 4	DBh	Разъем 21h	Sensor Specific 6Fh	Состояние сбоя активировано Состояние идентификации активировано	As	-	Активация смещения	A	-
Присутствие вентилятора 5	DCh	Разъем 21h	Sensor Specific 6Fh	Состояние сбоя активировано Состояние идентификации активировано	As	-	Активация смещения	A	-
Присутствие вентилятора 6	DDh	Разъем 21h	Sensor Specific 6Fh	Состояние сбоя активировано Состояние идентификации активировано	As	-	Активация смещения	A	-
DIMM 1	E0h	Slot Connector 21h	Sensor Specific 6Fh	Состояние сбоя включено Устройство установлено Отключено	As	-	Активация смещения	A	-
DIMM 2	E1h	Slot Connector 21h	Sensor Specific 6Fh	Состояние сбоя включено Устройство установлено Отключено	As	-	Активация смещения	A	-
DIMM 3	E2h	Slot Connector 21h	Sensor Specific 6Fh	Состояние сбоя включено Устройство установлено Отключено	As	-	Активация смещения	A	-
DIMM 4	E3h	Slot Connector 21h	Sensor Specific 6Fh	Состояние сбоя включено Устройство установлено	As	-	Активация смещения	A	-

				Отключено					
DIMM 5	E4h	Slot Connector 21h	Sensor Specific 6Fh	Состояние сбоя включено Устройство установлено Отключено	As	–	Активация смещения	A	–
DIMM 6	E5h	Slot Connector 21h	Sensor Specific 6Fh	Состояние сбоя включено Устройство установлено Отключено	As	–	Активация смещения	A	–

## Справочная документация

Дополнительную информацию можно получить из следующих документов:

- *Спецификация локальной шины PCI 2.2*
- *Спецификация PCI-X редакция 1.0a*
- *Спецификация видеоконтроллера ATI RAGE XL, Техническое справочное руководство, редакция 2.01*
- *Спецификация RAID I/O Steering (RAIDIOS) редакция 1.0*
- *Рекомендации по конструкции модуля стабилизатора напряжения VRM 9.1 DC-DC Converter*
- *Рекомендации по конструкции модуля стабилизации напряжения процессора Intel® Xeon™*
- *Спецификация шины I<sup>2</sup>C*
- *Спецификация коммуникационного протокола IPMB*
- *Техническая спецификация Intel® Server Management 5.5 для серверной платы SE7501HG2*